

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002年1月24日 (24.01.2002)

PCT

(10) 国際公開番号
WO 02/07231 A1

(51) 国際特許分類: H01L 33/00

(21) 国際出願番号: PCT/JP01/06212

(22) 国際出願日: 2001年7月18日 (18.07.2001)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2000-218034 2000年7月18日 (18.07.2000) JP
特願2000-217663 2000年7月18日 (18.07.2000) JP
特願2000-217508 2000年7月18日 (18.07.2000) JP
特願2000-217799 2000年7月18日 (18.07.2000) JP
特願2000-218101 2000年7月18日 (18.07.2000) JP
特願2001-200183 2001年6月29日 (29.06.2001) JP

(72) 発明者: および
(75) 発明者/出願人 (米国についてのみ): 奥山浩之 (OKUYAMA, Hiroyuki) [JP/JP]. 土居正人 (DOI, Masato) [JP/JP]. 球音剛志 (BIWA, Goshi) [JP/JP]. 大畑豊治 (OOHATA, Toyoharu) [JP/JP]. 菊谷友志 (KIKUTANI, Tomoyuki) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 杉浦正知 (SUGIURA, Masatomo); 〒171-0022 東京都豊島区南池袋2丁目49番7号 池袋パークビル7階 Tokyo (JP).

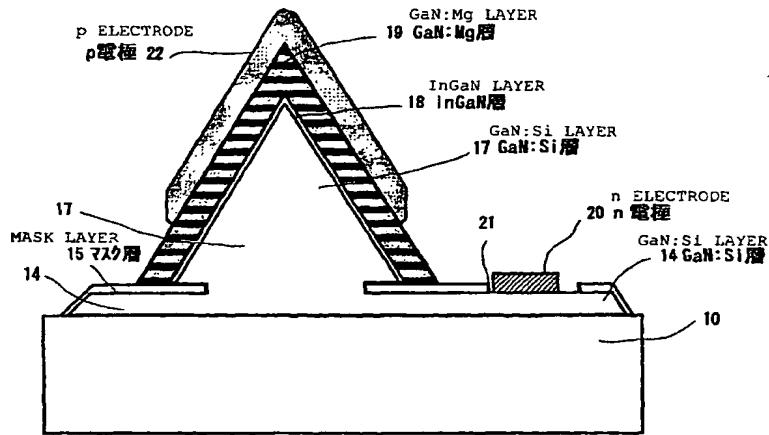
(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

/統葉有/

(54) Title: SEMICONDUCTOR LIGHT-EMITTING DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR LIGHT-EMITTING DEVICE

(54) 発明の名称: 半導体発光素子および半導体発光素子の製造方法



WO 02/07231 A1

(57) Abstract: A semiconductor light-emitting device such that threading dislocation from the substrate is suppressed, the number of manufacturing steps is smaller than conventional, the crystallinity is favorable, and the chip structure is microminiaturized. A crystal layer having a slant crystal face (e.g., the S-face) slant with respect to a major surface of a substrate is formed on the substrate. A layer of first conductivity type, an active layer, and a layer of second conductivity type all extending in a plane parallel to the slant crystal face are formed on the crystal layer. A reflective layer extending in a plane parallel to the slant crystal face may be formed. The crystallinity of the crystal layer having a slant crystal face slant to a major surface of the substrate is favorable, and it is easy to prevent threading dislocation, microminiaturize the elements, and isolate the elements since the crystal face is slant.

/統葉有/



(84) 指定国(広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 國際調査報告書

2 文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

基板側からの貫通転位などを抑制しつつ、かつ工程の増加もなく良好な結晶性をもって製造可能であり、同時に、チップ構造の微細化も可能とする半導体発光素子を提供する。基板上に上記基板の主面に対して傾斜した傾斜結晶面(例えばS面)を有する結晶層を形成し、傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を結晶層に形成する。このとき、傾斜結晶面に平行な面内に延在する反射面を形成してもよい。基板の主面に対して傾斜した傾斜結晶面を有する結晶層は結晶性が良好であり、また傾斜していることから、貫通転位を防止し素子の微細化や素子の間を分離するのも容易である。

明細書

半導体発光素子および半導体発光素子の製造方法

技術分野

5 この発明は第1導電型層、活性層、第2導電型層を積層させたダブルヘテロ構造を有する半導体発光素子およびその製造方法に関し、特に、窒化物半導体からなる結晶層を利用して発光領域を構成する半導体発光素子およびその製造方法に関する。

10 背景技術

半導体発光素子として、これまでサファイア基板上に全面に低温バッファ層、SiをドープしたGaNからなるn側コンタクト層を形成し、その上にSiをドープしたGaNからなるn側クラッド層、SiをドープしたInGaNからなる活性層、MgをドープしたAlGaNからなるp側クラッド層と、MgをドープしたGaNよりなるp側コンタクト層などを積層した素子が知られている。このような構造を有し市販されている製品として、450nmから530nmを含む青色、緑色LED (Light Emitting Diode) が量産されている。

また、窒化ガリウムを成長させようとする場合、サファイア基板が使用されることが多く行われている。サファイア基板から窒化ガリウムを結晶成長させる場合、通常はC面を主面とするサファイア基板が使用され、主面上に形成される窒化ガリウム層の表面もC面を有し、必然的に基板主面と平行な面に形成される活性層やそれを挟むクラッド層もC面に平行な面に延在される。このように基板主面を基準に各結晶層を積層した構造の半導体発光素子では、基板主面の平滑性を生かして電極形成などに必要な平滑性が得られている。

ところが、サファイア基板と成長させる窒化ガリウムの間の格子不整合から、結晶内に高密度の転位が内在することがある。このため基板上に低温バッファ層を形成する技術は、成長させる結晶に発生する欠陥を抑制するための1つの手段であり、また、結晶欠陥を低減する目的で特
5 開平10-312971号公報では、横方向への選択結晶成長（ELO : epitaxial lateral overgrowth）を組合せている。

また、特開平10-321910号公報は、基板主面上に垂直な（10-10）または（1-100）m面からなる側面を有する六角柱状構造が形成され、その六角柱状構造部分に基板主面に対して垂直に延在する発光領域が形成された半導体発光素子を開示する。基板主面上に垂直に延在する活性層などを形成することで、基板との格子不整合による欠陥や転位を抑制でき、熱膨張係数の違いによる歪みの悪影響も少なくできる。
10

さらに、特開平8-255929号公報は、基板上に窒化ガリウム系化合物半導体からなる一方の導電型層を成膜し、その一方の導電型層の一部をマスクで覆って、覆われていない部分に選択成長によって他方の導電型層を含む窒化ガリウム系化合物半導体層を形成してからp電極およびn電極を形成する製造方法を開示する。
15

ところが、特開平10-321910号公報に記載されるように基板主面上に垂直に延在する六角柱状構造を形成する技術では、HVPE（Hydride Vapor Phase Epitaxy）で成膜した後、（10-10）または（1-101）m面からなる側面が得られるようにドライエッチングを施している。ところが、ドライエッチングを施す場合には、一般的に結晶面に対する損傷を避けることができず、したがって基板側からの貫通転位などを抑制しつつも逆にドライエッチングにより結晶の特性が劣化する。また、ドライエッチングを施す場合では、その分だけ工程も増加
20
25

してしまう。

サファイア基板のC+面上に選択成長させた場合には、(1-101)面すなわちS面で囲まれた先端のとがった形状の結晶層が形成される(例えば、特許第2830814号の明細書段落0009参照)が、電

5 極形成に必要な平坦面が得られていないものとされ、積極的に電子デバイスや発光デバイスとして利用されている例はなく、さらなる選択成長から結晶構造の下地層として利用されているに過ぎない。

また、基板正面に平行な面を形成する素子は、結晶性を良好に維持するためには平坦な面の作成が重要となり、結果として電極などが平面的に

10 広がった素子構造と有する傾向がある。したがって各素子の間を分離する場合には、例えばチップをダイサーなどを用いて切り出さなければならぬため、多大な労力がかかるとともに平面的に広がった電極などを避けながら微小に切り出すことは極端に難しくなっている。また、サファイア基板およびGaNなどの窒化物は硬度が高く切り出しが難しいことから、ダイシングの際に少なくとも20μm程度の切りしろが必要になり、微小なチップの切り出しがさらに困難となっている。また、基板正面をC+面として、基板正面に平行な面に窒化物ガリウム系の活性層を形成する発光素子においては、C+面では窒素原子に対するボンドの数がGaNから1つしか出でていないため、C+面の結晶面から窒素原子は20解離しやすく、実効的なV/I比が大きくできないでいる。そのため、発光素子を構成するための結晶質が高性能化を図るには十分でないといった問題が生じている。

特開平8-255929号公報記載の技術では、選択成長を用いることで反応性イオンエッティングなどエッティングを使用しなくとも良いという利点があるが、n電極を形成するために、マスク層を除去しており、電極近傍での段差が拡大してしまい精度良く電極を形成するのが難しい

という問題が生ずる。また、特開平8-255929号公報に開示される発光素子のように、基板の主面に平行な活性層を形成する場合には、その端部が空気中に露出することで活性層が酸化してしまうことがある、活性層が劣化するといった問題も生ずる。

5 一方、例えばプロジェクション型ディスプレイ光源用途など大型ディスプレイ用光源として、LED素子を応用することが考えられており、LED素子の高輝度化、高信頼性、および低価格化を図ることは重要な開発項目となっている。LED素子の高輝度化に支配的な因子は活性層の結晶性などに依存した内部量子効率と、光に変換されてから素子外部
10 に発光する割合である光取り出し効率の2つである。

ここで、発光ダイオードの典型的な発光領域の要部構造を第1図に示す。例えばInGaNなどにより形成された活性層400を挟んで第1導電層401と第2導電層402が積層するように形成され、第2導電層402の活性層400と反対側には電極としても機能する反射膜403が形成され、反射膜403と第2導電層402の界面が反射面404とされている。活性層400で発生した光の一部は直接第1導電層401の光取り出し窓405から射出するが、第2導電層402側に出た光の一部は反射面404で反射して、第1導電層401の光取り出し窓405側へ向かう。

20 ところが、上述の如き通常の発光ダイオードの構造では活性層400が効率よく発光したとしても、素子と外部、素子と透明基板、あるいは透明基板と外部の界面において光が全反射することで光が外に取り出せないという問題が生じている。すなわち、界面を形成する2つの材料層の屈折率に依存して、その界面における臨界角が決まり、臨界角よりも
25 小さな角度で界面に入射した光は当該界面で全反射してしまう。面発光する発光ダイオードにおいて、前述の第1図のように反射面404が光

取り出し窓 405 と平行した面同士の構成をとる場合には、臨界角より小さな入射角で全反射した光は、反射面 404 が光取り出し窓 405 の間で全反射を続けることになり、有効な出力として取り出すことができない。

5 光取り出し効率を改善するために、素子に光路を変換できるような凸部または斜面を形成して反射面とし、光を効率よく外部に取り出すことも考えられる。ただし、青あるいは緑色 LED の材料として用いられている GaN 系半導体の加工はかなり困難であり、高度な形状を微細な領域に形成することができないのが現状である。

10 また、第 2 図は面発光型の半導体発光素子の一例の断面図である。成長基板 500 としてのサファイア基板が使用され、その成長基板 500 上に例えば窒化ガリウム系半導体層からなる第 1 導電層 501 が成長され、その第 1 導電層 501 上に窒化ガリウム系半導体層からなる活性層 502 と第 2 導電層 503 が基板主面に平行に積層される。これら活性層 502 と第 2 導電層 503 はその一部が削られて開口部 506 が底部に第 1 導電層 501 が臨むように形成される。この開口部 506 には第 1 電極 504 が第 1 導電層 501 と接続するように形成され、第 2 導電層 503 上には当該第 2 導電層 503 と接続する第 2 電極 505 が形成される。

20 大型ディスプレイ用の光源を製造するためには、簡単には高輝度化に応じて素子サイズを大きくすることが考えられる。しかしながら、光学設計の要請から発光領域のサイズには限界があり、高輝度で大きな発光領域を有する素子は製造するのが困難である。また、素子内部に必要な光取り出し窓と電流を効率よく注入するための電極配置などから、素子 25 内の活性領域にも制限がある。したがって実デバイスにおいては、規格値以上の電流注入などにより高輝度化に対応するのが現状であり、その

ように電流注入量を高くした場合では素子の信頼性が低下してしまうといった問題が発生する。

また、発光ダイオードの素子サイズを小さくすることは、収率改善による低価格化が期待できるため、特に発光ダイオードを画素ごとに配置するディスプレイに応用する場合などにその必要性が高いものとなってい 5 る。ただし素子サイズを小さくすることは単位面積あたりの負荷を大きくすることから、前述の発光素子の高輝度化および高信頼性に対して通常相反することになる。

さらに、素子サイズを数十ミクロン程度かそれ以下にする必要がある 10 場合、第2図に示した電極504、505などの電極領域や素子分離溝の形成領域が、素子の活性層を形成できる領域を大きく制限してしまう。特に導電層503、501と電極505、504とが接触する領域は、抵抗が高くならないように、なるべく大きくする必要がある。ところが、電極のサイズを大きくした場合では、逆に面発光により光を導出で 15 きる領域が狭くなることになり、それだけ発光の輝度が低下してしまうことになる。

そこで、この発明は上述の技術的な課題に鑑み、基板側からの貫通転位などを抑制しつつかつ工程の増加もなく良好な結晶性をもって製造可能であり、同時に、チップ構造の微細化も可能とする半導体発光素子の 20 提供を目的とする。また、この発明の他の目的は結晶性も良好で工程の増加を招かずに素子の微細化も可能な半導体発光素子の製造方法の提供にある。また、この発明は、光を効率よく外部に取り出すための形状を微細な領域に良好な結晶性をもって形成可能とし、光取り出し効率を改善して輝度の高い半導体発光素子やその半導体発光素子の製造方法を提 25 供することを目的とする。

さらに、この発明は、基板側からの貫通転位などを抑制しつつかつ工

程の増加もなく良好な結晶性をもって製造可能であり、同時に、電極近傍での段差の緩和を図り活性層の劣化も防止する構造の半導体発光素子の提供を目的とする。また、結晶性も良好で工程の増加を招かずに電極近傍での段差の緩和を図り活性層の劣化も防止することのできる半導体
5 発光素子の製造方法の提供を他の目的とする。さらにまた、この発明は、発光領域となる活性層になるべく負荷をかけずに素子の信頼性を保ち、また、光取り出し効率を改善して輝度の高い半導体発光素子を提供することを目的とする。

10 発明の開示

本願発明に係る1番目の半導体発光素子は、基板上に該基板の主面に對して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなることを特徴とする。

15 傾斜結晶面を有する結晶層は、一例として、ウルツ鉱型の結晶構造を有し、窒化物半導体を用いて構成することができ、更にマスク層に設けられた開口部や基板上に配設された下地成長層からの選択成長によって形成することが可能である。この場合において、基板主面はC面に設定することができる。

20 また、この発明においては、上述の半導体発光素子が複数個配列された構造から、各半導体発光素子が画素を構成する画像形成装置や照明装置を構成することができる。

また、この発明の半導体発光素子の製造方法は、基板上に開口部を有するマスク層もしくは結晶種層を形成し、該マスク層の開口部もしくは上記結晶種層から該基板の主面に對して傾斜した傾斜結晶面を有する結晶層を選択的に形成し、上記傾斜結晶面に平行な面内に延在する第1導

電型層、活性層、および第2導電型層を上記結晶層に形成することを特徴とする。

基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成することで、基板からの貫通転位を押さえることも可能であり、また、基板の
5 主面に対して傾斜した傾斜結晶面は選択成長によって現れ易い面であることから、エッチングなどの工程増加を招かず良好な結晶を得ることができる。

特に結晶層が窒化ガリウム (GaN) で構成される場合、C+面を用いて結晶層を形成する場合に比べて、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能である。したがって、良質な結晶部分に活性層を形成することができ、形成される半導体発光素子の高性能化を図ることもできる。
10

本願発明に係る2番目の半導体発光素子は、基板上に該基板の主面に対して傾斜したS面または該S面に実質的に等価な面を有する結晶層を
15 形成し、該S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成することを特徴とする。

また、S面または該S面に実質的に等価な面は略六角錐形状の斜面をそれぞれ構成して結晶層を形成する構成としても良く、さらにC+面または該C+面に実質的に等価な面が上記略六角錐台形状の上平面部を構成するように結晶層を形成しても良い。この場合において、基板主面はC+面に設定することができる。
20

また、この発明においては、上述の半導体発光素子は複数個配列された構造から、各半導体発光素子が画素を構成する画像形成装置や照明装置を構成することができる。
25

また、この発明の半導体発光素子の製造方法は、基板上に所要の開口

部を有するマスク層を形成し、該マスク層の開口部にS面または該S面に実質的に等価な面を有する結晶層を選択的に形成し、該S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成することを特徴とする。

5 電極形成などの観点から、選択的な結晶成長の未熟な段階として把握されているS面を、発想を変え、そのままS面を利用し第1導電型層、活性層、および第2導電型層がS面または該S面に実質的に等価な面に平行に延在される形状で素子を形成する。S面等は基板に対して傾斜していることから、横方向成長により基板からの貫通転位を押さえることも可能であり、S面は選択成長によって現れ易い面であることから、エッチングなどの工程増加を招かず良好な結晶を得ることができる。

10

また、S面上では例えば結晶層が窒化ガリウム(GaN)で構成される場合、その窒素原子からガリウム原子へのボンドの数がC+面上に比べて増大することになり、実効的なV/III比を高くすることが可能

15

であって、形成される半導体発光素子の高性能化を図ることもできる。

本願発明に係る3番目の半導体発光素子は、選択成長により形成され成長基板の基板主面に対して傾斜してなる傾斜結晶面を有する結晶成長層と、上記結晶成長層に形成され所要の電流が注入されて光を発生させる活性層とを有し、上記活性層から素子外に出力される光の一部は上記20傾斜結晶面にほぼ平行に延在された反射面で反射したものであることを特徴とする。

また、この発明の半導体発光素子の製造方法は、成長基板上に選択成長によって該成長基板の主面に対して傾斜した傾斜結晶面を有する結晶成長層を形成し、その上記傾斜結晶面にほぼ平行に延在される活性層および反射面を形成することを特徴とする。

25

活性層で発生した光は、成長基板の主面に対して傾斜した傾斜結晶層

にはほぼ平行に延在された反射面で反射する。反射面は傾斜結晶層にはほぼ平行であることから、成長基板の正面に対して傾斜しており、成長基板の正面にはほぼ平行な面を光取り出し窓として、一度光取り出し部分で全反射した場合でも傾斜結晶層を進むうちに反射面で反射し、光路 5 が変換されて光をより外部に取り出し易くする。選択成長を利用することで、成長基板に対して傾斜した傾斜結晶層は自己形成的に形成され、特にエッチングなどの微細加工は不要である。

本願発明に係る 4 番目の半導体発光素子は、基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に 10 設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層の一部または全部を上記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする。

15 上記第 1 成長層および第 2 成長層は、一例として、ウルツ鉱型の結晶構造を有し、窒化物半導体を用いて構成することができる。また、上記第 2 成長層の結晶面は基板の正面に対して傾斜した傾斜面とすることが可能である。この場合において、基板正面は C 面に設定することができる。

上記 4 番目の半導体発光素子の他の構成としては、基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層によって上記第 2 成長層の全体が被覆されるように上記第 1 導電型クラッド層、上記活性層、および上記第 2 導電型クラッド層を形成してなることを特徴とする。

上記 4 番目の半導体発光素子の更に他の構成としては、基板上に第 1

導電型の第1成長層を形成し、該第1成長層上にマスク層を形成し、該マスク層に設けられた開口部から第1導電型の第2成長層を選択成長させて形成し、該第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、および第2導電型クラッド層の各層端部が上記マスク層に直接接するように上記第1導電型クラッド層、上記活性層、および上記第2導電型クラッド層を形成してなることを特徴とする。

また、この発明においては、上述の半導体発光素子が複数個配列された構造から、各半導体発光素子が画素を構成する画像形成装置や照明装置を構成することができる。

また、この発明の半導体発光素子の製造方法は、基板上に積層した第1成長層上に開口部を有するマスク層を形成し、該マスク層の開口部から第2成長層を選択的に形成し、上記第2成長層の結晶面に平行な面内に延在されかつ上記開口部の周囲のマスク層上まで延在されるように第1導電型クラッド層、活性層、および第2導電型クラッド層を形成することを特徴とする。

第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、および第2導電型クラッド層を開口部の周囲のマスク層上まで延在させることで、第1導電型クラッド層、活性層、および第2導電型クラッド層からなる部分と基板や第1成長層との間にマスク層が存在することになり、開口部の周囲のマスク層の部分では段差が緩和されて、次に形成される電極等を微細加工する場合の精度を高くすることができる。また、第2成長層を選択成長させることで、基板の正面に対して傾斜した傾斜結晶面を容易に形成することができ、基板からの貫通転位を押さえて、エッチングなどの工程増加を招かず良好な結晶を得ることができる。

本願発明の5番目の半導体発光素子は、第1導電層と第2導電層に挟

まれ、選択成長により成長基板の正面に平行でなく延在される活性層を有し、上記活性層の面積は上記成長基板上の上記選択成長の際に用いた窓領域の面積より大きくされ、若しくは上記選択成長により結晶成長した結晶成長層を上記成長基板の法線方向に投影した場合の写像面積よりも大きくされることを特徴とする。

また、この発明において、活性層の面積は、上記選択成長により結晶成長した結晶成長層を上記成長基板の法線方向に投影した場合の写像面積と少なくとも片側の上記導電層とその電極が接する面積の和よりも大きくもしくは同等とすることができます。

活性層は第1導電層と第2導電層に挟まれ、これら第1導電層と第2導電層を介して電流が注入されて発光する。そして、このように活性層の面積を成長基板上の選択成長の際に用いた窓領域の面積より大きくし、あるいは選択成長した成長層の写像面積よりも大きくすることで、活性層に注入される電流の局所的な電流密度を下げることができる。また、活性層の面積は上記写像面積に電極の面積をえたものよりも更に大きなサイズとすることも可能である。活性層の面積を大きくすることで活性層に注入すべき電流密度を下げることができる。

図面の簡単な説明

第1図は、半導体発光素子の構造例を示す断面図、第2図は、半導体発光素子の他の構造例を示す断面図、第3図は、この発明の実施例1の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図(A)と製造工程斜視図(B)、第4図は、この発明の実施例1の半導体発光素子の製造工程におけるシリコンドープのGaN層の形成工程を示す図であって、製造工程断面図(A)と製造工程斜視図(B)、第5図は、この発明の実施例1の半導体発光素子の製造工程

における結晶成長用の窓開け工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 6 図は、この発明の実施例 1 の半導体発光素子の製造工程における活性層等の形成工程を示す図であって、
5 製造工程断面図 (A) と製造工程斜視図 (B) 、第 7 図は、この発明の実施例 1 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 8 図は、この発明の実施例 1 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、
10 第 9 図は、この発明の実施例 1 の半導体発光素子の構造を示す断面図、
第 10 図は、この発明の実施例 2 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 11 図は、この発明の実施例 2 の半導体発光素子の製造工程における選択除去工程を示す図であって、製造工程断面図 (A) と
15 製造工程斜視図 (B) 、第 12 図は、この発明の実施例 2 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 13 図は、この発明の実施例 2 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 14 図は、この発明の実施例 2 の半導体発光素子の製造工程における電極の形成工程
20 を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 15 図は、この発明の実施例 2 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 16 図は、この発明の実施例 2 の半導体発光素子の断面図、第 17 図は、この発明の実施例 2 の半導体発光素子の素子の分離の工程における変形例を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 18 図は、この発明の実施例 3 の半導体発光素子の製

造工程におけるマスク形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 19 図は、この発明の実施例 3 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、
5 製造工程断面図 (A) と製造工程斜視図 (B) 、第 20 図は、この発明の実施例 3 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 21
10 図は、この発明の実施例 3 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 22 図は、この発明の実施例 3 の半導体発光素子の製造工程
における素子の分離工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 23 図は、この発明の実施例 3 の半導体発光素子の断面図、第 24 図は、この発明の実施例 4 の半導体発光素子の製造
15 工程におけるマスク形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 25 図は、この発明の実施例 4 の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 26
20 図は、この発明の実施例 4 の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 27 図は、この発明の実施例 4 の半導体発光素子の製造工程における電極の形成工
程を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第 28 図は、この発明の実施例 4 の半導体発光素子の製造工程における素子の分離工程を示す図であって、製造工程断面図 (A) と製造工程斜
25 視図 (B) 、第 29 図は、この発明の実施例 4 の半導体発光素子の断面図、第 30 図は、この発明の実施例 5 の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図 (A) と製造工
程斜視図 (B) 、第 31 図は、この発明の実施例 5 の半導体発光素子の

5 製造工程における素子の分離工程を示す図であって、製造工程断面図
10 (A) と製造工程斜視図 (B) 、第 32 図は、この発明の実施例 5 の半
導体発光素子の断面図、第 33 図は、この発明の実施例 6 の半導体発光
15 素子の製造工程における p 電極の形成工程を示す図であって、製造工程
20 断面図 (A) と製造工程斜視図 (B) 、第 34 図は、この発明の実施例
25 6 の半導体発光素子の製造工程における素子の分離工程を示す図であ
って、製造工程断面図 (A) と製造工程斜視図 (B) 、第 35 図は、この
発明の実施例 6 の半導体発光素子の製造工程における n 電極の形成工程
30 を示す図であって、製造工程断面図 (A) と製造工程斜視図 (B) 、第
35 図は、n 電極の他の形成工程を示す図であり、第 36 図 A はレーザ
35 アブレーション工程を示す概略断面図、第 36 図 B は RIE 工程を示す
概略断面図、第 36 図 C は n 電極形成工程を示す概略断面図、第 37 図
40 は、この発明の実施例 6 の半導体発光素子の断面図、第 38 図は、この
発明の実施例 6 の半導体発光素子の他の構造の裏面斜視図、第 39 図は、
45 この発明の実施例 6 の半導体発光素子の変形例の製造工程における透明
電極の形成工程を示す図であって、製造工程断面図 (A) と製造工程斜
50 視図 (B) 、第 40 図は、この発明の実施例 6 の半導体発光素子の変形
55 例の断面図、第 41 図は、この発明の実施例 7 の半導体発光素子の製造
60 工程におけるマスク形成工程を示す図であって、製造工程断面図 (A)
65 と製造工程斜視図 (B) 、第 42 図は、この発明の実施例 7 の半導体発
70 光素子の製造工程における活性層の形成工程を示す図であって、製造工
75 程断面図 (A) と製造工程斜視図 (B) 、第 43 図は、この発明の実施
80 例 7 の半導体発光素子の製造工程における電極の形成工程を示す図であ
って、製造工程断面図 (A) と製造工程斜視図 (B) 、第 44 図は、こ
85 の発明の実施例 7 の半導体発光素子の断面図、第 45 図は、この発明の
90 実施例 8 の半導体発光素子の製造工程におけるマスク形成工程を示す図

であって、製造工程断面図（A）と製造工程斜視図（B）、第46図は、この発明の実施例8の半導体発光素子の製造工程における結晶層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第47図は、この発明の実施例8の半導体発光素子の製造工程における活性層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第48図は、この発明の実施例8の半導体発光素子の製造工程における電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第49図は、この発明の実施例8の半導体発光素子の製造工程における素子の分離工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第50図は、この発明の実施例8の半導体発光素子の断面図、第51図は、この発明の実施例8の半導体発光素子の変形例の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第52図は、この発明の実施例8の半導体発光素子の変形例の断面図、第53図は、この発明の実施例9の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）、第54図は、この発明の実施例10の半導体発光素子を用いた装置の部分斜視図、第55図は、この発明の実施例11の半導体発光素子の構造を示す断面図、第56図は、この発明の実施例11の半導体発光素子についての窓領域の面積W1を示すための素子断面図、第57図は、この発明の実施例11の半導体発光素子についての結晶成長層の写像面積W2を示すための素子断面図、第58図は、この発明の実施例12のストライプ状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第59図は、この発明の実施例13の長方台状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第60図は、この発明の実施例14の四角錐台状の結晶成長層を形成した半導体発光素子の構造を示す斜視

図、第61図は、この発明の実施例15の六角錐状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第62図は、この発明の実施例16の六角錐台状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第63図は、この発明の実施例17の半導体発光素子の製造工程における下地成長層の形成工程を示す製造工程斜視図、第64図は、この発明の実施例17の半導体発光素子の製造工程における窓領域の形成工程を示す製造工程斜視図、第65図は、この発明の実施例17の半導体発光素子の製造工程における結晶成長層の形成工程を示す製造工程斜視図、第66図は、この発明の実施例17の半導体発光素子の製造工程における第2導電層の形成工程を示す製造工程斜視図、第67図は、この発明の実施例17の半導体発光素子の製造工程におけるコンタクト領域の形成工程を示す製造工程斜視図、第68図は、この発明の実施例17の半導体発光素子の製造工程における電極の形成工程を示す製造工程斜視図、第69図は、この発明の実施例18の半導体発光素子の断面図、第70図は、この発明の実施例19の半導体発光素子の構造を示す断面図、第71図は、この発明の実施例19の半導体発光素子についての要部断面図、第72図は、この発明の実施例の半導体発光素子についての計算の基礎になる結晶成長層のモデルを示す斜視図、第73図は、この発明の実施例の半導体発光素子についての計算における角度依存性を計算するためのモデルを示す図、第74図は、上記計算の結果としての光取り出し効率の角度依存性を示す図、第75図は、この発明の実施例の半導体発光素子についての計算における高さ依存性を計算するためのモデルを示す図、第76図は、上記計算の結果としての光取り出し効率の高さ依存性を示す図、第77図は、この発明の実施例20のストライプ状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第78図は、この発明の実施例21の長方台状の結晶成長層を形成した半

導体発光素子の構造を示す斜視図、第79図は、この発明の実施例22の四角錐台状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第80図は、この発明の実施例23の六角錐状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第81図は、この発明の実施例24の六角錐台状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第82図は、この発明の実施例25の六角錐状の結晶成長層と四角錐台状の結晶成長層を形成した半導体発光素子の構造を示す斜視図、第83図は、この発明の実施例25の半導体発光素子の製造工程における下地成長層の形成工程を示す製造工程斜視図、第84図は、この発明の実施例25の半導体発光素子の製造工程における窓領域の形成工程を示す製造工程斜視図、第85図は、この発明の実施例25の半導体発光素子の製造工程における結晶成長層の形成工程を示す製造工程斜視図、第86図は、この発明の実施例25の半導体発光素子の製造工程における第2導電層の形成工程を示す製造工程斜視図、第87図は、この発明の実施例25の半導体発光素子の製造工程におけるコンタクト領域の形成工程を示す製造工程斜視図、第88図は、この発明の実施例25の半導体発光素子の製造工程における電極の形成工程を示す製造工程斜視図である。第89図は、この発明の実施例26の半導体発光素子の断面図である。

20

発明を実施するための最良の形態

以下において、この発明を適用した半導体発光素子について図面を参考しながら詳細に説明する。

[半導体発光素子1]

25 この発明の1番目の半導体発光素子は、基板上に該基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行

な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなることを特徴とする。

この発明に用いられる基板は、基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し得るものであれば特に限定されず、種々のもの5のを使用できる。例示すると、基板として用いることができるのは、サファイア (Al_2O_3 、A面、R面、C面を含む。) SiC (6H、4H、3Cを含む。) GaN、Si、ZnS、ZnO、AlN、LiMgO、GaAs、MgAl₂O₄、InAlGaNなどからなる基板であり、好みしくはこれらの材料からなる六方晶系基板または立方晶系基板であり10、より好みしくは六方晶系基板である。例えば、サファイア基板を用いる場合では、窒化ガリウム (GaN) 系化合物半導体の材料を成長させる場合に多く利用されているC面を主面としたサファイア基板を用いることができる。この場合の基板主面としてのC面は、5ないし6度の範囲で傾いた面方位を含むものである。基板自体は製品としての発光素15子には含まれない構造も可能であり、製造の途中で素子部分を保持させるために使用され、完成前に取り外しされる構造であっても良い。

この基板上に形成される結晶層は基板の主面に対して傾斜した傾斜結晶面を有している。この結晶層は後述の基板の主面に対して傾斜した傾斜結晶面に平行な面に第1導電型層、活性層、および第2導電型層から20なる発光領域を形成可能な材料層であれば良く、特に限定されるものではないが、その中でもウルツ鉱型の結晶構造を有することが好みしい。このような結晶層としては、例えばIII族系化合物半導体やBeMgZnCdS系化合物半導体、BeMgZnCdO系化合物半導体を用いることができ、更には窒化ガリウム (GaN) 系化合物半導体、窒化アルミニウム (AlN) 系化合物半導体、窒化インジウム (InN) 系化合物半導体、25窒化インジウムガリウム (InGaN) 系化合物半導体、

窒化アルミニウムガリウム (AlGaN) 系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体などの窒化物半導体が好ましい。なお、この発明において、InGaN、AlGaN、GaNなどは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を変化させない範囲での微量のAl、その他の不純物を含んでいてもこの発明の範囲であることはいうまでもない。また、S面や(11-22)面に実質的に等価な面とは、S面や(11-22)面に対してそれぞれ5ないし6度の範囲で傾いた面方位を含むものである。

10 この結晶層の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法 (MOCVD (MOVPE) 法) や分子線エピタキシー法 (MBE法) などの気相成長法や、ハイドライド気相成長法 (HVPE法) などを用いることができる。その中でもMOCVD法によると、迅速に結晶性の良いものが得られる。MOCVD法では、GaソースとしてTMG (トリメチルガリウム)、TEG (トリエチルガリウム)、AlソースとしてはTMA (トリメチルアルミニウム)、TEA (トリエチルアルミニウム)、Inソースとしては、TMI (トリメチルインジウム)、TEI (トリエチルインジウム) などのアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシランガス、Geであればゲルマンガス、MgであればCp2Mg (シクロペンタジエニルマグネシウム)、ZnであればDEZ (ジエチルジンク) などのガスが使用される。一般的なMOVPE法では、これらのガスを例えば600°C以上に加熱された基板の表面に供給して、25 ガスを分解することにより、InAlGaN系化合物半導体をエピタキシャル成長させることができる。

結晶層を形成する前に、下地成長層を基板上に形成することが好ましい。この下地成長層は例えば窒化ガリウム層や窒化アルミニウム層からなり、下地成長層は低温バッファ層と高温バッファ層との組合せあるいはバッファ層と結晶種として機能する結晶種層との組合せからなる構造 5 であっても良い。この下地成長層も結晶層と同様に、種々の気相成長法で形成することができ、例えば有機金属化合物気相成長法（M O V P E 法）や分子線エピタキシー法（M B E 法）、ハイドライド気相成長法（H V P E 法）などの気相成長法を用いることができる。結晶層の成長を低温バッファ層から始めるマスク上にポリ結晶が析出しやすくなつて 10 、それが問題となる。そこで、結晶種層を含んでからその上に基板と異なる面を成長することで、さらに結晶性のよい結晶が成長できる。また、選択成長を用いて結晶成長を行うには結晶種層がないとバッファ層から形成する必要があるが、もしバッファ層から選択成長を行うと成長の阻害された成長しなくても良い部分に成長が起こりやすくなる。したがって、結晶種層を用いることで、成長が必要な領域に選択性良く結晶を 15 成長させることができることになる。バッファ層は基板と窒化物半導体の格子不整合を緩和するという目的もある。したがって、窒化物半導体と格子定数の近い基板、格子定数が一致した基板を用いる場合にはバッファ層が形成されない場合もある。例えば、S i C 上にはA l N を低温 20 にしないでバッファ層をつけることもあり、S i 基板上にはA l N 、G a N をやはり低温にしないでバッファ層として成長することもあり、それでも良質のG a N を形成できる。また、バッファ層を特に設けない構造であっても良く、G a N 基板を使用しても良い。

そして、この発明においては、基板の主面に対して傾斜した傾斜結晶 25 面を形成するために、選択成長法を用いることができる。基板の主面に対して傾斜した傾斜結晶面は、その基板主面の選択にも依存するが、ウ

ルツ鉱型の(0 0 0 1)面[C面]を基板主面とした場合では、(1 - 1 0 0)面[M面]、(1 - 1 0 1)面[S面]、(1 1 - 2 0)面[A面]、(1 - 1 0 2)面[R面]、(1 - 1 2 3)面[N面]、(1 1 - 2 2)面およびこれらに等価な結晶面のうちから選ばれた傾斜結晶面を挙げることができる、特にS面や(1 1 - 2 2)面およびこれらに等価な結晶面で用いることが好ましい。これらに等価な結晶面とは前述のように、5ないし6度の範囲で傾いた面方位を含むものである。特にS面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では(1 - 1 0 1)である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。またC+面の面指数は(0 0 0 1)である。このS面については、前述のように窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面上、GaからNへのボンド数が2または3とC面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C面を主面に有するサファイア基板に窒化物を成長した場合、一般にルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用してS面を形成することができ、C面に平行な面では脱離しやすい傾向をもつNのボンドがGaから一本のボンドで結合しているのに対し、傾いたS面では少なくとも一本以上のボンドで結合することになる。したがって、実効的にV/I II 比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

この発明の半導体発光素子においては、結晶層は基板の主面に対して

傾斜した傾斜結晶面を有する構造を有しているが、特に、結晶層はS面または該S面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成する構造であっても良く、あるいは、S面または該S面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成するともにC面または該C面に実質的に等価な面が上記略六角錐台形状の上平面部を構成する構造、所謂略六角錐台形状であっても良い。これら略六角錐形状や略六角錐台形状は、正確に六角錐であることを必要とせず、その中の幾つかの面が消失したようなものも含む。好適な一例においては傾斜結晶面は六面でほぼ対称となるように配設される。ほぼ対称とは、完全に対称形状になっている場合の他、多少対称形状よりずれている場合も含む。また、結晶層の結晶面間の稜線は必ずしも直線でなくとも良い。また、略六角錐形状や略六角錐台形状は直線状に延在された形状であっても良い。

具体的な選択成長法としては、そのような選択成長は下地成長層の一部を選択的に除去することを利用して行われたり、あるいは、選択的に上記下地成長層上にまたは上記下地成長層形成前に形成されたマスク層の開口された部分を利用して行われたりする。例えば、上記下地成長層がバッファ層と結晶種層とからなる場合、バッファ層上の結晶種層を点在する10μm程度の小領域に細分化し、それぞれの部分からの結晶成長によってS面等を有する結晶層を形成することが可能である。例えば、細分化された結晶種層は、発光素子として分離するためのマージンを見込んで離間するように配列することができ、個々の小領域としては、帯状、格子状、円形状、正方形状、六角形状、三角形状、矩形状、菱形およびこれらの変形形状などの形状にすることができる。下地成長層の上にマスク層を形成し、そのマスク層を選択的に開口して窓領域を形成することでも、選択成長が可能である。マスク層は例えば酸化シリコン層あるいは窒化シリコン層によって構成することができる。前述のよ

うな略六角錐台形状や略六角錐形状が直線状に延在された形状である場合、一方向を長手方向とするような角錐台や角錐形状はマスク層の窓領域を帯状にしたり、結晶種層を帯状にしたりすることで可能である。

選択成長を用いマスク層の窓領域を $10 \mu\text{m}$ 程度の円形（あるいは辺が $1 - 100$ 方向の六角形、または辺が $11 - 20$ 方向の六角形など）にすることでその約 2 倍程度の選択成長領域まで簡単に作製できる。また S 面が基板と異なる方向であれば転位を曲げる効果、および転位を遮蔽する効果があるために、転位密度の低減にも役立つ。

この発明者らの行った実験において、カソードルミネッセンスを用いて成長した六角錐台形状を観測してみると、S 面の結晶は良質であり C + 面に比較して発光効率が高くなっていることが示されている。特に InGaN 活性層の成長温度は $700 \sim 800^\circ\text{C}$ であるため、アンモニアの分解効率が低く、より N 種が必要とされる。また AFM で表面を見たところステップが揃って InGaN 取り込みに適した面が観測された。

さらにその上、Mg ドープ層の成長表面は一般に AFM レベルでの表面状態が悪いが、S 面の成長によりこの Mg ドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フォトルミネッセンスマッピングを行うと、 $0.5 \sim 1 \mu\text{m}$ 程度の分解能で測定することができるが、C + 面の上に成長した通常の方法では、 $1 \mu\text{m}$ ピッチ程度のむらが存在し、選択成長で S 面を得た試料については均一な結果が得られた。また、SEM で見た斜面の平坦性も C + 面より滑らかになっている。

また、選択成長マスクを用いて選択成長する場合であって、選択マスク開口部の上だけに成長する際には横方向成長が存在しないため、マイクロチャネルエピタキシーを用いて横方向成長させ窓領域より拡大した形状にすることが可能である。このようなマイクロチャネルエピタキシ

ーを用いて横方向成長をした方が貫通転位を避けやすくなり、転位が減ることがわかっている。またこのような横方向成長により発光領域も増大し、さらに電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

5 この発明の半導体発光素子は、基板の主面に対して傾斜した傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を結晶層に形成する。第1導電型はp型またはn型のクラッド層であり、第2導電型はその反対の導電型である。例えばS面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合では、n型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にInGaN層を活性層として形成し、さらにその上にp型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層であるInGaN層をAlGaN層で挟む構造とすることも可能である。また、活性層は単一のバルク活性層で構成することも可能であるが、単一量子井戸(SQW)構造、二重量子井戸(DQW)構造、多重量子井戸(MQW)構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層をInGaN層とした場合には、特に製造工程上も20 製造し易い構造となり、素子の発光特性を良くすることができる。さらにこのInGaN層は、窒素原子の脱離しにくい構造であるS面の上の成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることができる。なお、窒化物半導体はノンドープでも結晶中にできる窒素空孔のためにn型となる性質があるが、通常Si、Ge、Seなどのドナー不純物を結晶成長中にドープすることで、キャリア濃度の好みのn型とすることができます。また、窒化物半導体をp型とするには

、結晶中にMg、Zn、C、Be、Ca、Baなどのアクセプター不純物をドープすることによって得られるが、高キャリア濃度のp層を得るためにには、アクセプター不純物のドープ後、窒素、アルゴンなどの不活性ガス雰囲気で400℃以上でアニーリングを行うことが好ましく、電子線照射などにより活性化する方法もあり、マイクロ波照射、光照射などで活性化する方法もある。

これら第1導電型層、活性層、および第2導電型層は基板の正面に対して傾斜した傾斜結晶面に平行な面内に延在されるが、このような面内への延在は傾斜結晶面が形成されているところで続けて結晶成長させれば容易に行うことができる。結晶層が略六角錐形状や略六角錐台形状となり、各傾斜結晶面がS面等とされる場合では、第1導電型層、活性層、および第2導電型層からなる発光領域を全部または一部のS面上に形成することができる。略六角錐台形状の場合には、基板正面に平行な上面にも第1導電型層、活性層、および第2導電型層を形成できる。傾斜したS面を利用して発光させることで、平行平板では多重反射により光が減衰していくが、傾いた面があると光は多重反射の影響を免れて半導体の外にでることができるという利点がある。第1導電型層すなわちクラッド層はS面を構成する結晶層と同じ材料で同じ導電型とすることができる、S面を構成する結晶層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、S面の構成する結晶層の一部が第1導電型層として機能する構造であっても良い。また、基板に対して面が垂直でない方が光取出しが改善されることになる。

この発明の半導体発光素子では、傾斜した傾斜結晶面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面はInの取り込みもよく結晶性も良いの

で発光効率を高くすることができる。また、活性層の実質的な S 面に平行な面内に延在する面積は該活性層を基板または上記下地成長層の主面に投影した場合の面積より大きいものとすることができます。このように活性層の面積を大きなものとすることで、素子の発光する面積が大きくなり、それだけで電流密度を低減することができる。また、活性層の面積を大きくとることで、輝度飽和の低減に役立ち、これにより発光効率を上げることができる。

六角錐形状の結晶層を考えた場合、S 面の特に頂点近く部分がステップの状態が悪くなり、頂点部は発光効率が低くなっている。これは六角錐形状の素子では、それぞれの面のほぼ中心部分を中心に頂点側、側辺左側、側辺右側、底面側に4箇所に区分され、特に頂点側部分は最もステップの状態が波打っていて、頂上付近になると異常成長が起こりやすくなっているためである。これに対して、側辺側の二箇所はどちらもステップがほぼ直線状でしかもステップが密集しており極めて良好な成長状態になっており、また、底面に近い部分はやや波打つステップであるが、頂点側ほどの異常成長は起こっていない。そこでこの発明の半導体発光素子では、活性層への電流注入は頂点近傍側で周囲側よりも低密度となるように制御することが可能である。このような頂点近傍側で低密度の電流を流すためには、電極を斜面の側部には形成するが、頂点部分では電極を形成しないような構造としたり、あるいは頂点部分に電極形成前に電流プロック領域を形成する構造とすることができる。

結晶層と第 2 導電型層には、それぞれ電極が形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p 電極、n 電極が結晶層とマスクの下に形成された結晶種層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着するこ

必要となる。

この発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少な
5 い面積でディスプレイとして利用できる。

[半導体発光素子2]

この発明の半導体発光素子は、基板上に該基板の主面に対して傾斜したS面または該S面に実質的に等価な面を有する結晶層を形成し、該S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなることを特徴とする。ここで、用いられる基板は、後述のS面またはそのS面に等価な面を有する結晶層を形成し得るものであれば特に限定されず、種々のものを用いでき、先の半導体発光素子1において例示したものと同様のものを用いることができる。

15 この基板上に形成される結晶層は基板の主面に対して傾斜したS面または該S面に実質的に等価な面を有している。この結晶層は後述のS面または該S面に実質的に等価な面に平行な面に第1導電型層、活性層、および第2導電型層からなる発光領域を形成可能な材料層であれば良く、やはり先の半導体発光素子1において例示したものと同様のものを用
20 いることができる。結晶層の成長方法、結晶層を成長する際に形成する下地成長層も先の半導体発光素子1と同様である。なお、S面に実質的に等価な面とは、S面に対して5ないし6度の範囲で傾いた面方位を含むものである。

そして、この発明においては、S面またはS面に実質的に等価な面を形成するために、選択成長法を用いることができる。S面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって

六方晶系の面指数では（1-101）である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本例においても、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。

5 この発明の半導体発光素子においては、結晶層は少なくともS面またはS面に実質的に等価な面を有する構造を有しているが、特に、結晶層はS面または該S面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成する構造であっても良く、あるいは、S面または該S面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成するともにC面または該C面に実質的に等価な面が上記略六角錐台形状の上平面部を構成する構造、所謂略六角錐台形状であっても良い。これら略六角錐形状や略六角錐台形状は、正確に六角錐であることを必要とせず、その中の幾つかの面が消失したようなものも含む。また、結晶層の結晶面間の稜線は必ずしも直線でなくとも良い。また、略六角錐形状や略六角錐台形状は直線状に延在された形状であっても良い。具体的な選択成長法は、先の半導体発光素子1の場合と同様である。

10

15

この発明の半導体発光素子は、S面または該S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を結晶層に形成する。これら第1導電型層、活性層、および第2導電型層についても、先の半導体発光素子1の項において説明した通りである。

20

これら第1導電型層、活性層、および第2導電型層はS面または該S面に実質的に等価な面に平行な面内に延在されるが、このような面内への延在はS面等が形成されているところで続けて結晶成長させれば容易に行うことができる。結晶層が略六角錐形状や略六角錐台形状となり、各傾斜面がS面等とされる場合では、第1導電型層、活性層、および第2導電型層からなる発光領域を全部または一部のS面上に形成すること

25

ができる。略六角錐台形状の場合には、基板主面に平行な上面上にも第1導電型層、活性層、および第2導電型層を形成できる。傾斜したS面を利用して発光させることで、平行平板では多重反射により光が減衰していくが、傾いた面があると光は多重反射の影響を免れて半導体の外に

5 でることができるという利点がある。第1導電型層すなわちクラッド層はS面を構成する結晶層と同じ材料で同じ導電型とすることができます、S面を構成する結晶層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、S面の構成する結晶層の一部が第1導電型層として機能する構造であっても良い。

10 この発明の半導体発光素子では、傾斜したS面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面はInの取り込みもよく結晶性も良いので発光効率を高くすることができる。また、活性層の実質的なS面に平行な面内に延在する面積は該活性層を基板または上記下地成長層の主面に投影

15 した場合の面積より大きいものとすることができます。このように活性層の面積を大きなものとすることで、素子の発光する面積が大きくなり、それだけで電流密度を低減することができる。また、活性層の面積を大きくとることで、輝度飽和の低減に役立ち、これにより発光効率を上げることができる。

20 六角錐形状の結晶層を考えた場合、S面の特に頂点近く部分がステップの状態が悪くなり、頂点部は発光効率が低くなっている。これは六角錐形状の素子では、それぞれの面のほぼ中心部分を中心に頂点側、側辺左側、側辺右側、底面側に4箇所に区分され、特に頂点側部分は最もステップの状態が波打っていて、頂上付近になると異常成長が起こりやす

25 くなっているためである。これに対して、側辺側の二箇所はどちらもステップがほぼ直線状でしかもステップが密集しており極めて良好な成長

状態になっており、また、底面に近い部分はやや波打つステップであるが、頂点側ほどの異常成長は起こっていない。そこでこの発明の半導体発光素子では、活性層への電流注入は頂点近傍側で周囲側よりも低密度となるように制御することが可能である。このような頂点近傍側で低密度の電流を流すためには、電極を斜面の側部には形成するが、頂点部分では電極を形成しないような構造としたり、あるいは頂点部分に電極形成前に電流ブロック領域を形成する構造としたりすることができる。

結晶層と第2導電型層には、それぞれ電極が形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p電極、n電極が結晶層とマスクの下に形成された結晶種層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。

この発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

[半導体発光素子3]

この発明の半導体発光素子は、選択成長により形成され成長基板の基板正面に対して傾斜してなる傾斜結晶面を有する結晶成長層と、上記結晶成長層に形成され所要の電流が注入されて光を発生させる活性層とを有し、上記活性層から素子外に出力される光の一部は上記傾斜結晶面にほぼ平行に延在された反射面で反射したものであることを特徴とする。基板や結晶層、結晶層の選択成長方法、第1導電型層、活性層、第2導電型層など、半導体発光素子の基本構成については、先の半導体発光素子1と同様である。

この発明の半導体発光素子における反射面は、その構造として特に限定されるものではないが、活性層で発生した光を実質的に全反射または多少の光透過があっても有効な反射が可能な面であれば良い。この反射面はその少なくとも一部が傾斜結晶面にほぼ平行に延在される。反射面
5 が傾斜結晶面にほぼ平行とは、実質的に平行である場合と完全の平行な面からすこしの傾きを有して延在している場合の両方を含む。反射面は单一の面とすることも可能であるが、それぞれ活性層で発生した光を反射する機能を有する傾斜結晶面に平行に延在される2面以上の面であっても良く、傾斜結晶面の法線方向で重複した構造であっても良い。この
10 発明の半導体発光素子では結晶面自体を反射面とすることが可能であり、反射面に結晶面を用いれば、散乱成分が小さくなるため、より効率良く光が取り出される。また、結晶面を反射面とする場合には、活性層などの各半導体層を形成した後、電極として金属膜を形成する構造にできるため、その電極が反射膜を構成する構造にすることができる。活性層
15 上に形成された電極が反射膜として用いられる場合、活性層などを傾斜結晶層に積層する形で形成すれば、電極も結晶成長層の形状に自己形成的に形成でき、エッチングなどの加工は反射膜の形成については不要となる。

上記傾斜結晶面に平行に延在された反射面は、その一例として180°よりも小さな角度で対向する少なくとも2面以上の反射面を有する構造とすることができます。これら180°よりも小さな角度で対向する少なくとも2面以上の反射面は直接対向する2面以上の面であっても良く、間に他の角度で配される反射面や結晶面を挟んで対向する面であっても良い。例えばS面を側面とする六角錐構造の結晶成長層を形成する素
25 子では、六角錐の頂点で約60度前後の角度で対向することになる。

結晶成長層もしくは第1導電層と第2導電型層には、それぞれ電極が

形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p電極、n電極が結晶層とマスクの下に形成された結晶種層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。この発明の基本構造を発光ダイオードとするには第1、第2導電層にそれぞれ電極を形成すれば良く、どちらの構造に対しても、光を取り出す方向は必要に応じて表裏どちらでも可能である。すなわち、透明基板であればどちらの構造であっても基板の裏側から光を取り出すことができ、透明電極を用いればどちらの構造でも表側から光を取り出すことができる。

この発明の半導体発光素子の要旨の1つは、出力として取り出される光の一部は選択成長によって形成された傾斜結晶面と平行に延在された反射面で反射したものである点であり、反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成されることから、自己形成的に特にエッチングなどの工程を追加しなくとも得ることができる。

この発明の半導体発光素子の要旨のさらに他の1つは、選択成長を利用し、活性層を成長基板に対して傾斜した平面上にも形成する場合には活性層の面積を大きくできるという点である。素子サイズが限定されている場合、素子内での活性層の有効面積が大きいほうが、同じ輝度を得るために必要な単位面積あたりの電流注入密度を小さくすることができる。したがって、有効面積が大きい構造の方が、同じ輝度を得るには信頼性が向上し、活性層に同じ負荷をかけるのであれば輝度を向上できる。特に活性層の総面積と選択成長領域の成長基板に占める面積との差が、少なくとも片側の電極とのコンタクトに必要な面積より大きくなれ

ば、コンタクト領域によって制限された活性層領域分が補償されることになる。したがって、この発明の半導体発光素子を用いて、活性層を傾斜結晶面に形成することで、該発光素子の素子サイズを必要なだけ小さくしても、構造上の負担すなわち電流が集中してしまうような事態が軽5 減されることになる。

なお、この発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

10 [半導体発光素子4]

この発明の半導体発光素子は、基板上に第1導電型の第1成長層を形成し、該第1成長層上にマスク層を形成し、該マスク層に設けられた開口部から第1導電型の第2成長層を選択成長させて形成し、該第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、および第2導電型クラッド層の一部または全部を上記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする。この発明に用いられる基板は、基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し得るものであれば特に限定されず、先の半導体発光素子1～3と同様のものを用いることができる。

20 この基板上に形成される成長層は後述するマスク層の下部に配される第1成長層と、マスク層の開口部から成長して形成される第2成長層とからなる。これら第1成長層と第2成長層はともに第1導電型とされ、特に限定されるものではないが、第2成長層の結晶面に平行な面に第1導電型層、活性層、および第2導電型層からなる発光領域を形成可能な25 材料層であれば良い。第1および第2成長層の層形成材料として、化合物半導体材料が使用され、その中でもウルツ鉱型の結晶構造を有するこ

とが好ましい。

このような成長層としては、例えばI I I族系化合物半導体やBeMgZnCdS系化合物半導体、BeMgZnCdO系化合物半導体を用いることができ、更には窒化ガリウム（GaN）系化合物半導体、窒化5アルミニウム（AlN）系化合物半導体、窒化インジウム（InN）系化合物半導体、窒化インジウムガリウム（InGaN）系化合物半導体、窒化アルミニウムガリウム（AlGaN）系化合物半導体などを好ましくは形成することができ、特に窒化ガリウム系化合物半導体などの窒化物半導体が好ましい。なお、この発明において、InGaN、AlG10aN、GaNなどは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を変化させない範囲での微量のAl、その他の不純物を含んでいてもこの発明の範囲であることはいうまでもない。また、本明細書において、窒化物とはI I I族にB、Al、Ga、In、Taの中のいずれかひとつを15用い、V族には主にNを用いることを特徴とするものである。しかしながら、本明細書において、微量のAs、Pを用いてバンドギャップを低減した材料であっても窒化物に含められる。

この成長層の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法（MOCVD（MOVPE）法）や分子線エピタキシー法（MBE法）などの気相成長法や、ハイドライド気相成長法（HVPE法）などを用いることができる。その中でもMOVPE法によると、迅速に結晶性の良いものが得られる。MOCVD法では、GaソースとしてTMG（トリメチルガリウム）、TEG（トリエチルガリウム）、AlソースとしてはTMA（トリメチルアルミニウム）、TEA（トリエチルアルミニウム）、Inソースとしては、TMI（トリメチルインジウム）、TEI（トリエチルインジウム）など

のアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはS i であればシランガス、G e であればゲルマンガス、M g であればC p 2 M g (シクロペンタジエニルマグネシウム)、Z n であればD E Z (ジエチルジンク)などのガスが使用される。M O C V D法では、これらのガスを例えば600℃以上に加熱された基板の表面に供給して、ガスを分解することにより、I n A l G a N系化合物半導体をエピタキシャル成長させることができる。

上記第1成長層は例えば窒化ガリウム層や窒化アルミニウム層からなり、第1成長層は低温バッファ層と高温バッファ層との組合せあるいはバッファ層と結晶種として機能する結晶種層との組合せからなる構造であっても良い。成長層の成長を低温バッファ層から始めるとマスク上にポリ結晶が析出しやすくなつて、それが問題となる。そこで、結晶種層を含んでからその上に基板と異なる面を成長することで、さらに結晶性のよい結晶が成長できる。また、選択成長を用いて結晶成長を行うには結晶種層がないとバッファ層から形成する必要があるが、もしバッファ層から選択成長を行うと成長の阻害された成長しなくても良い部分に成長が起つりやすくなる。したがつて、結晶種層を用いることで、成長が必要な領域に選択性良く結晶を成長させることができることになる。バッファ層は基板と窒化物半導体の格子不整合を緩和するという目的もある。したがつて、窒化物半導体と格子定数の近い基板、格子定数が一致した基板を用いる場合にはバッファ層が形成されない場合もある。例えば、S i C上にはA l Nを低温にしないでバッファ層を形成することもあり、S i基板上にはA l N、G a Nをやはり低温にしないでバッファ層として成長することもあり、それでも良質のG a N層が得られる。また、バッファ層については、特に設けない構造とすることもでき、G a

N基板を使用しても良い。

そして、この発明においては、選択成長により第2成長層を形成することから、基板の正面に対して傾斜した傾斜面を得ることができる。一般に、基板正面の選択にも依存するが、ウルツ鉱型の(0001)面[5 C面]を基板正面とした場合では、(1-100)面[M面]、(1-101)面[S面]、(11-20)面[A面]、(1-102)面[R面]、(1-123)面[N面]、(11-22)面およびこれらに等価な結晶面のうちから選ばれた傾斜面を形成することができ、特にS面や(11-22)面およびこれらに等価な結晶面を用いることが好ましい。これらに等価な結晶面とは前述のように、5ないし6度の範囲で傾いた面方位を含むものである。特にS面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では(1, -1, 0, 1)面である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。

前述のように窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面すなわちS+面上、GaからNへのボンド数が2または3とC面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C面を正面に有するサファイア基板に窒化物を成長した場合、一般にウルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用してS面を形成することができ、C面に平行な面では脱離しやすい傾向をもつNのボンドがGaから一本のボンドで結合しているのに対し、傾いたS面では少なくとも一本以上のボンドで結合することになる。したがって、実

効的にV/I_{II}比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

この発明の半導体発光素子においては、選択成長によって第2成長層5は基板の主面に対して傾斜した構造とすることが可能であるが、特に、第2成長層はS面または該S面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成する構造であっても良く、あるいは、S面または該S面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成するともにC面または該C面に実質的に等価な面が上記略六角錐台形状の上平面10部を構成する構造、所謂略六角錐台形状であっても良い。これら略六角錐形状や略六角錐台形状は、正確に六角錐であることを必要とせず、その中の幾つかの面が消失したようなものも含む。また、結晶層の結晶面間の稜線は必ずしも直線でなくとも良い。また、略六角錐形状や略六角錐台形状は直線状に延在された形状であっても良い。

15 具体的な選択成長法としては、選択的に第1成長層上に形成されたマスク層の開口された部分を利用して行われる。マスク層の開口部の形状としては、円形状、正方形、六角形状、三角形状、矩形状、菱形、帯状、格子状およびこれらの変形形状などの形状にすることができる。マスク層は例えば絶縁材料からなり、例えば酸化シリコン層あるいは窒化シリコン層によって構成することができる。マスク層の厚みは、活性層近傍や電極近傍の段差を緩和する目的で、0.1ないし5μmの範囲で形成することができ、より好ましくは0.1ないし1.0μmの程度である。前述のような略六角錐台形状や略六角錐形状が直線状に延在された形状である場合、一方向を長手方向とするような角錐台や台形形状は20 25 マスク層の開口部（窓領域）を帯状にすることで可能である。

選択成長を用いマスク層の開口部を10μm程度の円形（あるいは辺

が $1-100$ 方向の六角形、または辺が $11-20$ 方向の六角形など) にすることでその約 2 倍程度の選択成長領域まで簡単に作製できる。また S 面が基板と異なる方向であれば転位を曲げる効果、および転位を遮蔽する効果があるために、転位密度の低減にも役立つ。

5 この発明者らの行った実験において、カソードルミネッセンスを用いて成長した六角錐台形状を観測してみると、第 2 成長層として形成された S 面の結晶は良質であり C+ 面に比較して発光効率が高くなっていることが示されている。特に $InGaN$ 活性層の成長温度は $700 \sim 800$ °C であるため、アンモニアの分解効率が低く、より N 種が必要とされる。また AFM で表面を見たところステップが揃って $InGaN$ 取り込みに適した面が観測された。さらにその上、Mg ドープ層の成長表面は一般に AFM レベルでの表面状態が悪いが、S 面の成長によりこの Mg ドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フォトルミネッセンスマッピングを行うと、 $0.5 - 1 \mu m$ 程度の分解能で測定することができるが、C+ 面の上に成長した通常の方法では、 $1 \mu m$ ピッチ程度のむらが存在し、選択成長で S 面を得た試料については均一な結果が得られた。また、SEM で見た斜面の平坦性も C+ 面より滑らかになっている。

また、選択成長マスクを用いて選択成長する場合であって、選択マスク開口部の上だけに成長する際には横方向成長が存在しないため、マイクロチャネルエピタキシーを用いて横方向成長させ窓領域より拡大した形状にすることが可能である。このようなマイクロチャネルエピタキシーを用いて横方向成長をした方が貫通転位を避けやすくなり、転位が減ることがわかっている。またこのような横方向成長により発光領域も増大し、さらに電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

この発明の半導体発光素子は、第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、および第2導電型クラッド層を第2成長層に形成する。第1導電型層、活性層、第2導電型層の基本構成については、先の半導体発光素子1と同様である。

5 この発明の半導体発光素子においては、第1導電型クラッド層、活性層、および第2導電型クラッド層の全部または一部が開口部の周囲のマスク層上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることもなく、また全部マスク層を残した状態にすれば、選択成長構造の段差が緩和され、
10 レーザ照射などによって基板を剥がした場合でも、マスク層が第1成長層の支持層として機能しながらn電極とp電極を確実に分離して短絡を防止できる。

また、この発明の他の半導体発光素子においては、第1導電型クラッド層、活性層、および第2導電型クラッド層によって、第2成長層の全体が被覆される構造となる。まず、このような構造は、選択成長によって傾斜した結晶面を第2成長層が呈するために容易に構成できる。すなわち、基板正面に平行に延在する活性層などを形成した場合では、端部が空気中に露出し得るが、傾斜した結晶面を利用して端部までも被覆することができる。第2成長層の全体が被覆されることで、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

また、この発明の更に他の半導体発光素子においては、第1導電型クラッド層、活性層、および第2導電型クラッド層の各端部が直接マスク層に接する構造にすることができる。このような構造は、選択成長によって傾斜した結晶面を第2成長層が呈するために容易に構成でき、各端部が直接マスク層に接して活性層等を被覆することから、活性層の酸化

などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

この発明の半導体発光素子では、結晶面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良い S 面にのみ電流を注入すると、S 面は In の取り込みもよく結晶性も良いので発光効率を高くすることができる。また、活性層の実質的な S 面に平行な面内に延在する面積は該活性層を基板または上記第 1 成長層の主面に投影した場合の面積より大きいものとすることができます。このように活性層の面積を大きなものとすることで、素子の発光する面積が大きくなり、それだけで電流密度を低減することができる。また、活性層の面積を大きくすることで、輝度飽和の低減に役立ち、これにより発光効率を上げることができる。

第 2 成長層と第 2 導電型クラッド層には、それぞれ電極が形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p 電極、n 電極が層とマスクの下に形成された第 1 成長層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。

この発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を 3 原色分揃え、走査可能に配列することで、S 面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

[半導体発光素子 5]

この発明の半導体発光素子は、第 1 導電層と第 2 導電層に挟まれ、選択成長により成長基板の主面に平行でなく延在される活性層を有し、上記活性層の面積は上記成長基板上の上記選択成長の際に用いた窓領域の

面積より大きくされ、若しくは上記選択成長により結晶成長した結晶成長層を上記成長基板の法線方向に投影した場合の写像面積よりも大きくされることを特徴とする。基板や結晶層、結晶層の選択成長方法、第1導電型層、活性層、第2導電型層など、半導体発光素子の基本構成については、先の半導体発光素子1と同様である。

この発明は選択成長により活性層を斜面に形成するという基本構造であることから、この発明の効果を十分得るには基本となる素子サイズが結晶成長層の層厚と同等のサイズ、すなわち大きくとも50ミクロン程度の大きさであることが好ましく、かつ素子サイズが小さい場合ほど効果的である。しかし、基本構造の1次元、あるいは2次元配列を一つの素子に内包すればどのようなサイズの素子についても適用可能である。特に導電層の抵抗値が高いために電極引き回しの必要な第1導電層について高密度のコンタクトを必要としたり、第2導電層のなるべく大きな面積のコンタクトを必要としたりする場合において、この発明の半導体発光素子は効果的である。

この発明の半導体発光素子は、第1導電層と第2導電層に挟まれた構造の活性層を有しており、活性層は成長基板の主面に対して平行でない面内に延在される。第1導電型はp型またはn型のクラッド層であり、第2導電型はその反対の導電型である。例えばC面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合には、n型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にInGaN層を活性層として形成し、さらにその上にp型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層であるInGaN層をAlGaN層で挟む構造とすることも可能である。また、活性層は単一のバルク活性層で構成することも可能であるが

、単一量子井戸（S Q W）構造、二重量子井戸（D Q W）構造、多重量子井戸（M Q W）構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層を InGaN 層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこの InGaN 層は、窒素原子の脱離しにくい構造である S 面の上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることができる。なお、窒化物半導体はノンドープでも結晶中にできる一窒素空孔のために n 型となる性質があるが、通常 Si、Ge、Se など 10 のドナー不純物を結晶成長中にドープすることで、キャリア濃度の好ましい n 型とすることができます。また、窒化物半導体を p 型とするには、結晶中に Mg、Zn、C、Be、Ca、Ba などのアクセプター不純物をドープすることによって得られる。

これら第 1 導電型層、活性層、および第 2 導電型層は成長基板の主面 15 に対して傾斜した結晶成長層に形成されるが、このような成長基板の主面と平行でない面内への活性層の延在は傾斜した結晶面が形成されているところで続けて結晶成長させれば容易に行うことができる。また、結晶面が稜線の両側に延在するところに活性層を形成することで、活性層は屈曲部を含んで延在される。結晶成長層が略六角錐形状や略六角錐台 20 形状となり、各傾斜した結晶成長層の表面が S 面等とされる場合では、第 1 導電型層、活性層、および第 2 導電型層からなる発光領域を全部または一部の S 面上に形成することができる。

略六角錐台形状の場合には、基板主面に平行な上面上、例えば C 面上 25 にも第 1 導電型層、活性層、および第 2 導電型層を形成できる。傾斜した S 面を利用して発光させることで、平行平板では多重反射により光が減衰していくが、傾いた面があると光は多重反射の影響を免れて半導体

の外にでることができるという利点がある。第1導電型層すなわちクラッド層はS面を構成する結晶層と同じ材料で同じ導電型とすることができ、S面を構成する結晶層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、S面の構成する結晶層の一部5 が第1導電型層として機能する構造であっても良い。

この発明の半導体発光素子では、傾斜した傾斜結晶面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面はInの取り込みもよく結晶性も良いので発光効率を高くすることができる。また、活性層の実質的なS面に平行な面内に延在する面積は該活性層を基板または上記下地成長層の主面10 に投影した場合の面積より大きいものとすることができます。このように活性層の面積を大きなものとすることで、素子の発光する面積が大きくなり、それだけで電流密度を低減することができる。また、活性層の面積を大きくとることで、輝度飽和の低減に役立ち、これにより発光効率15 を上げることができる。

結晶成長層もしくは第1導電層と第2導電型層には、それぞれ電極が形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p電極、n電極が結晶層とマスクの下に形成された結20 晶種層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。この発明の基本構造を発光ダイオードとするには第1、第2導電層にそれぞれ電極を形成すれば良く、どちらの構造に対しても、光を取り出す方向は必要に応じて表裏どちらでも可能である。すなわち、透明基板であればどちらの構造であっても基25 板の裏側から光を取り出せるし、透明電極を用いればどちらの構造でも表側から光を取り出すことができる。

この発明の半導体発光素子の要旨の1つは、選択成長することによって、活性層を成長基板に対して平行でない平面上にも形成することで活性層の面積を大きくするという点である。素子サイズが限定されている場合、素子内での活性層の有効面積が大きいほうが、同じ輝度を得るために必要な単位面積あたりの電流注入密度を小さくすることができる。
5 したがって、有効面積が大きい構造の方が、同じ輝度を得るには信頼性が向上し、活性層に同じ負荷をかけるのであれば輝度を向上できる。特に活性層の総面積と選択成長領域の成長基板に占める面積との差が、少なくとも片側の電極とのコンタクトに必要な面積より大きくなれば、コンタクト領域によって制限された活性層領域分が補償されることになる。
10 したがって、この発明の半導体発光素子を用いることで、該発光素子の素子サイズを必要なだけ小さくしても、構造上の負担すなわち電流が集中してしまうような事態が軽減されることになる。

ここで、例えば断面三角形のストライプパターンの結晶成長層が奥行き方向に続いていると仮定し、基板正面と結晶成長層の傾斜面の傾き角を θ とすると、活性層の全領域について成長基板の法線ベクトル方向に投影した写像の写像面積と比較すると、活性層の有効面積は最大 $1/\cos\theta$ 倍大きくなることがわかる。断面三角形のストライプパターンの構造に限らず、選択成長により多角台形や、多角錐などを形成後、その表面上に基板に平行でない活性層が形成できれば、有効面積はほぼ必然的に大きくなる。なお、写像面積とは、基板正面における占有面積に等しく、基板正面に垂直な法線ベクトル方向に光を仮想的に照射した場合に結晶成長層によって形成される影部分の面積に等しい。

さらに非成長領域を小さくし、かつ成長阻害膜すなわちマスク層などにより分離され、隣り合った安定面同士を接触しないぎりぎりまで成長すれば、成長基板の面積より活性層面積を大きくすることも可能である

。ただし第18図に示す発光素子では、一回の成長での最大面積は成長基板の成長面の面積に等しく、また電極や素子分離溝を付加するとさらに活性層の有効面積は小さくなるため、かならずしも活性層の総面積が成長基板の面積より大きくならなくても十分効果がある。

- 5 活性層の有効面積を、成長基板上の選択成長の際に用いた窓領域の面積より大きくし、若しくは選択成長により結晶成長した結晶成長層を成長基板の法線方向に投影した場合の写像面積よりも大きくすることで、活性層に注入される電流の密度を下げる事ができ、素子の信頼性を向上できる。また、活性層の有効面積が、選択成長領域を成長基板へ法線
- 10 ベクトル方向に投影した写像の面積と少なくとも片側の電極と導電層との接触面積の和よりも大きくすることでも、活性層に注入される電流の密度を下げる事ができ、素子の信頼性を向上できる。特に活性層の総面積と選択成長領域の成長基板上に占める写像面積との差が、少なくとも片側の電極とのコンタクトに必要な面積より大きくなれば、コンタクト領域によって制限された活性層領域分が補償される。
- 15

例えば $30 \mu m$ 角の発光ダイオード素子の製造について考えると、第1電極と第1導電層である下地導電層が接触する領域は $20 \mu m \times 5 \mu m$ 程度、活性層を配置できる選択成長領域は大きくとも $20 \mu m$ 角程度である。したがって、活性層の総面積を $500 \mu m^2$ 以上に設定することで、この発明の素子構造が得られることになる。実際に、選択成長領域に底辺が $20 \mu m$ 角で斜面の角度 45° の四角錐を形成し、活性層がその斜面に均一に形成されると、活性層の総面積は $20 \mu m \times 20 \mu m / \cos 45^\circ = 566 \mu m^2$ となり、接触面積に比べて活性層の有効面積を十分増大することができる。また、斜面の角度が大きければさらに効果的であることも明らかである。例えば、ウルツ鉛型の (0001) 面に対する安定面 (1-101) 面は約 62° 、せん亜鉛型の (001)

面に対する安定面（111）面は54.7°であるから、この発明の活性層の領域を広げて信頼性を確保するという効果を十分に得ることができる。

なお、この発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

実施例

以下、この発明を各実施例を参照しながら更に詳細に説明する。各実施例はそれぞれ製造方法に対応しており、その製造方法によって完成した素子がこの発明の構造を有する半導体発光素子である。したがって、各実施例では初めに製造工程について説明を行い、次いで製造された素子自体について説明する。なお、この発明の半導体発光素子は、その要旨を逸脱しない範囲で変形、変更などが可能であり、この発明は以下の実施例に限定されるものではない。

実施例1

本実施例はサファイア基板上に直接選択成長で傾斜結晶面としてS面を有する結晶層を形成する半導体発光素子の例であり、第3図ないし第9図を参照しながら、その製造工程とともに素子構造を説明する。

C+面を基板主面11とするサファイア基板10上に、SiO_xまたはSiNを用いたマスク層12を全面に厚さ100～500nmの範囲で形成し、100μm程度の開口部13をフォトリソグラフィーとフッ酸系エッチャントを用いて形成する（第3図）。この開口部13は本実施例においては略矩形状であり、大きさは作成すべき発光素子の特性に応じて変えることができる。

次に、選択成長としてもう一度結晶成長を行う。これは低温500℃

で薄い（20～30 nm）のGaN層（低温バッファ層）を成長し、第4図に示すように、その後成長温度を1000℃程度に上昇させてシリコンドープのGaN層14を形成する。このシリコンドープのGaN層14はマスクの開口部13に成長するが、水素雰囲気で、この成長温度5 1000℃を維持しながらしばらく成長を続けると横方向にやや広がる。

さらにその上にマスク層15を形成し、さらにフォトリソグラフィーとエッチングで略円形の開口部16を設け（第5図）、さらに開口部16の内側で成長を続けシリコンドープのGaN層17からなる六角錐形状の結晶層を成長させる。その際、六角錐形状の結晶層の表面はS（1-101）面で覆われる。成長時間が足りないなどの成長条件が異なると、上面側が基板正面と平行なC+面を有する六角台形状になるが、この実施例では六角錐になるまでシリコンドープのGaN層17からなる結晶層を成長する。十分な成長時間を経過した後は、シリコンドープの15 GaN層17の表面は、六角錐形状の各斜面がS面で覆われるようになる。この際、開口部16のピッチは十分に離しておく必要がある。

六角錐形状をシリコンドープのGaN層17で形成した後、しばらく成長を行い六角錐の大きさが幅15～20 μm程度（一辺が7.5～10 μm程度）になった際、高さは六角錐としてその一辺の1.6倍程度20 になり、したがって10～16 μm程度になる。なお、この10～16 μm程度のサイズは例示であり、幅10 μm以下のサイズであっても良い。そこまで成長して閉じた六角錐が形成された後、さらにシリコンドープのGaN層17を成長し、その後成長温度を低減しInGaN層18を成長する。その後成長温度を上昇し、第6図に示すようにマグネシ25 ウムドープのGaN層19を成長する。その際のInGaN層18の厚さは0.5 nmから3 nm程度である。さらに（Al）GaN/InG

a N の量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能する G a N または I n G a N を用いて多重構造とすることもある。その際、 I n G a N のすぐ上の層には A 1 G a N 層を成長することが望ましい。

5 その後、そのエピ層の一部をシリコンドープの G a N 層 1 4 が露出するまでエッティングし、さらにその除去した部分 2 1 に T i / A 1 / P t / A u 電極を蒸着する。これが n 電極 2 0 となる。さらに六角錐上に成長した最表層に N i / P t / A u または N i (P d) / P t / A u を蒸着する。この蒸着により p 電極 2 2 が完成する（第 7 図）。これらの蒸着の際、 p 電極 2 2 、 n 電極 2 0 が六角錐形状のシリコンドープの G a N 層 1 7 とマスクの下に形成されたシリコンドープの G a N 層 1 4 との双方についてしまうと短絡してしまうので、それぞれ精度よく蒸着することが必要である。その後、第 8 図に示すように、当該発光素子を R I E (反応性イオンエッティング) またはダイサーなどで分離する（第 8 図）。

10 これにより本実施例による発光素子が完成する。

15

このような製造工程で製造された本実施例の発光素子は、第 9 図に示す素子構造を有している。その主な構成は C + 面を基板正面とするサファイア基板 1 0 上に結晶種層となるシリコンドープの G a N 層 1 4 を介して成長した結晶層としてのシリコンドープの G a N 層 1 7 を有している。このシリコンドープの G a N 層 1 7 は基板正面とは傾斜してなる S 面を有しており、この S 面に平行に延在してなる形状で活性層である I n G a N 層 1 8 が形成され、さらにその I n G a N 層 1 8 上にクラッド層としてマグネシウムドープの G a N 層 1 9 が形成されている。 p 電極 2 2 はマグネシウムドープの G a N 層 1 9 の上面に形成されており、 n 電極 2 0 は、六角錐部分の側部で開口された領域に形成されており、シリコンドープの G a N 層 1 4 を介してシリコンドープの G a N 層 1 7 に

接続している。

このような構造を有する本実施例の半導体発光素子は、基板正面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/I III比を高くすることができる。また、基板正面はC+面であり、S面は基板正面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。さらに、基板の正面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。

実施例2

本実施例は、サファイア基板上に分離した結晶種を形成し、基板の正面に対して傾斜した傾斜結晶面としてS面を有する結晶層を形成する半導体発光素子の例であり、第10図ないし第17図を参照しながら、その15 製造工程とともに素子構造を説明する。

基板正面をC+面とするサファイア基板30上に、まず500°Cの低温でAlNまたはGaNのいずれかのバッファ層を形成する。その後昇温し1000°CにしてシリコンドープのGaN層31を形成する。その後、SiO₂またはSi₃N₄を用いたマスク層を全面に厚さ100~5020 nmの範囲で形成し、第10図に示すように、フォトリソグラフィーとフッ酸系エッチャントを用いて10 μm程度の円形状のマスク部32を残し、第11図に示すようにサファイア基板30の正面が露呈するまでエッティングする。その結果、マスク部32の形状を反映して円筒状のシリコンドープのGaN層31が残される。

25 次に、マスク部32を除去してもう一度結晶成長を行うが、このときは1000°C程度に成長温度を上昇し、シリコンドープのGaN層33

を成長する。シリコンドープのGaN層33は残っていたシリコンドープのGaN層31上に成長するが、しばらく成長を続けると基板正面に對して傾斜したS面によって周囲が囲まれた六角錐形状となって行く。成長に時間をかけるだけ、六角錐形状のシリコンドープのGaN層33が大きく成長するが、十分に成長した場合でもGaN層33同士が干渉せず、かつ素子間の分離のためのマージンを確保するようにGaN層31のピッチは十分に離しておく必要がある。

六角錐の大きさが実施例1と同様に幅15～20μm程度（一辺が7.5～15μm程度）になった際、高さは六角錐としてその一辺の1.6倍程度にすなわち10～16μm程度になる。なお、六角錐の大きさが幅15～20μm程度は例示であり、例えば六角錐の大きさを幅10μm程度またはそれ以下とすることも可能である。第12図に示すように、成長して傾斜したS面で囲まれた六角錐が形成された後、さらにシリコンドープのGaN層を成長し、その後成長温度を低減しInGaN層34を成長する。その後、成長温度を上昇し、第13図に示すように、マグネシウムドープのGaN層35を成長する。その際のInGaN層34の厚さは0.5nmから3nm程度である。さらに活性層を（A1）GaN/InGaNの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGaNまたはInGaNを用いて多重構造とすることもある。その際、InGaNのすぐ上の層にはA1GaN層を成長することが望ましい。

その後、活性層であるInGaN層34およびp型クラッド層であるマグネシウムドープのGaN層35の一部を基板に近い側で除去してシリコンドープのGaN層33の一部を露出させる。さらにその除去した基板に近い部分にTi/A1/Pt/Au電極を蒸着する。これがn電極36となる。さらに六角錐上に成長した最表層にNi/Pt/Auま

たはN i (P d) / P t / A uを蒸着する。この蒸着によりp電極37が完成する(第14図)。これらの蒸着の際には、電極同士の短絡を防止するために、精度の高い蒸着が必要であることは、実施例1と同様である。

5 所要の電極36、37を形成した後、第15図に示すように、当該発光素子をR I E(反応性イオンエッティング)またはダイサーなどで素子ごとに分離する。これにより本実施例による発光素子が完成する。

このような製造工程で製造された本実施例の発光素子は、第16図に示す素子構造を有している。その主な構成はC+面を基板正面とするサ

10 ファイア基板30上に結晶層としてのシリコンドープのGaN層33を有している。このシリコンドープのGaN層33は基板正面とは傾斜してなるS面を有しており、このS面に平行に延在してなる形状で活性層であるInGaN層34が形成され、さらにそのInGaN層34上にクラッド層としてマグネシウムドープのGaN層35が形成されている
15 。p電極37はマグネシウムドープのGaN層35の上面に形成されており、n電極36は、六角錐のS面上で基板近傍で開口された領域に形成されており、シリコンドープのGaN層33に直接接続している。

このような構造を有する本実施例の半導体発光素子は、実施例1の発光素子と同様に、基板正面に対して傾斜したS面を利用することから、

20 その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板正面はC+面であり、S面は基板正面と異なる面であるために、基板から上に伸びた転位が曲がることがあり、欠陥を低減することも可能となる。さらに基板の
25 主面に対して傾斜したS面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。

なお、本実施例では最初にシリコンドープのGaN層をエッチングしてサファイア基板30まで露出したが、十分な段差さえあれば、シリコンドープのGaNの中で段差を作るためにエッチングすれば良い。そのようにしてできた結晶種層のシリコンドープのGaN層上に成長すると5簡単に六角錐形状を得ることができる。第17図にそのような製造方法で製造された素子の構造を示す。サファイア基板30上に形成されたシリコンドープのGaN層38に段差39が形成され、その凸部分からの結晶成長で六角錐形状の結晶層であるシリコンドープのGaN層が形成され、InGaN層34からなる活性層、マグネシウムドープのGaN層35からなるp型クラッド層、p電極37、n電極が形成され、InGaN層34から所要の波長の光が取り出される。

実施例3

本実施例は、基板の正面に対して傾斜した傾斜結晶面としてS面を有する六角錐形状の結晶層を選択マスクすなわち窓領域内にとどめて形成15する半導体発光素子の例であり、第18図ないし第23図を参照しながら、その製造工程とともに素子構造を説明する。

基板正面をC+面とするサファイア基板40上に、まず500°Cの低温でAlNまたはGaNのいずれかのバッファ層を形成する。その後昇温し1000°CにしてシリコンドープのGaN層41を形成する。その後、SiO₂またはSiNを用いたマスク層42を全面に厚さ100～20 500 nmの範囲で形成し、第18図に示すように、フォトリソグラフィーとフッ酸系エッチャントを用いて10 μm程度の円形状の開口部からなる窓領域43を形成する。この開口部の大きさは作りたい素子の特性により変える。

25 次に再度、成長温度1000°CでシリコンドープのGaN層44の結晶成長を行う。当初、シリコンドープのGaN層44は円形の窓領域4

3から成長するが、しばらく成長を続けると周囲がS面（1-101）よりなる六角錐の形状を露呈してくる。成長条件が異なる場合は六角錐台形状になるが、成長条件を制御することでS面で覆われる六角錐が選択マスクの枠内ほぼいっぱいになるシリコンドープのGaN層44が形成される。その後成長温度を低減し活性層となるInGaN層45を成長する。その後、第20図に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGaN層46を成長させる。その際のInGaN層45の厚さは0.5nmから3nm程度である。さらに前述の実施例1、2と同様に、活性層を（Al）GaN/InGaNの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGaNまたはInGaNを用いて多重構造とすることもある。その際、InGaNのすぐ上の層にはAlGaN層を成長することが望ましい点は、前述の実施例1、2と同様である。選択成長時には、選択マスクの窓領域43の中に全結晶層の横方向が含まれるようにすることができる。この方法では各発光素子の大きさを均一にすることが容易となる。

その後、マスク層の一部を開口してGaN層41を露出させ、さらにその除去した部分47にTi/Al/Pt/Au電極を蒸着する。これがn電極48となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極49が完成する（第21図）。これらの蒸着の際、p電極49、n電極48はそれぞれ精度よく蒸着することが必要である。その後、第22図に示すように、当該発光素子をRIE（反応性イオンエッティング）またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

このような製造工程で製造された本実施例の発光素子は、第23図に

示す素子構造を有している。その主な構成はC+面を基板正面とするサファイア基板40上に結晶種層となるシリコンドープのGaN層41を介して成長した結晶層としてのシリコンドープのGaN層44を有している。このシリコンドープのGaN層44は基板正面とは傾斜してなる5 S面に覆われた周面を有しており、このS面に平行に延在してなる形状で活性層であるInGaN層45が形成され、さらにそのInGaN層45上にクラッド層としてマグネシウムドープのGaN層46が形成されている。p電極49はマグネシウムドープのGaN層46の上面に形成されており、n電極48は、六角錐部分の側部で開口された領域4710に形成されており、シリコンドープのGaN層41を介してシリコンドープのGaN層44に接続している。

このような構造を有する本実施例の半導体発光素子は、前述の実施例1、2と同様に、基板正面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、15実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板正面はC+面であり、S面は基板正面と異なる面であるために、基板から上に伸びた転位が曲がることがあり、欠陥を低減することも可能となる。また、本実施例では、選択成長が窓領域43の範囲内にとどまるため、各素子のサイズ20を均一に制御することが容易である。基板の正面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。

実施例4

本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐25形状の結晶層を成長させて形成する半導体発光素子の例であり、第24図ないし第29図を参照しながら、その製造工程とともに素子構造を説

明する。

基板正面をC+面とするサファイア基板50上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し1000°Cで第1成長層としてのシリコンドープのGaN層51を形成する。その後、SiO₅またはSiNを用いたマスク層52を全面に厚さ100~500nmの範囲で形成し、第24図に示すように、フォトリソグラフィーとフッ酸系エッチャントを用いて10μm程度の円形状の開口部からなる窓領域53をマスク層52に形成する。このときの一辺の方向は1-100方向に垂直とする。この開口部の大きさは作りたい素子の特性により変10える。

次に再度、成長温度1000°CでシリコンドープのGaN層54の結晶成長を行う。当初、シリコンドープのGaN層54は円形の窓領域53から成長するが、しばらく成長を続けると周囲がS面(1-101)よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角15錐台形状になるが、六角錐をシリコンドープのGaN層54を形成した後しばらく成長を続け、六角錐の大きさが幅20μm程度(一辺が10μm程度)になった際、高さは六角錐としてその一辺の1.6倍程度となる。すると第25図に示すように、16μm程度の窓領域53よりも底面が広がったシリコンドープのGaN層54が形成される。なお、六20角錐の大きさが幅20μm程度は例示であり、例えば六角錐の大きさを幅10μm程度とすることも可能である。

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層55を成長する。その後、第26図に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムド25ープのGaN層56を成長させる。その際のInGaN層55の厚さは0.5nmから3nm程度である。活性層を(A1)GaN/InGa

Nの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGaNまたはInGaNを用いて多重構造とすることもある。その際、InGaNのすぐ上の層にはAlGaN層を成長することが望ましい。この段階で、InGaN層15やマグネシウムドープのGaN層56は窓領域53の周囲のマスク層52の上まで延在され、第2成長層であるシリコンドープのGaN層54の全体が被覆され、活性層であるInGaN層55、マグネシウムドープのGaN層56の端部が形成されないことから、活性層の劣化を未然に防止することができる。

その後、マスク層の一部を開口してGaN層51を露出させ、さらに10その除去した部分57にTi/Al/Pt/Au電極を蒸着する。これがn電極58となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極59が完成する（第27図）。これらの蒸着の際、p電極59、n電極58はそれぞれ精度よく蒸着することが必要である。その後、第28図に示すように、当該発光素子をRIE（反応性イオンエッティング）またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

このような製造工程で製造された本実施例の半導体発光素子は、第29図に示す素子構造を有している。その主な構成はC+面を基板正面とするサファイア基板50上に結晶種層となるシリコンドープのGaN層51を介して成長した第2成長層としてのシリコンドープのGaN層54を有している。このシリコンドープのGaN層54は基板正面とは傾斜してなるS面に覆われた周面を有しており、窓領域53の面積より大きな底面を有するように形成されている。

25さらに、本素子には、このS面に平行に延在してなる形状で活性層であるInGaN層55が形成され、さらにそのInGaN層55上にク

ラッド層としてマグネシウムドープのGaN層56が形成されている。

p電極59はマグネシウムドープのGaN層56の上面に形成されており、n電極58は、六角錐部分の側部で開口された領域57に形成されており、シリコンドープのGaN層51を介してシリコンドープのGaN層54に接続している。

このような構造を有する本実施例の半導体発光素子は、シリコンドープのGaN層54、InGaN層55およびマグネシウムドープのGaN層56の全部または一部が窓領域53の周囲のマスク層52上にまで延在される。このようにマスクを除去しない構造とするため、横方向に

10 成長した部分の下部の支えがなくなることなく、またマスク層52を残した状態にすれば、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、マスク層52が第1成長層51の支持層として機能しながらn電極58とp電極59を確実に分離して短絡を防止できる。

15 また、InGaN層55およびマグネシウムドープのGaN層56によって、シリコンドープのGaN層54の全体が被覆される構造となり、各層55、56の端部が直接マスク層に接する構造にすることができる。したがって、各端部が直接マスク層52に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、

20 さらに発光面積が増大するといった効果も得られる。

また、基板正面に対して傾斜したS面を利用してことから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/III比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板正面はC+面であり、S面は基板正面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。基板の正面に対して傾

斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。本実施例では、大きな面積の活性層に電流を注入するため、電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

5 実施例 5

本実施例は、選択マスクより大きく形成された S 面からなる六角錐形状の結晶層の頂点部分には p 電極を形成しない半導体発光素子の例であり、第 30 図ないし第 32 図を参照しながらその構造を説明する。

本実施例は、実施例 4 と同様に、基板主面を C + 面とするサファイア 10 基板 50 上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し 1000°C で第 1 成長層としてのシリコンドープの GaN 層 51 を形成する。その後、SiO₂ または SiN を用いたマスク層 52 を全面に厚さ 100 ~ 500 nm の範囲で形成し、フォトリソグラフィーとフッ酸系エッチャントを用いて 10 μm 程度の円形状の開口部から 15 なる窓領域をマスク層 52 に形成する。このときの一辺の方向は 1-100 方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

次に再度、成長温度 1000°C でシリコンドープの GaN 層 54 の結晶成長を行う。当初、シリコンドープの GaN 層 54 は円形の窓領域 5 20 3 から成長するが、しばらく成長を続けると周囲が S 面 (1-101) よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコンドープの GaN 層 54 を形成した後しばらく成長を続け、六角錐の大きさが幅 20 μm 程度 (一辺が 10 μm 程度) になった際、高さは六角錐としてその一辺の 1.6 倍程度となる。16 μm 程度の窓領域 53 よりも底面が広がったシリコンドープの GaN 層 54 が形成される。なお、六角錐の大きさが幅 20 μm 程度

は例示に過ぎず、例えば六角錐の大きさを幅 10 μm 程度とすることも可能である。

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層55を成長する。その後、成長温度を再び上昇
5させ、p型クラッド層としてのマグネシウムドープのGaN層56を成長させる。これらInGaN層55やマグネシウムドープのGaN層56については実施例4と同様である。この段階で、InGaN層55やマグネシウムドープのGaN層56は窓領域53の周囲のマスク層52の上まで延在され、第2成長層であるシリコンドープのGaN層54の
10全体が被覆され、活性層であるInGaN層55、マグネシウムドープのGaN層56の端部が形成されないことから、活性層の劣化を未然に防止することができる。

基板50上のシリコンドープのGaN層51の一部除去した部分にTi/A1/Pt/Au電極を蒸着する。これがn電極61となる。さらに六角錐上に成長した最表層のS面部分でなおかつAFM測定の結果、
15ステップが十分にみられた部位を探してその部分のみに電極としてNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。これによりp電極62が完成する(第30図)。一般に、AFMで見られたステップなどの形状からは六角錐の頂点に近い部分は比較的結晶性が悪くなっている。このため、この頂上の部分を除いてp電極62を設ける。これらの蒸着の際、p電極62、n電極61が結晶層であるシリコンドープのGaN層54とマスクの下に形成されたシリコンドープのGaN層51との双方についてしまうと短絡してしまうので、それぞれ精度よく蒸着することが必要である。その後、このデバイスをRIEまたはダイサー
20などで分離する(第31図)。これによりこの発明による発光素子が完成する。その素子断面を第32図に示す。

このような構造の半導体発光素子では、シリコンドープのGaN層54、InGaN層55およびマグネシウムドープのGaN層56の全部または一部が窓領域53の周囲のマスク層52上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の5下部の支えがなくなることもなく、またマスク層52を残した状態にすれば、選択成長構造の段差が緩和され、n電極61とp電極62を確実に分離して短絡を防止できる。

また、InGaN層55およびマグネシウムドープのGaN層56によって、シリコンドープのGaN層54の全体が被覆される構造となり10、各層55、56の端部が直接マスク層に接する構造にすることができる。したがって、各端部が直接マスク層52に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

また、活性層への電流注入は頂点近傍側で周囲側よりも低密度となり15、結晶性の悪い部分を発光領域から外して、全体的な発光効率を高めることができる。

実施例6

本実施例は、n電極を基板裏面に形成する半導体発光素子の例であり、第33図ないし第39図を参照しながらその構造を説明する。

20 実施例4と同様に、基板正面をC+面とするサファイア基板50上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し1000℃で第1成長層としてのシリコンドープのGaN層51を形成する。その後、SiO₂またはSiNを用いたマスク層52を全面に厚さ100～500nmの範囲で形成し、フォトリソグラフィーとフッ酸系25エッチャントを用いて10μm程度の円形状の開口部からなる窓領域をマスク層52に形成する。このときの一辺の方向は1-100方向に垂

直とする。この開口部の大きさは作りたい素子の特性により変える。

次に再度、成長温度1000°CでシリコンドープのGaN層54の結晶成長を行う。当初、シリコンドープのGaN層54は円形の開口部から成長するが、しばらく成長を続けると周囲がS面(1-101)より5なる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコンドープのGaN層54を形成した後しばらく成長を続け、16μm程度の窓領域よりも底面が広がったシリコンドープのGaN層54が形成される。

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層55を成長する。その後、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGaN層56を成長させる。これらInGaN層55やマグネシウムドープのGaN層56については実施例4と同様である。この段階で、InGaN層55やマグネシウムドープのGaN層56は窓領域の周囲のマスク層52の上15まで延在され、第2成長層であるシリコンドープのGaN層54の全体が被覆され、活性層であるInGaN層55、マグネシウムドープのGaN層56の端部が形成されないことから、活性層の劣化を未然に防止することができる。

第33図に示すように、n電極を形成する前に、マグネシウムドープのGaN層56の最表層のS面部分にp電極71を形成する。p電極71を形成した後、サファイア基板50の主面までRIEまたはダイサーなどで分離溝72を形成して分離し、サファイア基板50上で素子ごとに分離をする(第34図)。次に、エキシマレーザ等を用いて、サファイア基板50から素子部分となる領域を除去し、残ったGaNなどをエッティングで除去した後、素子側の裏面部分に最後にTi/A1/Pt/Au電極を蒸着する。第35図に示すように、この電極が素子裏面に配設

されたn電極73として機能する。

第36図は、n電極を裏面に形成する他の方法を示すものである。この例では、サファイア基板を第2の基板77として用意し、この上に接着剤層78を介して形成される樹脂層79中に第33図に示す状態の素子を埋め込む。その後、第36図Aに示すように、サファイア基板50は、レーザアブレーションにより除去する。照射するレーザは、例えばエキシマレーザ（波長248nm）である。

次いで、表面に残存するGaを除去した後、第36図Bに示すように、サファイア基板50を剥離した面にNiマスクなどのマスクMを形成し、例えば塩素ガス系を用いたRIEにより素子間を分離する。上記マスクMを除去した後、素子側の裏面部分にTi/Pt/AuあるいはTi/Auなどからなる電極76を形成する。

第37図は完成した半導体発光素子の断面を示す。上記n電極73は光をさえぎらないようにするためなるべく角部に配設することが好ましい。また、第38図は完成した半導体発光素子の一例の裏面を示す。この例では、第2成長層であるシリコンドープのGaN層54の六角の底面に応じて六角形の開口部75をn電極74に有する。このような構造によって、発光した光を有效地に外部に導くことができる。

また、本実施例の一例としてn電極を透明電極とした構造とすることもできる。第39図は基板から素子部分となる領域をエキシマレーザ等を用いて分離し、素子の裏面側に透明電極76を形成したところを示すものである。なお、素子部分は第37図に示す構造のものと同様に、シリコンドープのGaN層51の上に残されたマスク層52の窓領域から、六角錐形状に成長した結晶部分にシリコンドープのGaN層54、InGaN層55、およびマグネシウムドープのGaN層56が形成され、最外部にp電極71が形成されている。透明電極76は基板の剥がさ

れたシリコンドープのGaN層51の裏面にリフトオフなどによって形成されたITO (Indium Tin Oxide) などの材料層である。

第40図は完成した透明電極76を備えた半導体発光素子を示す断面図である。このような構造とすることで、シリコンドープのGaN層54およびマグネシウムドープのGaN層56に挟まれた活性層としてのInGaN層55から発生した光は透明電極76を透過して射出する。第40図の半導体発光素子は、その構造上、マスク層52が残存するため、横方向に成長した部分の下部の支えがなくなることもなく、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合10でも、p電極71と透明電極76の短絡などの問題は生じない。更に、活性層から発生した光は透明電極76を透過して射出することから、電極を光路を避けるように形成する必要はなく、製造上も容易に形成でき、また、シリコンドープのGaN層51の裏面から光を取り出すことで、傾斜した結晶面で反射した光も出力され、光の取り出し効率が改善される。また、p電極71は六角錐の頂点側に配設されることから、透明電極76はシリコンドープのGaN層51の裏面に比較的広い面積で形成することができる。このため、透明電極76の接触抵抗を下げることができ、同時にn電極取り出しのためのマスク層の加工は不要であるため15、当該素子は容易に製造できることとなる。

20 実施例7

本実施例は、帯状の窓領域を形成して選択成長させる半導体発光素子の例であり、第41図ないし第44図を参照しながらその構造を説明する。

第41図に示すように、基板主面をC+面とするサファイア基板8025上に、まず500°Cの低温でAlNまたはGaNのいずれかのバッファ層を形成する。その後昇温し1000°CにしてシリコンドープのGaN

層 8 1 を形成する。その後、S i O₂ または S i N を用いたマスク層 8 2 を全面に厚さ 1 0 0 ~ 5 0 0 n m の範囲で形成し、フォトリソグラフィーとフッ酸系エッチャントを用いて 1 0 μ m × 5 0 μ m 程度の矩形状の開口部からなる窓領域 8 3 を形成する。このときの長辺の方向は 1 - 5 1 0 0 方向にとる。その後もう一度結晶成長を行うが、このときは 1 0 0 °C 程度に上昇し、シリコンドープの G a N 層 8 4 を形成する。シリコンドープの G a N 層 8 4 はマスクの窓領域 8 3 に成長するが、しばらく成長を続けると第 4 2 図に示す船底の如き形状を露呈してくる。その際突条の六角錐の表面は S 面と 1 1 - 2 2 面で覆われるようとする。

10 少なくとも十分な時間が経過して最上部の C 面がほぼ平らになりあるいはなくなったところで、さらにシリコンドープの G a N 層を形成する。その後成長温度を低減して、活性層となる I n G a N 層 8 5 を成長する。次いで成長温度を再び上昇させ、p 型クラッド層としてのマグネシウムドープの G a N 層 8 6 を成長させる。その際の I n G a N 層 8 5 の 15 厚さは 0.5 n m から 3 n m 程度である。さらに前述の実施例 1、2 と同様に、活性層を (A 1) G a N / I n G a N の量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能する G a N または I n G a N を用いて多重構造とすることもある。その際、I n G a N のすぐ上の層には A 1 G a N 層を成長することが望ましい点は、前述の実施 20 例 1、2 と同様である。

その後、マスク層の一部を開口して G a N 層 8 1 を露出させ、さらにその除去した部分に T i / A 1 / P t / A u 電極を蒸着する。これが n 電極 8 7 となる。さらに六角錐上に成長した最表層に N i / P t / A u または N i (P d) / P t / A u を蒸着する。この蒸着により p 電極 8 25 8 が完成する (第 4 3 図)。これらの蒸着の際、p 電極 8 8、n 電極 8 7 はそれぞれ精度よく蒸着することが必要である。その後、当該発光素

子をR I E (反応性イオンエッティング) またはダイサーなどで分離して、本実施例による発光素子が完成する。

このような製造工程で製造された本実施例の発光素子は、第44図に示す素子構造を有しており、S面だけではなく、11-22面も形成されたシリコンドープのGaN層84を有している。このような構造とすることで、広く領域で活性領域を構成することが可能となり、したがって、電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

実施例8

10 本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐台形状の結晶層を成長させて形成する半導体発光素子の例であり、第45図ないし第50図を参照しながら、その製造工程とともに素子構造を説明する。

基板主面をC+面とするサファイア基板90上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し1000°CでシリコンドープのGaN層91を形成する。その後、SiO₂またはSiNを用いたマスク層92を全面に厚さ100~500nmの範囲で形成し、第45図に示すように、フォトリソグラフィーとフッ酸系エッチャントを用いて10μm程度の円形状の開口部からなる窓領域93をマスク層92に形成する。この開口部の大きさは作りたい素子の特性により変える。

次に再度、成長温度1000°CでシリコンドープのGaN層94の結晶成長を行う。当初、シリコンドープのGaN層94は円形の窓領域93から成長するが、しばらく成長を続けると周囲がS面(1-101)よりなりかつ上面が基板主面と平行なC面を有する六角錐台の形状を露呈してくる。十分な時間だけ結晶成長を行い、上面のC面が平坦に広が

った形状にシリコンドープのGaN層94の形状を制御する（第46図）。この上面が平坦な六角錐台の形状は、前述の六角錐形状のものと比較して短い時間で形成することができる。

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層95を成長する。その後、第47図に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGaN層96を成長させる。その際のInGaN層95の厚さは0.5nmから3nm程度であり、量子井戸層や多重量子井戸層などを形成しても良い。ガイド層なども形成できる点は前述の各実施例と同様である。

その後、マスク層の一部を開口してGaN層91を露出させ、さらにその除去した部分97にTi/Al/Pt/Au電極を蒸着する。これがn電極98となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極99が完成する（第48図）。これらの蒸着の際、p電極99、n電極98はそれぞれ精度よく蒸着することが必要である。その後、第49図に示すように、当該発光素子をRIE（反応性イオンエッティング）またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

このような製造工程で製造された本実施例の発光素子は、第50図に示す素子構造を有している。その主な構成はC+面を基板正面とするサファイア基板90上に形成されるシリコンドープのGaN層94は、上面が平坦な六角錐台形状であり、結晶状態の良くない頂点部を初めから形成しない構造となっている。したがって、発光特性における損失を未然に防止することが可能であり、しかも、六角錐台形状は比較的に短時間で形成できるために、プロセス上も有利である。

また、シリコンドープのGaN層94、InGaN層95およびマグネシウムドープのGaN層96の全部または一部が窓領域93の周囲のマスク層92上にまで延在され、マスクを除去しない構造とするため、選択成長構造の段差が緩和され、n電極98とp電極99を確実に分離5して短絡を防止できる。また、InGaN層35およびマグネシウムドープのGaN層36の端部が直接マスク層92に接する構造にすることができる。したがって、各端部が直接マスク層32に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

10 第51図および第52図は六角錐台形構造の半導体発光素子の他の構造例を示す。第51図は該素子の電極形成工程を示す図である。第51図および第52図に示す半導体発光素子は第50図の半導体発光素子の変形例であり、サファイア基板90をエキシマレーザなどの照射によって除去し、シリコンドープのGaN層91の裏面にn電極98bを形成15した例である。上面が平坦な六角錐台形状の成長層の領域には、シリコンドープのGaN層94、InGaN層95およびマグネシウムドープのGaN層96の全部または一部が窓領域の周囲のマスク層92上にまで延在され、その最外部にはp電極99が形成されている。

この第51図および第52図に示す構造例においては、n電極98b20がシリコンドープのGaN層91の裏面に光の取出し部となるマスク層92の窓領域の直下を外しながら形成されている。このような構造にすることで、半導体発光素子のサイズを小さくすることができ、また、マスク層92を開口してコンタクト領域を形成する必要もないため、容易に製造できるとともに微細化に好適である。なお、この六角錐台形構造25の半導体発光素子においても、n電極98bの代わりにITO膜などからなる透明電極を形成することができ、コンタクト面積を広くとること

ができるため、さらに製造が容易となる。

実施例 9

本実施例は、p 電極を基板表面の面積を大きく占めるように形成した半導体発光素子の例であり、第 53 図を参照しながらその構造を説明する。

この半導体発光素子は、実施例 6 とマグネシウムドープの GaN 層 5 6 を成長するところまでは同じ成長方法をとる。したがって、そこまでの各部分については同じ参照符号を与え、その重複した説明は省略する。n 電極 100 はサファイア基板 50 の側部のマスク層 52 を開口した 10 領域に、Ti / Al / Pt / Au 電極を蒸着することで形成される。この n 電極 100 は複数の六角錐からなる領域に電流を供給することができるものである。また、Ni / Pt / Au または Ni (Pd) / Pt / Au 電極を蒸着して p 電極 101 を形成する。この p 電極 101 も広い範囲を覆うため、一つの素子で高出力を得る素子を得ることができる。 15 これらの各素子に同電位を与えることで、照明装置として使用することができ、また p 電極 101 を個別に形成して独立した信号を供給して、画像表示装置として使用することもできる。各素子を 3 原色に対応したものとすることで、多色やフルカラーの画像表示装置を構成できる。なお、各半導体発光素子は同じものを配列させて構成することができるが 20 、他の方法で作成した各半導体発光素子を部分的に混ぜ合わせて画像表示装置または照明装置を構成しても良い。

シリコンドープの GaN 層 54、InGaN 層 55 およびマグネシウムドープの GaN 層 56 の全部または一部が窓領域 53 の周囲のマスク層 52 上にまで延在され、マスクを除去しない構造とするため、選択成長構造の段差が緩和され、n 電極 100 と p 電極 101 を確実に分離して短絡を防止できる。また、InGaN 層 55 およびマグネシウムドー

プのGaN層56の端部が直接マスク層52に接する構造にすることができる。したがって、各端部が直接マスク層52に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

5 実施例10

本実施例は、前述の実施例で得られた半導体発光素子を単純マトリックス方式となるように配列して配線することで、画像表示装置または照明装置を構成したものである。第54図は、そのような画像表示装置または照明装置の実施例であり、各半導体発光素子は基板120上に、赤色発光領域、青色発光領域および緑色発光領域の部分が直線状に並ぶように配列されていて、赤色発光領域、青色発光領域および緑色発光領域のp電極124に電流を供給するための配線126R、126G、126Bが配されている。なお、n電極122は共通とされ、必要に応じて画素ごとの制御を行うための選択トランジスタなども形成される。基板120上にはマスク層125が除去されずに残されており、その下部のシリコンドープのGaN層121との段差を緩和する構造とされている。

このような画像表示装置または照明装置には、赤色発光領域、青色発光領域および緑色発光領域として機能する第1ないし第3発光波長領域がそれぞれ活性層に形成された構造を有している。各配線126R、126G、126Bに独立した信号を与えることで、画像表示装置として2次元の画像を表示することが可能であり、各配線126R、126G、126Bに同信号を与えることで、照明装置として利用することもできる。

25 なお、上述の各実施例中、サファイア基板上に低温バッファ層を形成してから、GaN層を成長させ、その後に選択マスクを形成して選択成

長を行う方法について説明したが、これに限定されず、サファイア基板上に積層するだけではなく、Si上に直接約900℃でGaN層を形成したり、SiC上に1000℃でAlNを5nm成長させた後GaNを成長させたり、GaN基板を使用してその後選択マスクを形成すること

5 でも良い。

実施例11

本実施例の半導体発光素子は、例えばC(0001)面サファイア基板の如き成長基板131上にn型GaN層からなる下地成長層132をMOCVD(MOVPE)法などにより結晶成長し、シリコン酸化膜、
10 シリコン窒化膜、あるいはタンクステン膜などからなる成長阻害膜としてのマスク層133を形成する。

このマスク層133には六角形状の開口部である窓領域134が形成され、その窓領域134から選択成長によって形成された断面三角形状の結晶成長層135が形成されている。この結晶成長層135は例えば
15 n型GaN層やAlGaN層からなり、その断面は略正三角形状となるが、上から見た場合には六角形であり、全体としては六角錐の形状を有する。

結晶成長層135の基板主面に対して傾斜した結晶表面はS面または
20 S面と等価な面を有しており、結晶成長層135の最外部の濃度などを調整して形成されたn型クラッド層の上に活性層136およびp型クラッド層として機能する第2導電層137が積層されている。これら活性層136およびp型クラッド層として機能する第2導電層137は結晶成長層135のS面を被覆するように形成されており、活性層136は選択成長により形成された結晶成長層135のS面に沿って成長基板1
25 31の主面に平行でなく延在されている。第2導電層137は例えばp型GaN層やAlGaN層からなる。活性層136上にはいわゆるAl

GaN層を形成しても良い。

第2導電層137上には、p電極として機能する第2電極139が例えばNi/Pt/AuまたはNi(Pd)/Pt/Auなどの多層金属膜によって構成されており、n電極として機能する第1電極138が例えばTi/Al/Pt/Auなどの多層金属膜によってマスク層133を開口した部分に形成されている。第1電極138および第2電極139は例えば蒸着やリフトオフなどの手法を用いて形成される。

本実施例の半導体発光素子は、その活性層136の面積が大きいことから、活性層136に注入される電流密度を緩和させることが可能であるが、特に活性層6は結晶成長層135のS面に沿って成長基板131の正面に平行でなく延在されているために、その活性層136の面積Sは十分な広がりをもって形成されている。まず、活性層6の面積Sが最も大きい場合には、第55図に示すように、活性層136の面積Sを第1電極138の面積S2と結晶成長層135を基板正面に写像した写像面積S1の和(S1+S2)よりもさらに大きな面積を有しているものとすることができます。

例えば、本実施例に素子が30μm角の発光ダイオード素子である場合では、第1電極と第1導電層である下地導電層が接触する領域すなわちS2は20μm×5μm程度(100μm程度)、活性層を配置した写像領域S1は大きくとも20μm角程度の(400μm程度)である。一方、選択成長により形成された結晶成長層5に底辺が20μm角で斜面の角度45°の四角錐を形成し、活性層136がその斜面に均一に形成されると、活性層6の総面積は $20\mu\text{m} \times 20\mu\text{m} / \cos 45^\circ = 566\mu\text{m}^2$ となり、S面を用いた六角錐形状の場合(角度約62°)には更に活性層の面積Sが25増大する。

第56図と第57図は輝度飽和を緩和する目的で活性層136の面積

Sを拡大した場合には、それぞれ窓領域133の面積W1（第56図参照）や結晶成長層の基板正面への法線ベクトル方向への写像面積W2（第57図参照）より大きくなることを示したものであり、前述のように活性層136が結晶成長層135のS面に沿って成長基板131の正面に平行でなく延在される場合では、その活性層136の面積Sは、面積W1や写像面積W2よりは大きくなり、十分な広がりをもって形成されている。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

第55図の素子構造の半導体発光素子では、活性層の面積拡大による効果に加えて、基板正面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/I_{II}比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。さらに、基板の正面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。また、活性層136が島状に分離している構造をとるため、活性層136をエッチングすることの必要がなくなる。したがって活性層に対して余計なダメージがなくなる。また、電極によって活性層136の有効面積が小さくなることもないという利点も得られる。

実施例12

本実施例は、ストライプ状の結晶成長層154を成長基板150上に形成する例であり、第58図に示すように、成長基板150上形成された下地成長層151上のマスク層152の窓領域からストライプ状の結晶成長層154が形成されている。ストライプ状の結晶成長層154はその側面156がS面とされ、傾斜した側面156にも活性層155が

延在されていることから、活性層 155 の面積は結晶成長層 154 の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 1 3

5 本実施例は、長方台形状の結晶成長層 164 を成長基板 160 上に形成する例であり、第 59 図に示すように、成長基板 160 上形成された下地成長層 161 上のマスク層 162 の窓領域からストライプ状でかつ長方台形状の結晶成長層 164 が形成されている。長方台形状の結晶成長層 164 はその側面 163S が S 面とされ、長手方向の端部の面 164 は (11-22) 面とされる。結晶成長層 164 の上面 163C は基板正面と同じ C 面とされる。活性層は図示を省略しているが、傾斜した側面 163S、面 164、上面 163C にも延在され、活性層の面積は結晶成長層 164 の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 1 4

本実施例は、第 60 図に示すように、四角台形状の結晶成長層 174 を成長基板 170 上に形成する例であり、成長基板 170 上形成された下地成長層 171 上のマスク層 172 の窓領域からマトリクス状に配列されたパターンで四角錐台形状の結晶成長層 173 が形成されている。

20 四角錐台形状の結晶成長層 173 はその傾斜した一側面 173S が S 面とされ、他の傾斜した一側面 174 は (11-22) 面とされる。結晶成長層 173 の上面 173C は基板正面と同じ C 面とされる。活性層は図示を省略しているが、傾斜した側面 173S、面 174、上面 173C にも延在され、活性層の面積は結晶成長層 173 の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 1 5

本実施例は、第 6 1 図に示すように、六角錐形状の結晶成長層 1 8 3 を成長基板 1 8 0 上に形成する例であり、成長基板 1 8 0 上形成された下地成長層 1 8 1 上のマスク層 1 8 2 の窓領域からマトリクス状に配列 5 されたパターンで六角錐形状の結晶成長層 1 8 3 が形成されている。六角錐形状の結晶成長層 1 8 3 はその傾斜した各側面が S 面とされ、活性層は図示を省略しているが、その断面は第 5 4 図のようになり、傾斜した各 S 面に沿って延在され、活性層の面積は結晶成長層 1 8 3 の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和する 10 ことができ、素子の信頼性を改善できる。

実施例 1 6

本実施例は、第 6 2 図に示すように、六角錐台形状の結晶成長層 1 9 3 を成長基板 1 9 0 上に形成する例であり、成長基板 1 9 0 上形成された下地成長層 1 9 1 上のマスク層 1 9 2 の窓領域からマトリクス状に配 15 列されたパターンで六角錐台形状の結晶成長層 1 9 3 が形成されている。六角錐形状の結晶成長層 1 9 3 はその傾斜した各側面 1 9 3 S が S 面とされ、上面 1 9 3 C が基板主面と同じ C 面とされている。また、六角錐形状の結晶成長層 1 9 3 の底面側には M 面 (1-100) 面も低い高さで形成される。活性層は図示を省略しているが、その断面は第 5 4 図 20 のようになり、傾斜した各 S 面および C 面に沿って延在され、活性層の面積は結晶成長層 1 9 3 の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 1 7

25 本実施例は第 5 5 図に示した半導体発光素子を製造する方法であり、第 6 3 図ないし第 6 8 図を参照してその製造方法を工程順に説明する。

第63図に示すように、サファイア基板などの成長基板200上に、n型GaN層201を下地成長層として例えばMOCVD法などにより形成する。このとき、n型GaN層201は最初からn型である必要はなく、最上面がn型であれば良い。一例として、シリコンをドープする5ことでn型のGaN層201を形成することができる。

次に第64図に示すように、CVDなどによりシリコン酸化膜、シリコン窒化膜、あるいはタンゲステン膜などからなる成長阻害膜としてのマスク層202をn型のGaN層201上の全面に形成し、さらに素子を形成する領域に対応してマスク層202を除去して六角形状の窓領域10 203を複数形成する。

続いて、第65図に示すように、選択成長が行われ、窓領域203から結晶成長により結晶成長層であるn型(A1)GaN層204が形成される。このn型(A1)GaN層204はクラッド層としても機能し、略六角錐形状を呈する。傾斜した側面はS面とされる。

15 この傾斜した側面に対してさらに活性層となるInGaN層205とp型(A1)GaN層206を第66図のように積層する。活性層となるInGaN層205は結晶成長層である(A1)GaN層204のS面に沿って成長基板200の主面に平行でなく延在され、その活性層の面積Sは、窓領域203の面積や結晶成長層の写像面積よりは大きくなり、十分な広がりをもって形成される。InGaN層205上にはA1GaN層を形成しても良い。

次に第67図に示すように、マスク層上に例えばpoly-GaNが成長した場合には余分な部分をエッチングで除去し、マスク層202を全部または一部除去してn側のコンタクト領域207を形成する。次いで、25 蒸着などによりp電極209となるNi/Pt/AuやNi(Pd)/Pt/Auなど、n電極78となるTi/Al/Pt/Auなどをコン

タクト領域 207 にリフトオフなどにより形成し（第 68 図）、アロイ化することで基板上における素子が完成する。

この後、素子間の分離が必要な場合、基本構造のサイズが前述のように陰に小さいことから、それぞれの分離は困難であるが、素子の基本構造を 1 次元あるいは 2 次元配列した領域をダイシングやへき開などにより分離するだけでもよい。内部の基本構造は各々独立に駆動してもしなくてよい。また、サファイア上に結晶成長した GaN 結晶は、サファイア/GaN 界面を UV レーザのサファイア側からのアプレーションによりサファイア基板から剥離できるという報告（APL-75-10, 1360-2, W.S. 10. Wong etc.）もある。これを利用すればアプレーション前か後にエッチングにより一回目の成長膜（第 1 導電膜）を分離することで、この発明の基本構造を单一の半導体発光素子とすることができます。

このように本実施例の半導体発光素子の製造方法では、選択成長により S 面が容易に形成され、その S 面を側面とする結晶成長層に活性層を 15 形成することで、大きい面積の活性層を得ることができる。

実施例 18

第 69 図に実施例 18 の半導体発光素子の構造を示す。成長基板 210 上に部分的に第 2 成長層 211 が形成され、該第 2 成長層 211 を覆うように第 1 導電層 211、活性層 213、第 2 導電層 219 が形成される。本例ではマスク層と窓領域を有していないが、選択成長により、活性層 213 の面積は結晶成長層の写像面積よりも大きなサイズとなる。したがって、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。すなわち、マスク層などの成長阻害膜を用いない場合でも、エッチングなどにより成長基板や一度成長した結晶膜に凹凸を形成するなどの微細加工により、結晶成長することで同様の安定面を形成でき、同等の効果を得られる。

なお、この発明においては、窓領域として六角錐を形成するには六角形開口がもっとも望ましいが、円形開口においても最終的には安定面が自己形成されるため、開口形状や境界の方向は任意でかまわない。またウルツ鉱型結晶では、(1-101)面以外にも(11-22)面や(5)1-100)面などの安定面があり、これらを自己形成した構造についてもこの発明を適用できる。

現在赤色LED材料として一般的なAlGaInP系化合物はせん亜鉛型結晶であるが、(001)基板に対して(011)面、(111)面、(11-1)面などの安定面があり、適当な条件で成長することに10より、その安定面とその上の活性層を形成することは可能である。

実施例19

本実施例の半導体発光素子は、第70図に示すように、例えばC(0001)面サファイア基板の如き成長基板221上にn型GaN層からなる下地成長層222をMOCVD(MOVPE)法などにより結晶成長する。15

下地成長層222の形成後、シリコン酸化膜、シリコン窒化膜、あるいはタンクステン膜などからなる成長阻害膜としてのマスク層223を形成する。このマスク層223には六角形状の開口部である窓領域224が形成され、その窓領域224から選択成長によって形成された断面20三角形状の結晶成長層225が形成されている。この結晶成長層225は例えばn型GaN層やAlGaN層からなり、その断面は略正三角形状となるが、上から見た場合には六角形であり、全体としては六角錐の形状を有する。

結晶成長層225の基板主面に対して傾斜した結晶表面はS面または25S面と等価な面を有しており、結晶成長層225の最外部の濃度などを調整して形成されたn型クラッド層の上に活性層226およびp型クラ

5 ッド層として機能する第2導電層227が積層されている。これら活性層226およびp型クラッド層として機能する第2導電層227は結晶成長層225のS面を被覆するように形成されており、活性層226は選択成長により形成された結晶成長層225のS面に沿って成長基板221の主面に平行でなく延在されている。第2導電層227は例えばp型GaN層やAlGaN層からなる。活性層226上にはいわゆるAlGaNキャップ層を形成しても良い。本実施例においては、第2導電層227の表面が次に形成する第2電極との界面となり、この界面が活性層226で発生した光の反射面240とされる。

10 10 第2導電層227上には、第70図においてその図示を省略しているが、p電極として機能する第2電極が例えばNi/Pt/Auなどの多層金属膜によって構成され、n電極として機能する第1電極が例えばTi/Al/Pt/Auなどの多層金属膜によってマスク層を開口した部分に形成される。第1電極および第2電極は例えば蒸着やリフトオフなどの手法を用いて形成される。

15 15 本実施例の半導体発光素子は、出力として取り出される光の一部は選択成長によって形成された傾斜結晶面と平行に延在された反射面240で反射したものであり、反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面240の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成されることから、自己形成的に特にエッチングなどの工程を追加しなくとも得ることができる。

20 20 第71図は半導体発光素子の要部を示す断面図である。この図においては、成長基板221を裏面からのエキシマレーザの照射などによって取り外した構造となっており、下地成長層222の底面が光取り出し窓228として機能する。なお、下地成長層222はシリコンなどがドー

ラミネートされたGaN層であり、図示を省略しているがn電極に接続される。第70図に示すように、活性層226から第2導電層227側に出力された光は反射面240で反射し、光取り出し窓228から射出する。また、活性層226から光取り出し窓228に対して射出し、光取り出し窓228の面で全反射した場合でも、反対側の反射面240で反射した時点で光路が入射角に対する反射角の関係で変換され、再度光取り出し窓228に入射した際に臨界角を超えていなければ光取り出し窓228から射出する。

これについて詳述すると、素子内部の屈折率は外部の屈折率より大きいため、界面に対して浅い角度の光は全反射する。ここで全反射条件は次式のとおりである。

$$\phi_c = \sin^{-1}(n_1 / n_2)$$

(ϕ_c は界面への入射の臨界角、 n_1 、 n_2 はそれぞれ外部、内部の屈折率であり、 $n_1 = 1$ 、 $n_2 = 2.4$ において $\phi_c = 24.6^\circ$ である。)

活性層で発生した光は第1図に示す構造においては、光取り出し窓領域において一度全反射によって出なかった光は全反射しつづけるため、二度と外部に取り出せないが、本実施例では斜め反射面240をもつために一度全反射した光のうち、次に別の角度を持った反射面に当たったときに光路が変換されて別の方向に反射する。そのため光取り出し窓228の領域で全反射条件ではなくなる場合が発生するので光が外部に取り出される。したがってその分の取り出し効率が向上し、輝度が大きくなる。このように本実施例の半導体発光素子においては、確実に光取り出し効率が改善され、素子の高輝度化をすすめることができる。

第72図ないし第76図は反射面の効果についてシミュレーションしたものと示す図であり、第72図は計算の元になる結晶成長層のモデルを示す斜視図であり、第73図は角度依存性を計算するためのモデルを

示す図であり、第74図は光取り出し効率の角度依存性を示す図であり、第75図は高さ依存性を計算するためのモデルを示す図であり、第76図は光取り出し効率の高さ依存性を示す図である。

このシミュレーションにおいては、第72図に示すように、頂点部分

5 には平坦なC面からなる面が形成され、簡単のため結晶成長層に形成される活性層を成長基板に対して平行に延在されるものとしているが、光取り出し効率に対して本質的な違いはない。まず、第73図に示すように、角度依存性として、基板を屈折率 $n = 1.65$ のサファイア基板とし、活性層が基板上 $5 \mu\text{m}$ の高さに $20 \mu\text{m}$ 幅で存在し、結晶成長層は

10 屈折率 $n = 2.4$ 、反射面の反射率70%で高さ $10 \mu\text{m}$ と設定し、ここで反射面が形成される角度について計算を行った。すると、結果は第74図に示すようになっており、角度が50ないし90度の範囲においては、50度に近い側の角度でより光取り出し効率が改善されていることがわかる。

15 また、第75図に示すように、高さ依存性として、基板を屈折率 $n = 1.65$ のサファイア基板とし、活性層が高さ $d/2$ の位置で基板 $20 \mu\text{m}$ 幅で存在し、結晶成長層は屈折率 $n = 2.4$ 、反射面の反射率70%と設定し、ここで反射面(S面)が形成される角度は62度と設定して計算を行った。すると、結果は第76図に示すようになっており、高さ

20 d が高くなるほどより光取り出し効率が改善されていることがわかる。すなわち、これら第74図と第76図に示すシミュレーションの結果から側面の角度 θ を小さくすると光取り出し効率が改善し、素子の幅に対する高さ d が大きい(アスペクト比が大きい)ほど光取り出し効率改善する傾向にあることがわかる。これは言い換えると、小さいサイズであれば成長時間が少なくて済み、半導体発光素子の素子サイズが小さいほど効果的である。

本実施例の半導体発光素子は、出力として取り出される光の一部は傾斜結晶面と平行に延在された反射面 240 で反射したものであり、その反射面 240 での反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面 240
5 の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成されることから、自己形成的に特にエッチングなどの工程を追加しなくとも得ることができる。

第 70 図の素子構造の半導体発光素子では、活性層の面積拡大による効果に加えて、基板主面に対して傾斜した S 面を利用することから、そ
10 の窒素原子からガリウム原子へのボンドの数が増大することになり、実効的な V / I I I 比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能となる。さらに、基板の主面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止する
15 こともでき、発生した光を効率良く素子外部に導くことができる。また、活性層 226 が島状に分離している構造をとるため、活性層 226 をエッチングすることの必要がなくなる。したがって活性層に対して余計なダメージがなくなる。また、電極によって活性層 226 の有効面積が小さくなることもないという利点も得られる。

20 実施例 20

本実施例は、ストライプ状の結晶成長層 254 を成長基板 250 上に形成する例であり、第 77 図に示すように、成長基板 250 上形成された下地成長層 251 上のマスク層 252 の窓領域からストライプ状の結晶成長層 254 が形成されている。ストライプ状の結晶成長層 254 は
25 その側面 256 が S 面とされ、傾斜した側面 256 にも活性層 255 が延在されている。当該半導体発光素子から取り出される光は S 面と平行

に延在された反射面で反射することになり、その反射面での反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができ、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 2 1

本実施例は、長方台形状の結晶成長層 264 を成長基板 260 上に形成する例であり、第 78 図に示すように、成長基板 260 上形成された下地成長層 261 上のマスク層 262 の窓領域からストライプ状でかつ 10 長方台形状の結晶成長層 264 が形成されている。長方台形状の結晶成長層 264 はその側面 263S が S 面とされ、長手方向の端部の面 264 は (11-22) 面とされる。結晶成長層 264 の上面 263C は基板主面と同じ C 面とされる。活性層は図示を省略しているが、傾斜した側面 263S、面 264、上面 263C にも延在され、当該半導体発光素子から取り出される光は S 面と平行に延在された反射面で反射することになる。本実施例においては、半導体発光素子の反射面での反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができ、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 2 2

本実施例は、第 79 図に示すように、四角台形状の結晶成長層 274 を成長基板 270 上に形成する例であり、成長基板 270 上形成された下地成長層 271 上のマスク層 272 の窓領域からマトリクス状に配列 25 されたパターンで四角錐台形状の結晶成長層 273 が形成されている。四角錐台形状の結晶成長層 273 はその傾斜した一側面 273S が S 面

とされ、他の傾斜した一側面 274 は (11-22) 面とされる。結晶成長層 273 の上面 2753C は基板主面と同じ C 面とされる。活性層は図示を省略しているが、傾斜した側面 273S、面 274、上面 273C にも延在され、当該半導体発光素子から取り出される光は S 面と平行に延在された反射面で反射することになり、その反射面での反射によって光取り出し効率が向上する。したがって、当該半導体発光素子の高輝度化を図ることができ、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

10 実施例 2 3

本実施例は、第 80 図に示すように、六角錐形状の結晶成長層 283 を成長基板 280 上に形成する例であり、成長基板 280 上形成された下地成長層 281 上のマスク層 282 の窓領域からマトリクス状に配列されたパターンで六角錐形状の結晶成長層 283 が形成されている。六角錐形状の結晶成長層 283 はその傾斜した各側面が S 面とされ、活性層は図示を省略しているが、その断面は第 69 図のようになり、傾斜した各 S 面に沿って延在され、当該半導体発光素子から取り出される光は S 面と平行に延在された反射面で反射することになり、その反射面での反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 2 4

本実施例は、第 81 図に示すように、六角錐台形状の結晶成長層 293 を成長基板 290 上に形成する例であり、成長基板 290 上形成された下地成長層 291 上のマスク層 292 の窓領域からマトリクス状に配

列されたパターンで六角錐台形状の結晶成長層 293 が形成されている。六角錐台形状の結晶成長層 293 はその傾斜した各側面 293S が S 面とされ、上面 293C が基板主面と同じ C 面とされている。また、六角錐形状の結晶成長層 293 の底面側には M 面 (1-100) 面も低い 5 高さで形成される。活性層は図示を省略しているが、その断面は第 69 図のようになり、傾斜した各 S 面および C 面に沿って延在され、当該半導体発光素子から取り出される光は S 面と平行に延在された反射面で反射することになり、その反射面での反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

実施例 25

本実施例は、第 82 図に示すように、六角錐形状の結晶成長層 298 と四角台形状の結晶成長層 299 を成長基板 295 上に形成する例であり、成長基板 295 上形成された下地成長層 296 上のマスク層 297 の窓領域からマトリクス状に配列されたパターンで四角錐台形状の結晶成長層 299 と六角錐形状の結晶成長層 298 とが交互にそれぞれの形状が一列に並ぶように形成されている。四角錐台形状の結晶成長層 299 はその傾斜した一側面 299S が S 面とされ、他の傾斜した一側面 299Z は (11-22) 面とされる。結晶成長層 299 の上面 299C は基板主面と同じ C 面とされる。六角錐形状の結晶成長層 298 はその傾斜した各側面 298S が S 面とされる。活性層は図示を省略しているが、その断面は第 69 図のようになり、傾斜した各 S 面および C 面に沿って延在され、当該半導体発光素子から取り出される光は S 面と平行に延在された反射面で反射することになり、その反射面での反射によって

光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセス上容易に形成される。また、有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

5 実施例 2 6

本実施例は前述の半導体発光素子を製造する方法であり、第83図ないし第88図を参照してその製造方法を工程順に説明する。

第83図に示すように、サファイア基板などの成長基板300上に、n型GaN層301を下地成長層として例えばMOCVD法などにより10形成する。このとき、n型GaN層301は最初からn型である必要はなく、最上面がn型であれば良い。一例として、シリコンをドープすることでn型のGaN層301を形成することができる。

次に第84図に示すように、CVDなどによりシリコン酸化膜、シリコン窒化膜、あるいはタンゲステン膜などからなる成長阻害膜としての15マスク層302をn型のGaN層301上の全面に形成し、さらに素子を形成する領域に対応してマスク層302を除去して六角形状の窓領域303を複数形成する。

続いて、第85図に示すように、選択成長が行われ、窓領域303から結晶成長により結晶成長層であるn型(A1)GaN層304が形成20される。このn型(A1)GaN層304はクラッド層としても機能し、略六角錐形状を呈する。傾斜した側面はS面とされる。

この傾斜した側面に対してさらに活性層となるInGaN層305とp型(A1)GaN層306を第86図のように積層する。活性層となるInGaN層305は結晶成長層である(A1)GaN層304のS25面に沿って成長基板300の正面に平行でなく延在され、その活性層の面積Sは、窓領域303の面積や結晶成長層の写像面積よりは大きくな

り、十分な広がりをもって形成される。InGaN層305上にはAlGaNキャップ層を形成しても良い。p型（Al）GaN層306の傾斜した結晶表面が反射面となる。

次に第87図に示すように、マスク層上に例えればpoly-GaNが成長した場合には余分な部分をエッチングで除去し、マスク層302を全部または一部除去してn側のコンタクト領域307を形成する。次いで、蒸着などによりp電極309となるNi/Pt/Auなど、n電極308となるTi/Al/Pt/Auなどをコンタクト領域307にリフトオフなどにより形成し（第88図）、アロイ化することで基板上における素子が完成する。特にp電極309は反射面として機能するp型（Al）GaN層306の上に形成されるため、p電極309自体は反射膜や光遮蔽膜としても機能することになる。

この後、素子間の分離が必要な場合、基本構造のサイズが前述のように陰に小さいことから、それぞれの分離は困難であるが、素子の基本構造を1次元あるいは2次元配列した領域をダイシングやへき開などにより分離するだけでもよい。内部の基本構造は各々独立に駆動してもしなくてもよい。また、サファイア上に結晶成長したGaN結晶は、サファイア/GaN界面をUVレーザのサファイア側からのアプレーションによりサファイア基板から剥離できるという報告（APL-75-10, 1360-2, W.S. Wong etc.）もある。これを利用すればアプレーション前か後にエッチングにより一回目の成長膜（第1導電膜）を分離することで、この発明の基本構造を单一の半導体発光素子とすることができます。

このように本実施例の半導体発光素子の製造方法では、選択成長によりS面が容易に形成され、そのS面を側面とする結晶成長層に活性層や反射面を形成することで、自己形成的に反射面を形成できる。また出力として取り出される光の一部は選択成長によって形成された傾斜結晶面

と平行に延在された反射面で反射したものであり、反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。

実施例 27

5 第89図に実施例27の半導体発光素子の構造を示す。成長基板310上に部分的に第2成長層311が形成され、それを覆うように第1導電層311、活性層313、第2導電層319が形成される。本例ではマスク層と窓領域を有していないが、選択成長により、活性層313の面積は結晶成長層の写像面積よりも大きなサイズとなる。したがって、
10 有効に輝度飽和を緩和することができ、素子の信頼性を改善できる。

すなわち、マスク層などの成長阻害膜を用いない場合でも、エッティングなどにより成長基板や一度成長した結晶膜に凹凸を形成するなどの微細加工により、結晶成長することで同様の安定面を形成でき、同等の効果を得られる。

15 なお、この発明においては、窓領域として六角錐を形成するには六角形開口がもっとも望ましいが、円形開口においても最終的には安定面が自己形成されるため、開口形状や境界の方向は任意でかまわない。またウルツ鉱型結晶では、(1-101)面以外にも(11-22)面や(1-100)面などの安定面があり、これらを自己形成した構造について
20 てもこの発明を適用できる。

現在赤色LED材料として一般的なAlGaInP系化合物はせん亜鉛型結晶であるが、(001)基板に対して(011)面、(111)面などの安定面があり、適当な条件で成長することにより、その安定面とその上の活性層を形成することは可能である。

25 この発明の半導体発光素子とその製造方法によれば、基板の主面に対して傾斜した傾斜結晶面を利用して実効的V/III比を増大さ

せることができ、混晶構成原子の取り込みも増大し、さらに発光のむらを低減することができる。さらに窒素原子の解離を抑えることができ、さらに結晶性を向上して点欠陥濃度を低減することができる。これにより発光素子に強電流を流した際の輝度の飽和現象を抑えることができる
5。また、基板の正面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。

さらに選択成長などを利用し、傾斜した傾斜結晶面（例えばS面）からなる結晶層を用いて、小さい範囲で微細な素子を作るため、高密度化
10 なども容易であり、ダイシングなどの素子ごとの分離も容易である。また、選択成長の安定面の一部は原子スケールで見て平らになっており、輝度のむらもなく、その部分をもちいることで半値幅の狭い発光を得ることができる。したがって半導体発光ダイオードだけでなくこの面を用いた半導体レーザも作製することもできる。

15 また、この発明の半導体発光素子においては、出力として取り出される光の一部は選択成長によって形成された傾斜結晶面と平行に延在された反射面で反射したものである点であり、反射によって光取り出し効率が向上することから、当該半導体発光素子の高輝度化を図ることができる。また、反射面の基礎となる傾斜結晶面は選択成長を利用してプロセ
20 ス上容易に形成されることから、自己形成的に特にエッチングなどの工程を追加しなくとも得ることができる。また、傾斜した結晶面に平行に活性層を延在させることで、活性層の有効面積を大きくとることができ、抵抗低下、発熱低下、信頼性向上が期待でき、また、活性層への単位面積あたりの負荷を軽減できるため、高輝度化、高信頼性が期待できる
25。素子サイズを小さくした場合、特に有効である。また、この発明の半導体発光素子においては、活性層と同時に導電層面積や電極とのコンタ

クト面積を大きくすることができ、結晶層の結晶面が斜面を持つため、光取り出し効率を改善することも可能である。

さらにまた、この発明の半導体発光素子とその製造方法によれば、第1導電型クラッド層、活性層、および第2導電型クラッド層の全部または一部が開口部の周囲のマスク層上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることもなく、また全部マスク層を残した状態にすれば、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、マスク層が第1成長層の支持層として機能しながらn電極とp電極を確実に分離して短絡を防止できる。

また、この発明の半導体発光素子においては、第1導電型クラッド層、活性層、および第2導電型クラッド層によって、第2成長層の全体が被覆される構造とされ、第1導電型クラッド層、活性層、および第2導電型クラッド層の各端部が直接マスク層に接する構造にすることができる。したがって、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

さらに、この発明の半導体発光素子においては、選択成長などを利用し、傾斜した傾斜結晶面からなる結晶層を用いて、小さい範囲で微細な素子を作るため、高密度化なども容易であり、ダイシングなどの素子ごとの分離も容易である。また、選択成長の安定面の一部は原子スケールで見て平らになっており、輝度のむらもなく、その部分をもちいることで半値幅の狭い発光を得ることができる。したがって半導体発光ダイオードだけでなくこの面を用いた半導体レーザも作製することもできる。

さらにまた、この発明の半導体発光素子においては、活性層の有効面積を大きくとることができ、抵抗低下、発熱低下、信頼性向上が期待でき、活性層への単位面積あたりの負荷を軽減できるため、高輝度化、高

信頼性が期待できる。素子サイズを小さくした場合、特に有効である。また、この発明の半導体発光素子においては、活性層と同時に導電層面積や電極とのコンタクト面積を大きくすることができ、結晶層の結晶面が斜面を持つため、光取り出し効率を改善することも可能である。

請求の範囲

1. 基板上に上記基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなることを特徴とする半導体発光素子。
2. 上記結晶層はウルツ鉱型の結晶構造を有することを特徴とする請求の範囲第1項記載の半導体発光素子。
3. 上記結晶層は窒化物半導体からなることを特徴とする請求の範囲第1項記載の半導体発光素子。
4. 上記結晶層は下地成長層を介して上記基板上に選択成長により設けられることを特徴とする請求の範囲第1項記載の半導体発光素子。
5. 上記選択成長は上記下地成長層を選択的に除去することを利用して行われることを特徴とする請求の範囲第4項記載の半導体発光素子。
6. 上記選択成長は選択的に形成されたマスク層の開口部を利用して行われることを特徴とする請求の範囲第4項記載の半導体発光素子。
7. 上記結晶層は上記マスク層の開口部よりも横方向に広がって選択成長したものであることを特徴とする請求の範囲第6項記載の半導体発光素子。
8. 上記基板の主面はC面であることを特徴とする請求の範囲第1項記載の半導体発光素子。
9. 上記傾斜結晶面はS面および(11-22)面の少なくとも一方を含むことを特徴とする請求の範囲第1項記載の半導体発光素子。
10. 上記傾斜結晶面のみに電流注入されることを特徴とする請求の範囲第1項記載の半導体発光素子。
11. 上記活性層はInGaNを用いて構成されることを特徴とする請求の範囲第1項記載の半導体発光素子。

12. 上記傾斜結晶面は六面でほぼ対称となるように配設されることを特徴とする請求の範囲第1項記載の半導体発光素子。

13. 上記結晶層は上記結晶層の基板主面側と反対側の略中心部にC面からなる平坦面を有することを特徴とする請求の範囲第1項記載の半導体発光素子。

14. 基板上に上記基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなる構成を有する半導体発光素子を並べ、信号に応じて各素子が発光するように構成され10てなることを特徴とする画像表示装置。

15. 基板上に上記基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成してなる構成を有する半導体発光素子を並べ、信号に応じて各素子が発光するように構成され15てなることを特徴とする照明装置。

16. 基板上に開口部を有するマスク層もしくは結晶種層を形成し、上記マスク層の開口部もしくは上記結晶種層から上記基板の主面に対して傾斜した傾斜結晶面を有する結晶層を選択的に形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成することを特徴とする半導体発光素子の製造方法。

17. 上記基板の主面はC面であることを特徴とする請求の範囲第16項記載の半導体発光素子の製造方法。

18. 上記基板上に複数の半導体発光素子を形成した後、各半導体発光素子ごとに分離することを特徴とする請求の範囲第16項記載の半導体25発光素子の製造方法。

19. 分離した各半導体発光素子の裏面に一方の電極を形成することを

特徴とする請求の範囲第 1 8 項記載の半導体発光素子の製造方法。

20. 基板上に上記基板の正面に対して傾斜した S 面または上記 S 面に実質的に等価な面を有する結晶層を形成し、上記 S 面または上記 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、および第 2 導電型層を上記結晶層に形成してなることを特徴とする半導体発光素子。
5

21. 上記結晶層はウルツ鉱型の結晶構造を有することを特徴とする請求の範囲第 2 0 項記載の半導体発光素子。

22. 上記結晶層は窒化物半導体からなることを特徴とする請求の範囲 10 第 2 0 項記載の半導体発光素子。

23. 上記結晶層は下地成長層を介して上記基板上に選択成長により設けられることを特徴とする請求の範囲第 2 0 項記載の半導体発光素子。

24. 上記選択成長は上記下地成長層を選択的に除去することを利用して行われることを特徴とする請求の範囲第 2 3 項記載の半導体発光素子
15 。

25. 上記選択成長は選択的に形成されたマスク層の開口部を利用して行われることを特徴とする請求の範囲第 2 3 項記載の半導体発光素子。

26. 上記結晶層は上記マスク層の開口部よりも横方向に広がって選択成長したものであることを特徴とする請求の範囲第 2 5 項記載の半導体 20 発光素子。

27. 上記基板の正面は C + 面であることを特徴とする請求の範囲第 2 0 項記載の半導体発光素子。

28. 上記基板上に形成された上記 S 面または上記 S 面に実質的に等価な面が上記結晶層の一部である場合に、上記活性層への電流注入は上記 25 S 面についてだけなされることを特徴とする請求の範囲第 2 0 項記載の半導体発光素子。

29. 基板上に形成した S 面または上記 S 面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成して結晶層を形成し、各 S 面または上記 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、および第 2 導電型層を上記結晶層に形成してなることを特徴とする半導体発光素子。

30. 上記活性層への電流注入は頂点近傍側で周囲側よりも低密度となることを特徴とする請求の範囲第 29 項記載の半導体発光素子。

31. 基板上に形成した S 面または上記 S 面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成するとともに上記基板上に形成した C 面または上記 C 面に実質的に等価な面が上記略六角錐台形状の上平面部を構成する結晶層を形成し、各 S 面または上記 S 面に実質的に等価な面に平行な面および上記 C 面または上記 C 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、および第 2 導電型層を上記結晶層に形成してなることを特徴とする半導体発光素子。

32. 基板上に上記基板の主面に対して傾斜した S 面または上記 S 面に実質的に等価な面を有する結晶層を形成し、上記 S 面または上記 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、および第 2 導電型層を上記結晶層に形成して構成された半導体発光素子を並べ、信号に応じて各素子が発光するように構成されてなることを特徴とする画像表示装置。

33. 基板上に上記基板の主面に対して傾斜した S 面または上記 S 面に実質的に等価な面を有する結晶層を形成し、上記 S 面または上記 S 面に実質的に等価な面に平行な面内に延在する第 1 導電型層、活性層、および第 2 導電型層を上記結晶層に形成して構成された半導体発光素子を複数個配列したことを特徴とする照明装置。

34. 基板上に所要の開口部を有するマスク層を形成し、上記マスク層

の開口部にS面または上記S面に実質的に等価な面を有する結晶層を選択的に形成し、上記S面または上記S面に実質的に等価な面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成することを特徴とする半導体発光素子の製造方法。

5 35. 上記基板の主面はC+面であることを特徴とする請求の範囲第34項記載の半導体発光素子の製造方法。

36. 上記基板上に複数の半導体発光素子を形成した後、各半導体発光素子ごとに分離することを特徴とする請求の範囲第34項記載の半導体発光素子の製造方法。

10 37. 分離した各半導体発光素子の裏面に一方の電極を形成することを特徴とする請求の範囲第36項記載の半導体発光素子の製造方法。

38. 選択成長により形成され成長基板の基板主面に対して傾斜してなる傾斜結晶面を有する結晶成長層と、上記結晶成長層に形成され所要の電流が注入されて光を発生させる活性層とを有し、上記活性層から素子15 外に出力される光の一部は上記傾斜結晶面にほぼ平行に延在された反射面で反射したものであることを特徴とする半導体発光素子。

39. 上記活性層はウルツ鉱型の結晶構造を有する化合物半導体からなることを特徴とする請求の範囲第38項記載の半導体発光素子。

40. 上記活性層は上記傾斜結晶面にほぼ平行に延在されてなることを特徴とする請求の範囲第38項記載の半導体発光素子。

41. 上記活性層はS面またはS面に等価な面にほぼ平行に延在されることを特徴とする請求の範囲第38項記載の半導体発光素子。

42. 上記傾斜結晶面に平行に延在された反射面は180°よりも小さな角度で対向する少なくとも2面以上の反射面を有することを特徴とする請求の範囲第38項記載の半導体発光素子。

43. 上記活性層は窒化物半導体からなることを特徴とする請求の範囲

第 3 8 項記載の半導体発光素子。

4 4. 上記活性層は窒化物ガリウム系半導体からなることを特徴とする請求の範囲第 4 3 項記載の半導体発光素子。

4 5. 上記活性層は In を含むことを特徴とする請求の範囲第 3 8 項記載の半導体発光素子。

4 6. 上記活性層は各素子ごとに分離されていることを特徴とする請求の範囲第 3 8 項記載の半導体発光素子。

4 7. 上記選択成長は上記成長基板上に形成された下地成長層から行われることを特徴とする請求の範囲第 3 8 項記載の半導体発光素子。

10 4 8. 成長基板上に選択成長によって上記成長基板の主面に対して傾斜した傾斜結晶面を有する結晶成長層を形成し、上記結晶成長層の上記傾斜結晶面に平行に延在される活性層および反射面を形成することを特徴とする半導体発光素子の製造方法。

4 9. 基板上に第 1 導電型の第 1 成長層を形成し、上記第 1 成長層上にマスク層を形成し、上記マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、上記第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層の一部または全部を上記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする半導体発光素子。

20 5 0. 上記第 2 成長層の結晶面は基板の主面に対して傾斜した傾斜面であることを特徴とする請求の範囲第 4 9 項記載の半導体発光素子。

5 1. 上記第 1 成長層および第 2 成長層はウルツ鉱型の結晶構造を有することを特徴とする請求の範囲第 4 9 項記載の半導体発光素子。

5 2. 上記第 2 成長層は窒化物半導体からなることを特徴とする請求の範囲第 4 9 項記載の半導体発光素子。

5 3. 上記基板の主面は C 面であることを特徴とする請求の範囲第 4 9

項記載の半導体発光素子。

5 4. 基板上に第 1 導電型の第 1 成長層を形成し、上記第 1 成長層上にマスク層を形成し、上記マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、上記第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層によって上記第 2 成長層の全体が被覆されるように上記第 1 導電型クラッド層、上記活性層、および上記第 2 導電型クラッド層を形成してなることを特徴とする半導体発光素子。

—5 5. 基板上に第 1 導電型の第 1 成長層を形成し、上記第 1 成長層上にマスク層を形成し、上記マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、上記第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層の各層端部が上記マスク層に直接接するように上記第 1 導電型クラッド層、上記活性層、および上記第 2 導電型クラッド層を形成してなることを特徴とする半導体発光素子。

5 6. 基板上に第 1 導電型の第 1 成長層を形成し、上記第 1 成長層上にマスク層を形成し、上記マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、上記第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層の一部または全部を上記開口部の周囲のマスク層上まで延在されるように形成してなる構造を有する半導体素子を並べ、信号に応じて各素子が発光するように構成されてなることを特徴とする画像表示装置。

5 7. 基板上に第 1 導電型の第 1 成長層を形成し、上記第 1 成長層上にマスク層を形成し、上記マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、上記第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、および第 2 導電型クラ

ッド層の一部または全部を上記開口部の周囲のマスク層上まで延在されるように形成してなる構造を有する半導体素子を並べ、実質的に同じ信号が供給されて各素子が一様に発光するように構成されてなることを特徴とする照明装置。

5 58. 基板上に積層した第1成長層上に開口部を有するマスク層を形成し、上記マスク層の開口部から第2成長層を選択的に形成し、上記第2成長層の結晶面に平行な面内に延在されかつ上記開口部の周囲のマスク層上まで延在されるように第1導電型クラッド層、活性層、および第2導電型クラッド層を形成することを特徴とする半導体発光素子の製造方法。

59. 上記第2成長層の結晶面は基板主面に対して傾斜した傾斜面であることを特徴とする請求の範囲第58項記載の半導体発光素子の製造方法。

60. 第1導電層と第2導電層に挟まれ、選択成長により成長基板の主面に平行でなく延在される活性層を有し、上記活性層の面積は上記成長基板上の上記選択成長の際に用いた窓領域の面積より大きくされ、若しくは上記選択成長により結晶成長した結晶成長層を上記成長基板の法線方向に投影した場合の写像面積よりも大きくされることを特徴とする半導体発光素子。

61. 上記活性層はウルツ鉱型の結晶構造を有する化合物半導体からなることを特徴とする請求の範囲第60項記載の半導体発光素子。

62. 上記成長基板の主面に平行でなく延在される上記活性層は、S面またはS面に等価な面に平行に延在されることを特徴とする請求の範囲第61項記載の半導体発光素子。

63. 上記S面またはS面に等価な面に平行に延在される上記活性層は上記窓領域よりも横方向に広がって形成されていることを特徴とする請

求の範囲第 6 2 項記載の半導体発光素子。

6 4. 上記成長基板の主面に平行でなく延在される上記活性層にのみ電流の注入が可能である一対の電極が上記第 1 導電層と上記第 2 導電層にそれぞれ接続して形成されてなることを特徴とする請求の範囲第 6 0 項
5 記載の半導体発光素子。

6 5. 上記活性層は窒化物半導体からなることを特徴とする請求の範囲
第 6 0 項記載の半導体発光素子。

6 6. 上記活性層は窒化物ガリウム系半導体からなることを特徴とする
請求の範囲第 6 5 項記載の半導体発光素子。

10 6 7. 上記活性層は In を含むことを特徴とする請求の範囲第 6 0 項記
載の半導体発光素子。

6 8. 上記活性層は各素子ごとに分離されていることを特徴とする請求
の範囲第 6 0 項記載の半導体発光素子。

6 9. 上記選択成長は上記成長基板上に形成された下地成長層から行わ
15 れることを特徴とする請求の範囲第 6 0 項記載の半導体発光素子。

7 0. 第 1 導電層および第 2 導電層に挟まれ、選択成長により成長基板
の主面に平行でなく延在されかつその延在される面内に屈曲部を含む活
性層が形成されてなることを特徴とする半導体発光素子。

7 1. 第 1 導電層と第 2 導電層に挟まれ、選択成長により成長基板の主
20 面に平行でなく延在される活性層を有し、上記活性層の面積は、上記選
択成長により結晶成長した結晶成長層を上記成長基板の法線方向に投影
した場合の写像面積と少なくとも片側の上記導電層とその電極が接する
面積の和よりも大きくもしくは同等であることを特徴とする半導体発光
素子。

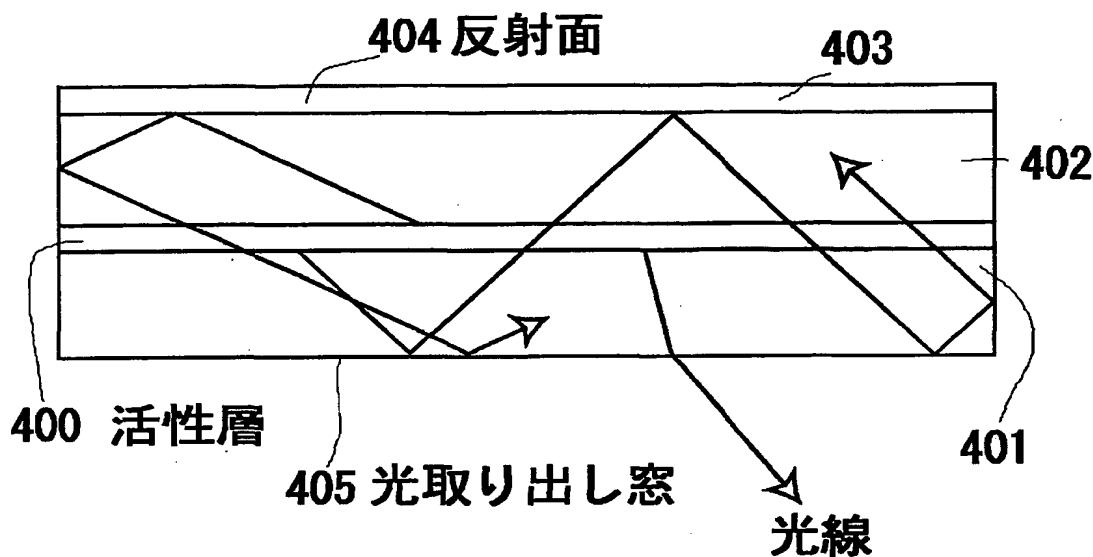
25 7 2. 成長基板上に下地成長層を形成し、上記下地成長層上に窓領域を
有するマスク層を形成し、上記マスク層からの選択成長により上記成長

基板の法線方向に投影した場合の写像面積よりも大きな結晶表面を有する結晶成長層を形成し、上記結晶成長層の上記結晶表面に第1導電層、活性層および第2導電層を形成することを特徴とする半導体発光素子の製造方法。

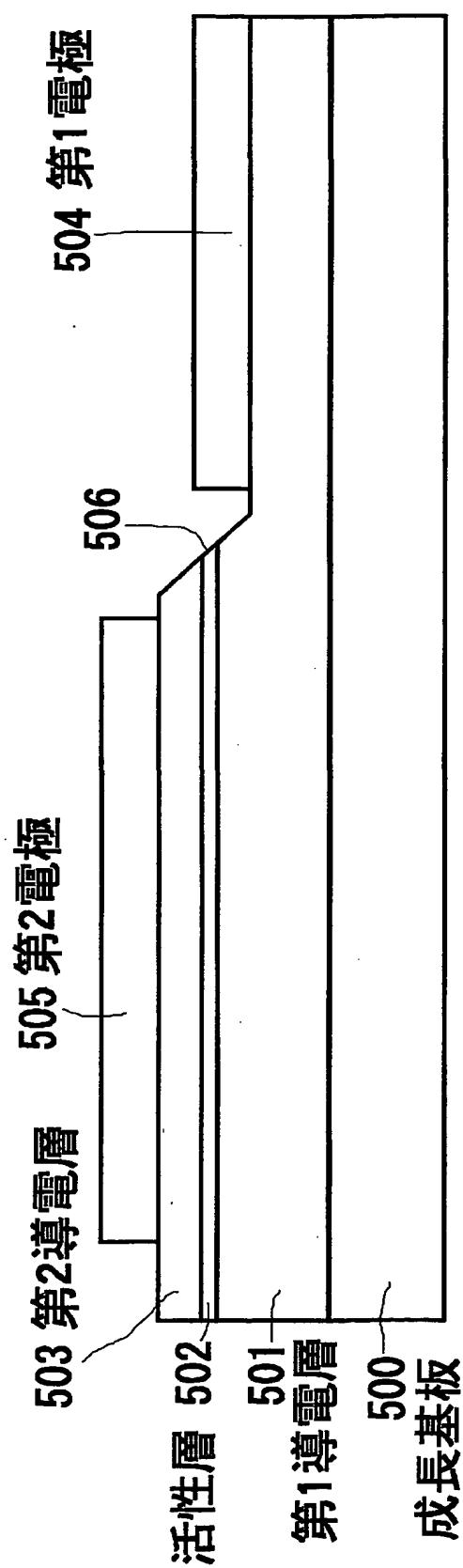
5 73. 上記基板を剥離した面に電極が形成されていることを特徴とする請求の範囲第1項、第20項、第38項、第49項、第60項のいずれか1項記載の半導体発光素子。

74. 基板上に開口部を有するマスク層もしくは結晶種層を形成し、上記マスク層の開口部もしくは上記結晶種層から上記基板の主面に対して傾斜した傾斜結晶面を有する結晶層を選択的に形成し、上記傾斜結晶面に平行な面内に延在する第1導電型層、活性層、および第2導電型層を上記結晶層に形成した後、第2の基板上に形成された樹脂層に埋め込み、上記基板をレーザアブレーションにより除去し、上記結晶種層およびマスク層をエッティングにより各半導体発光素子ごとに分離し、上記分離された結晶種層の基板剥離面に電極を形成することを特徴とする半導体発光素子の製造方法。

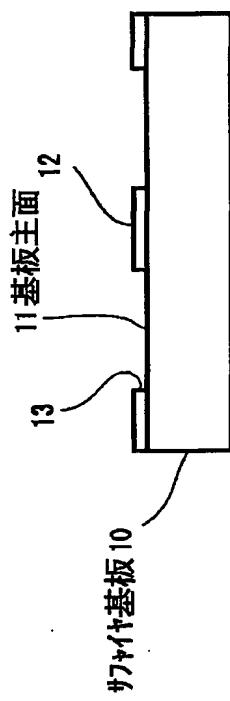
第1図



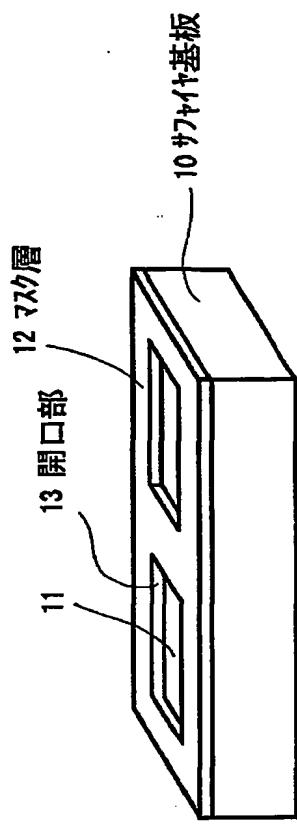
第2図



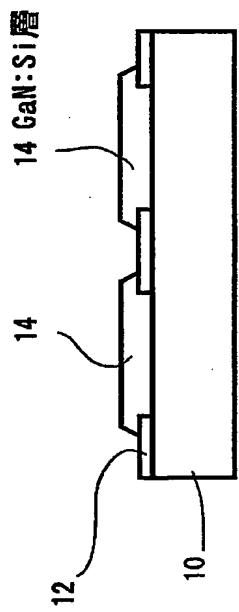
第3図A



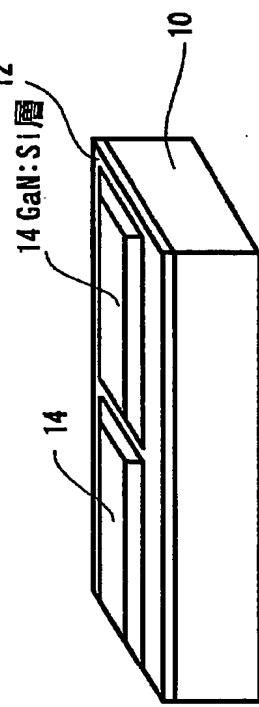
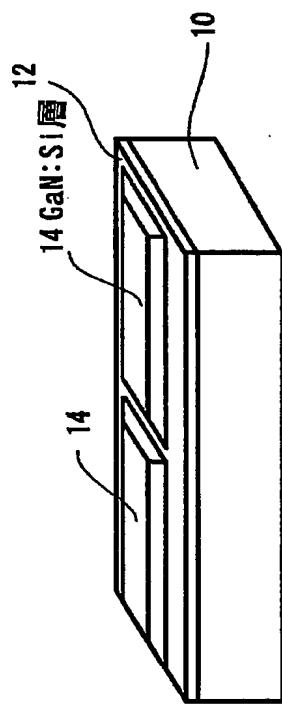
第3図B



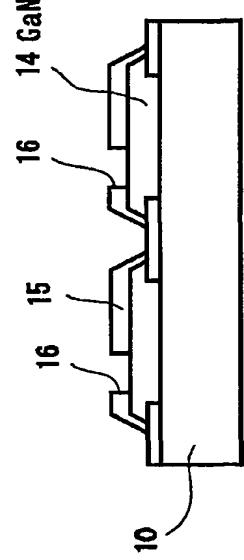
第4図A



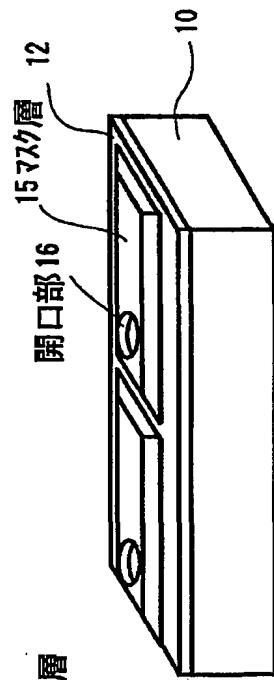
第4図B

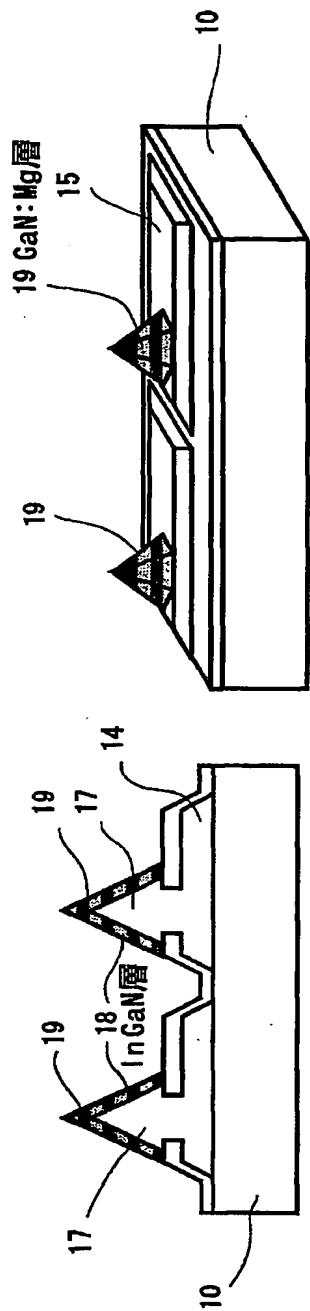


第5図A

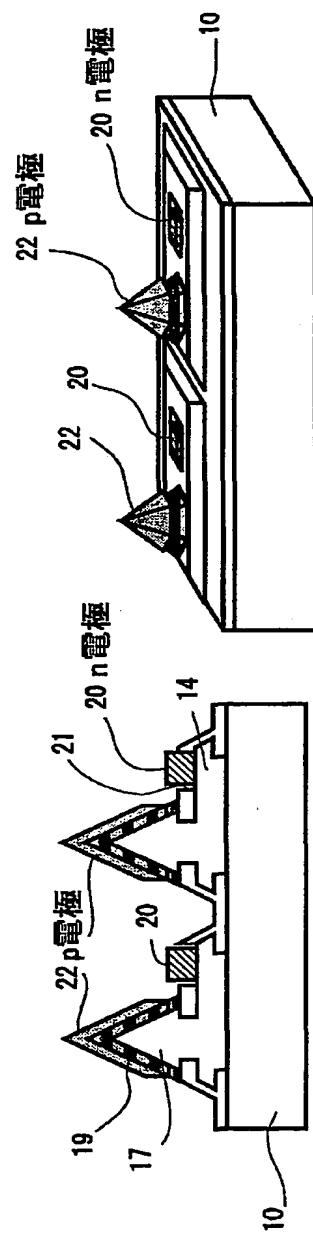


第5図B

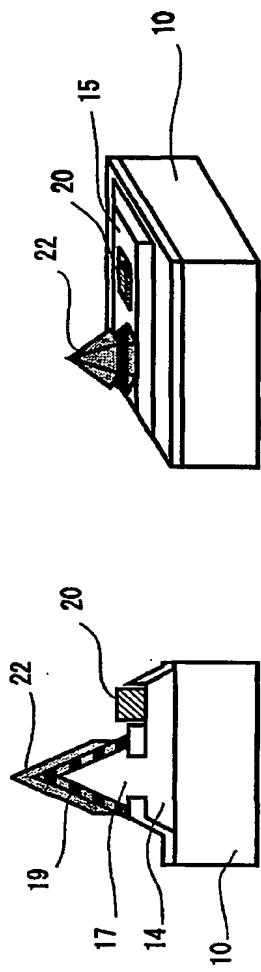


第6図A
第6図B

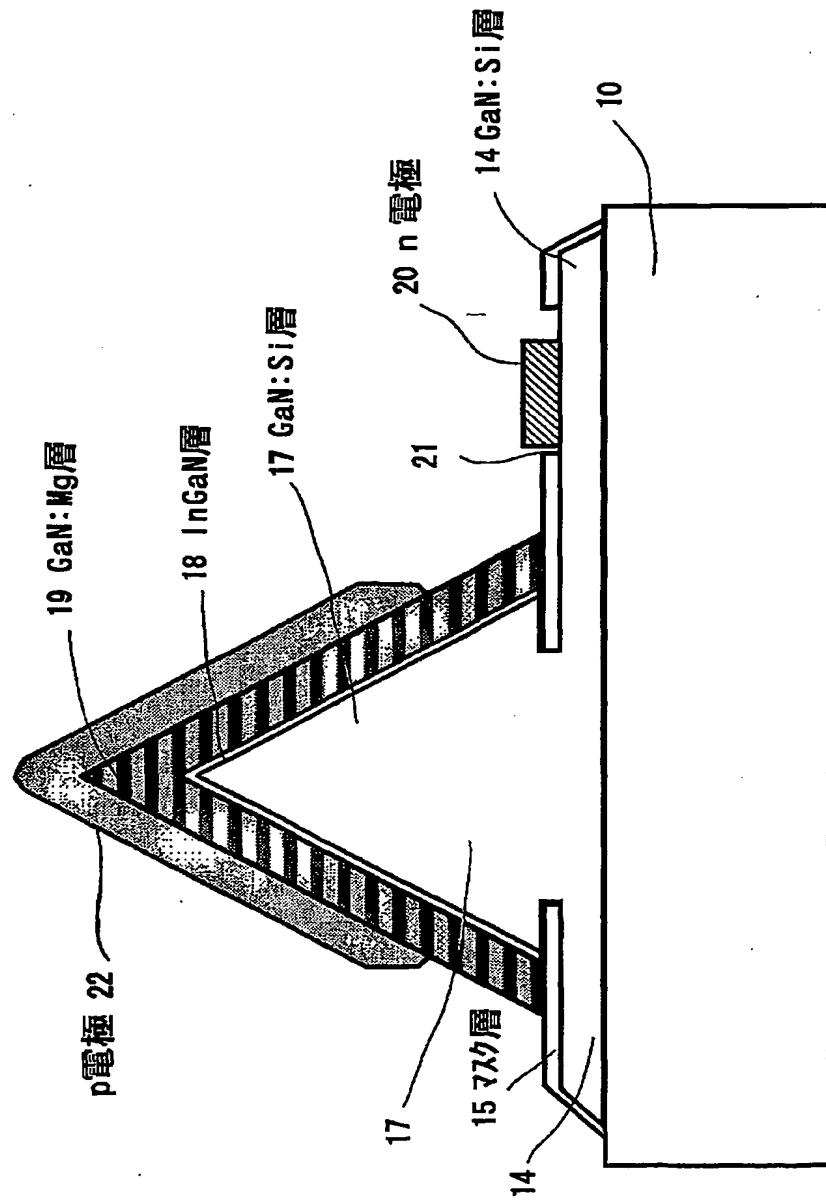
第7図A 第7図B



第8図A 第8図B

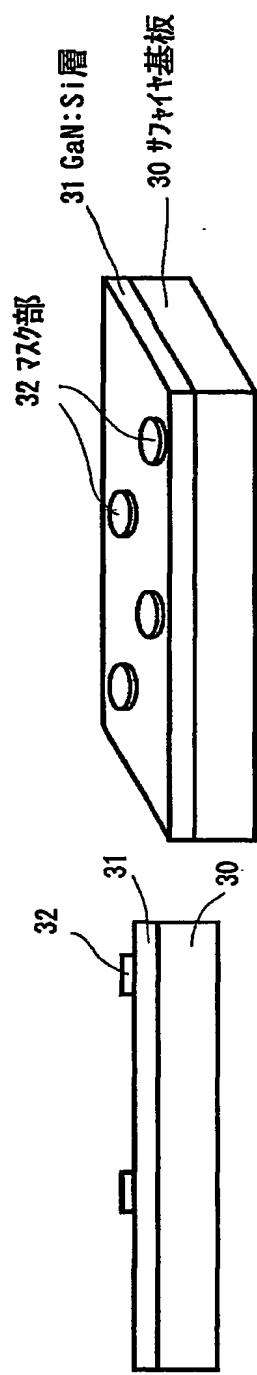


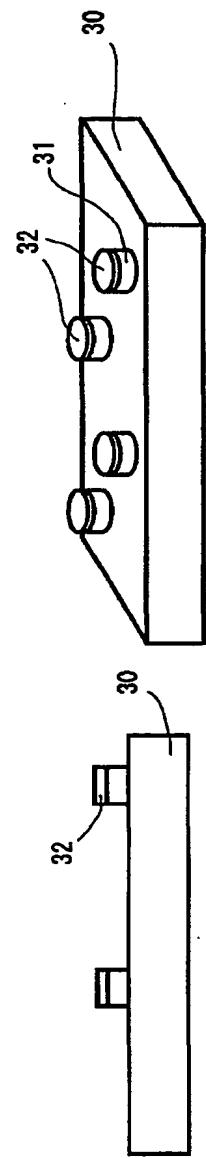
第9圖



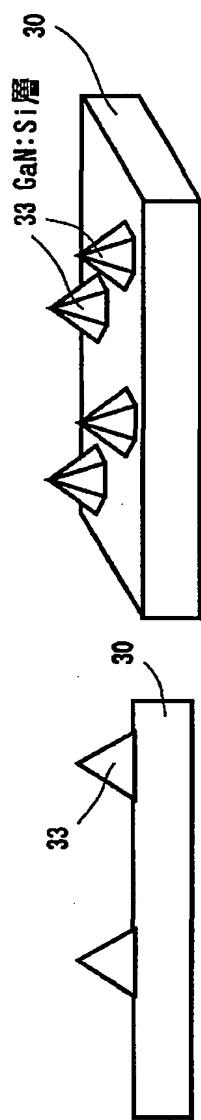
第10図A

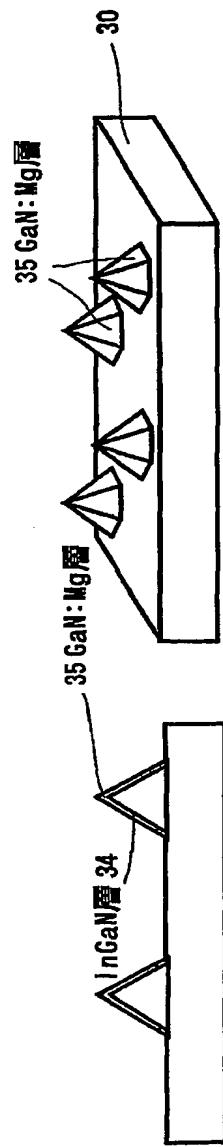
第10図B



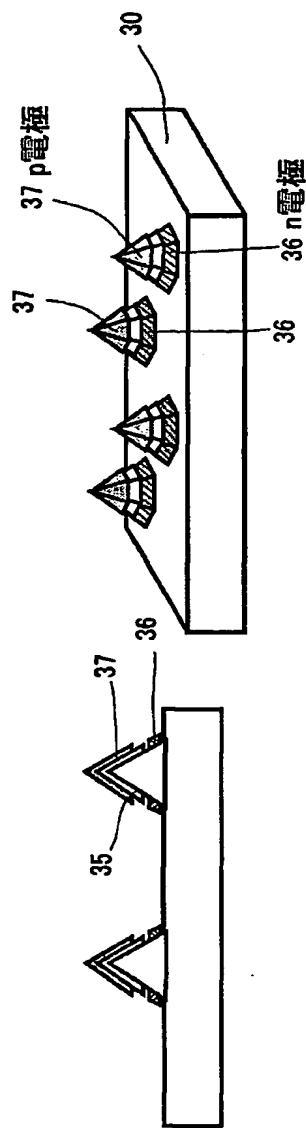
第11図A
第11図B

第12図A 第12図B

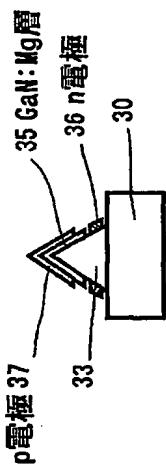


第13図A
第13図B

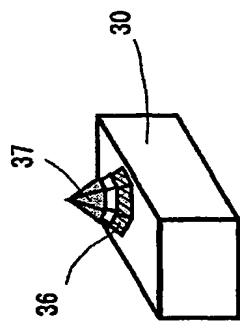
第14図A 第14図B



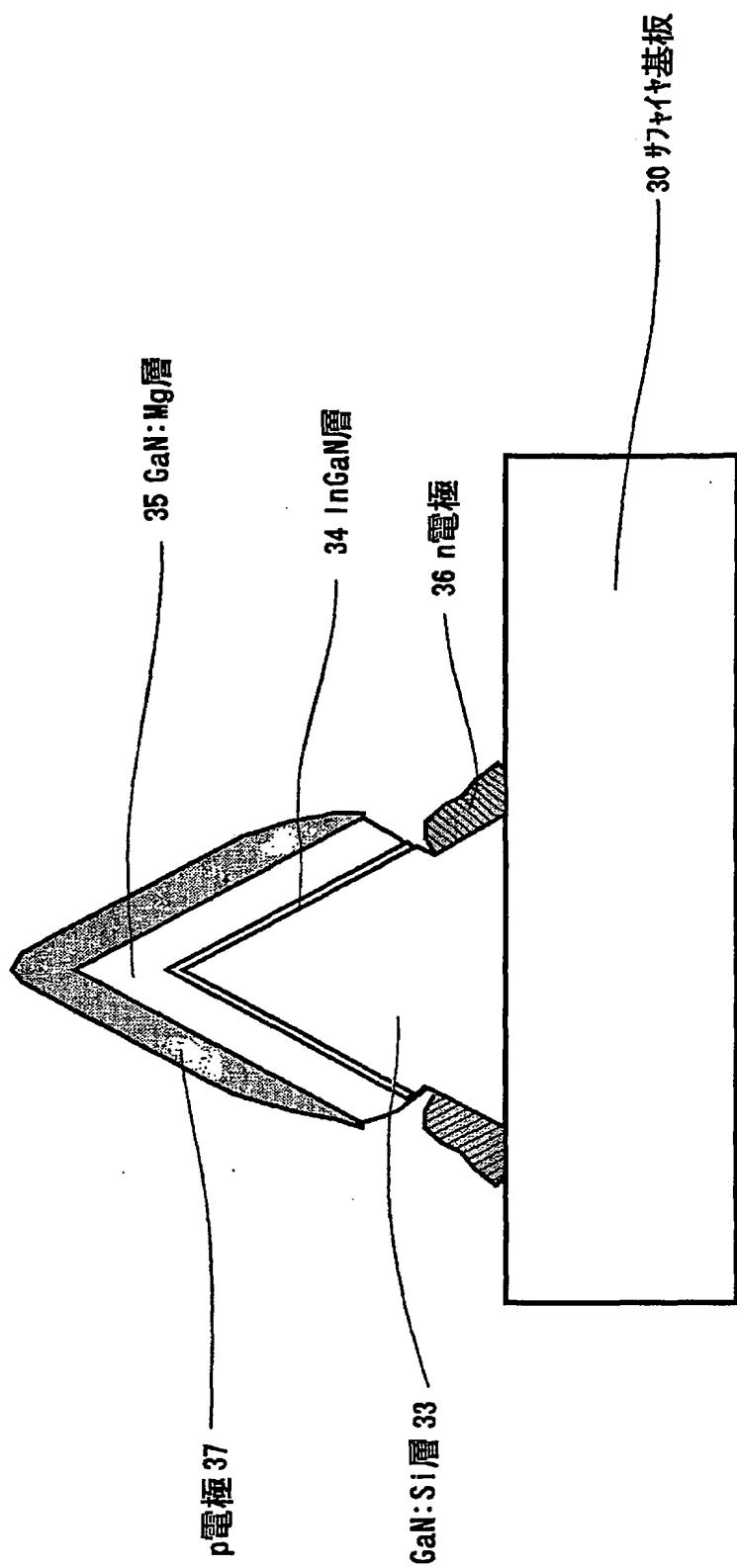
第15図A



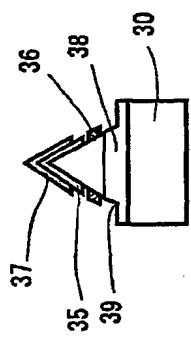
第15図B



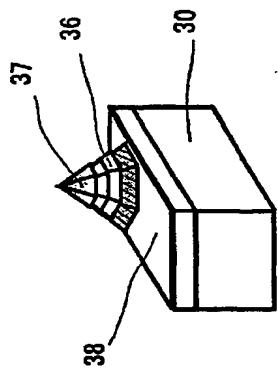
第16圖



第17図A

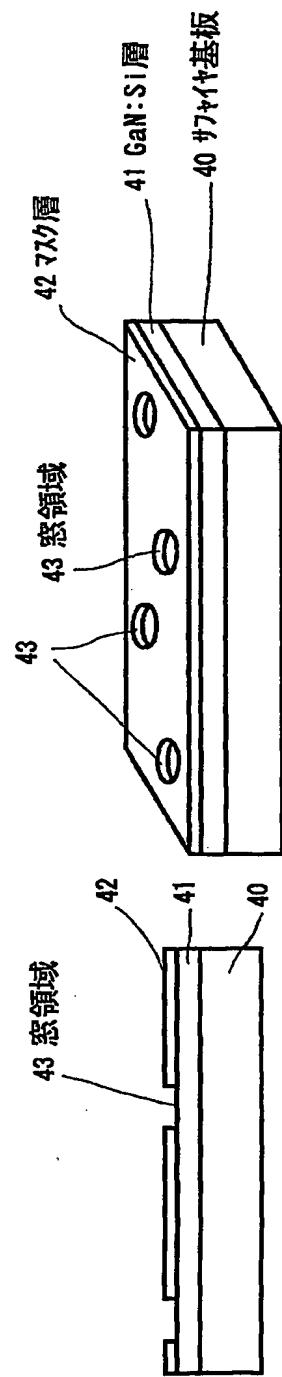


第17図B



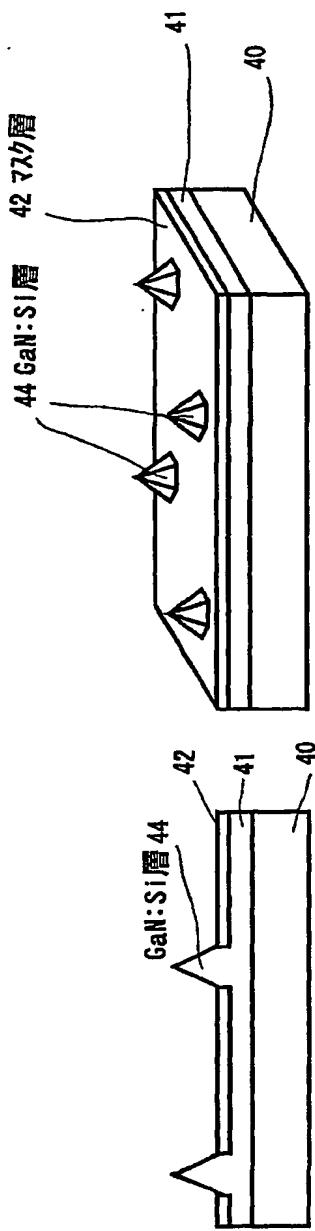
第18図A

第18図B

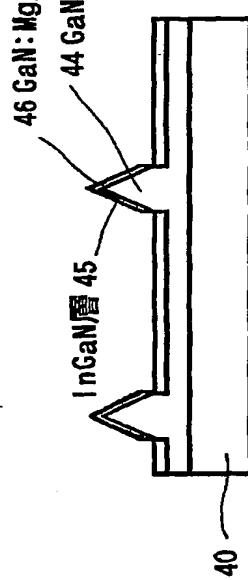


第19回A

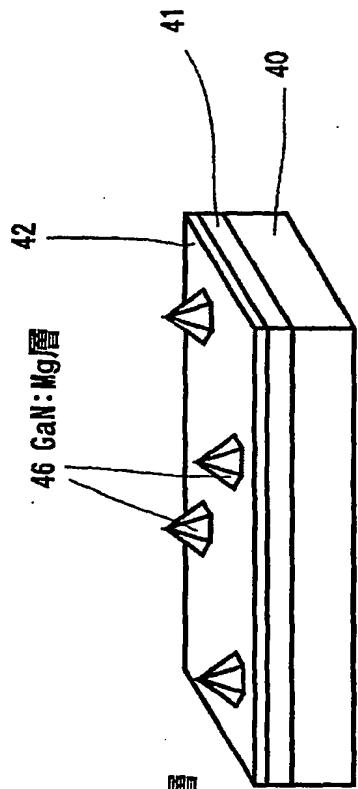
第19回B

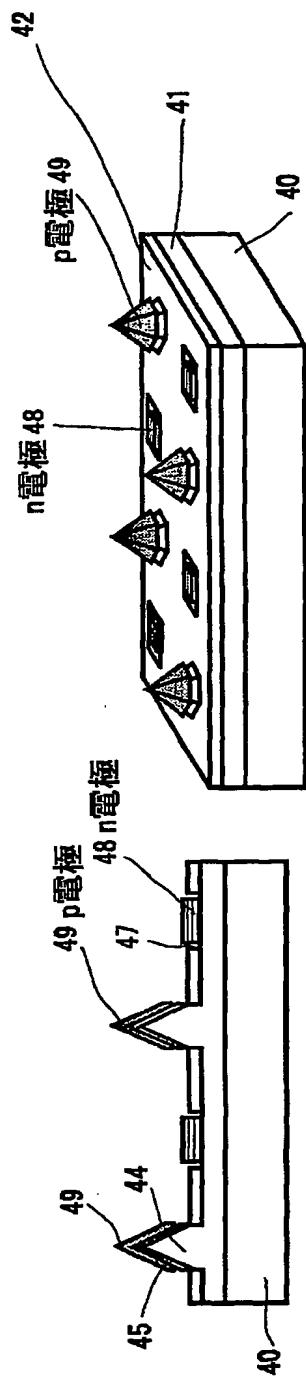


第20図A

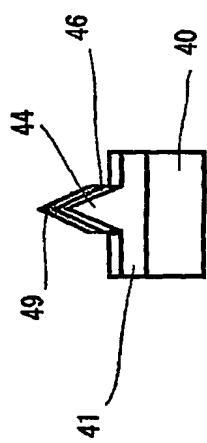


第20図B

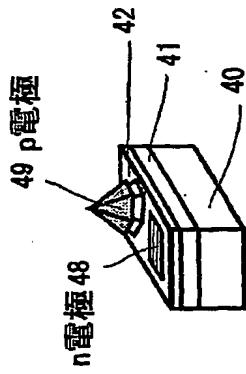


第21図A
第21図B

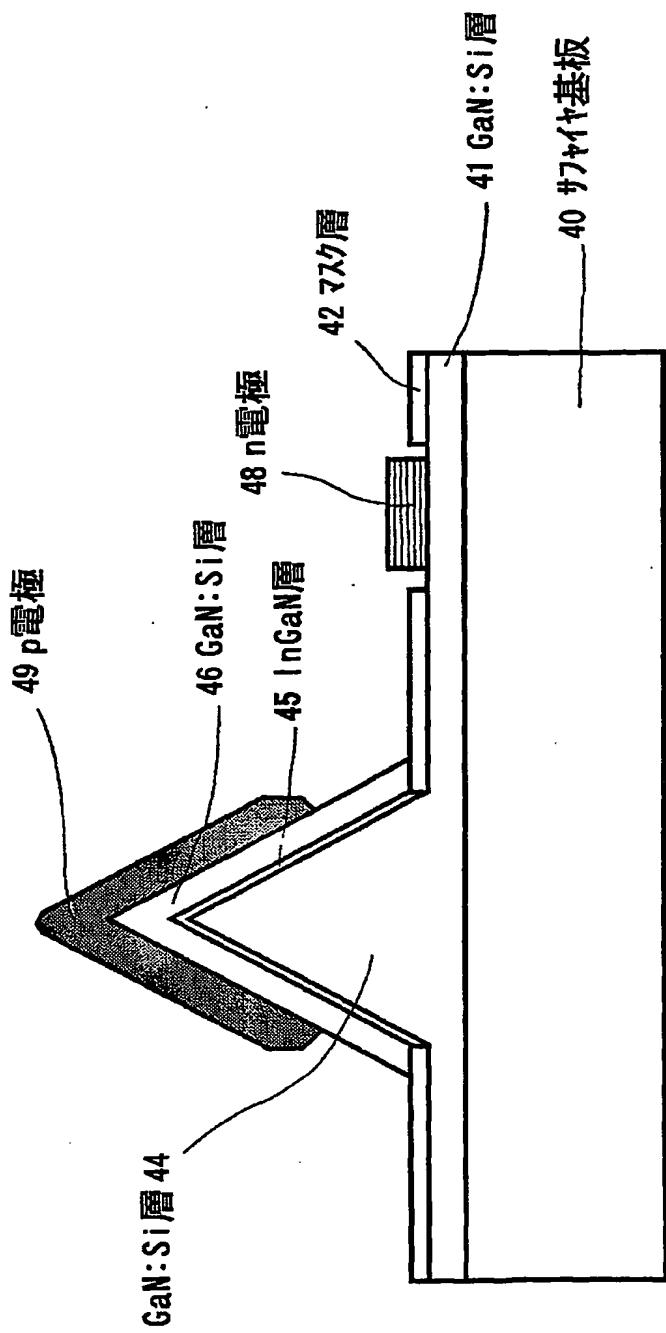
第22図A



第22図B

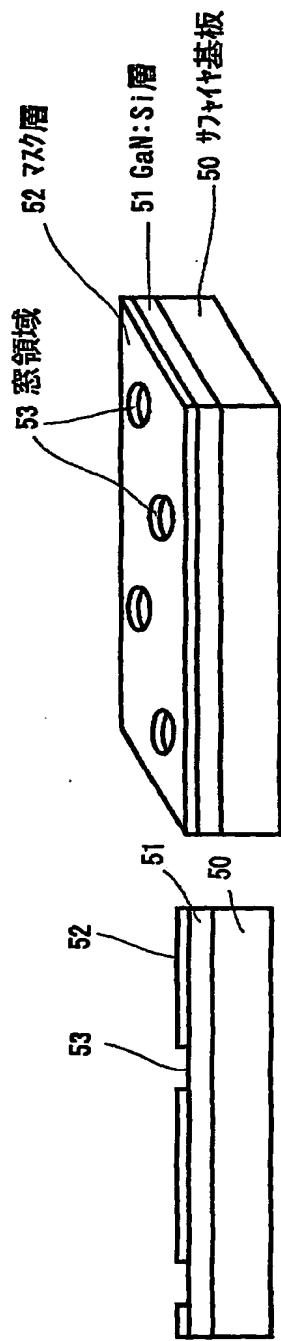


第23図



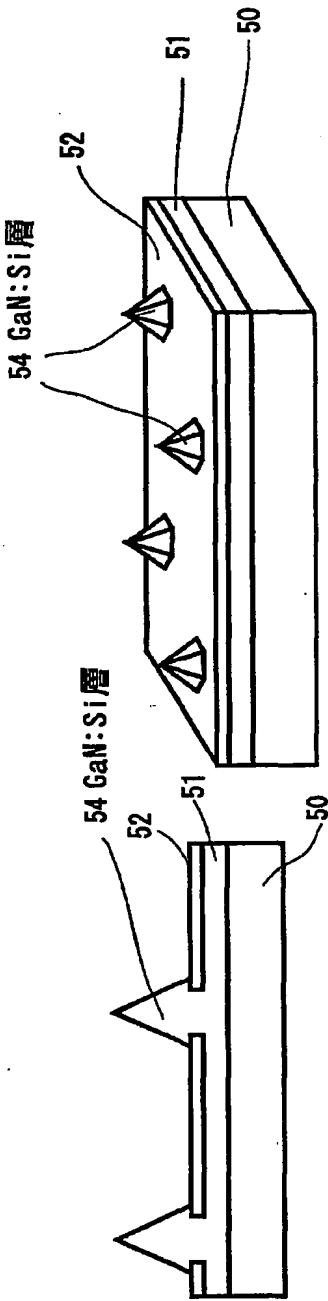
第24図A

第24図B

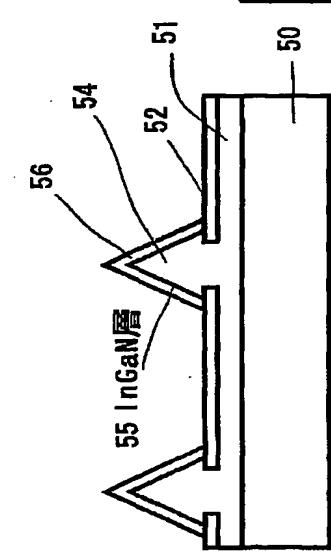


第25図A

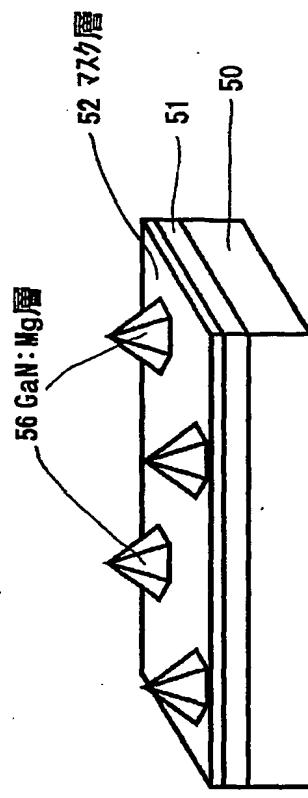
第25図B



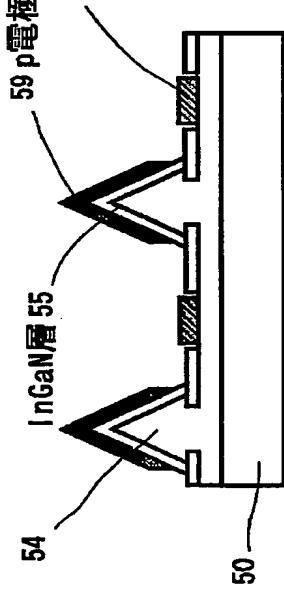
第26図A



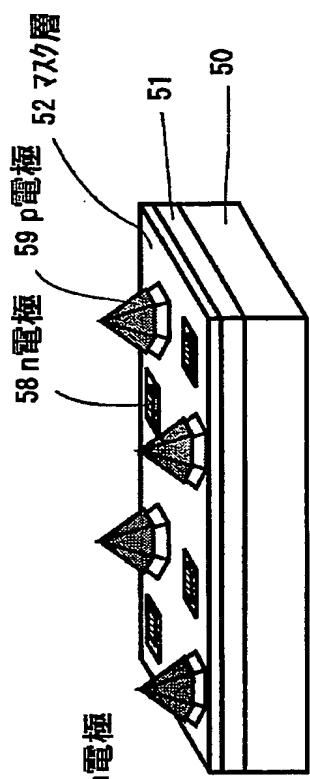
第26図B



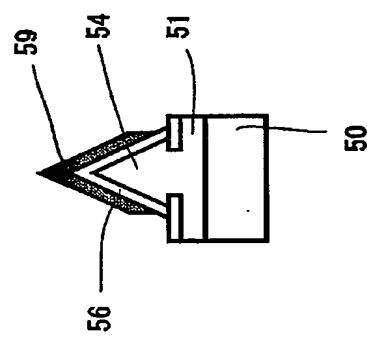
第27図A



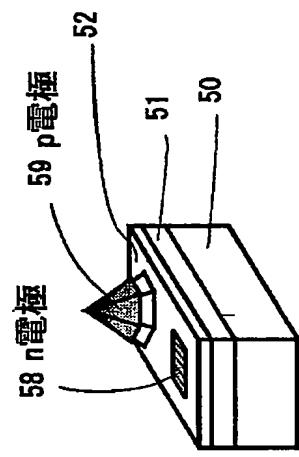
第27図B



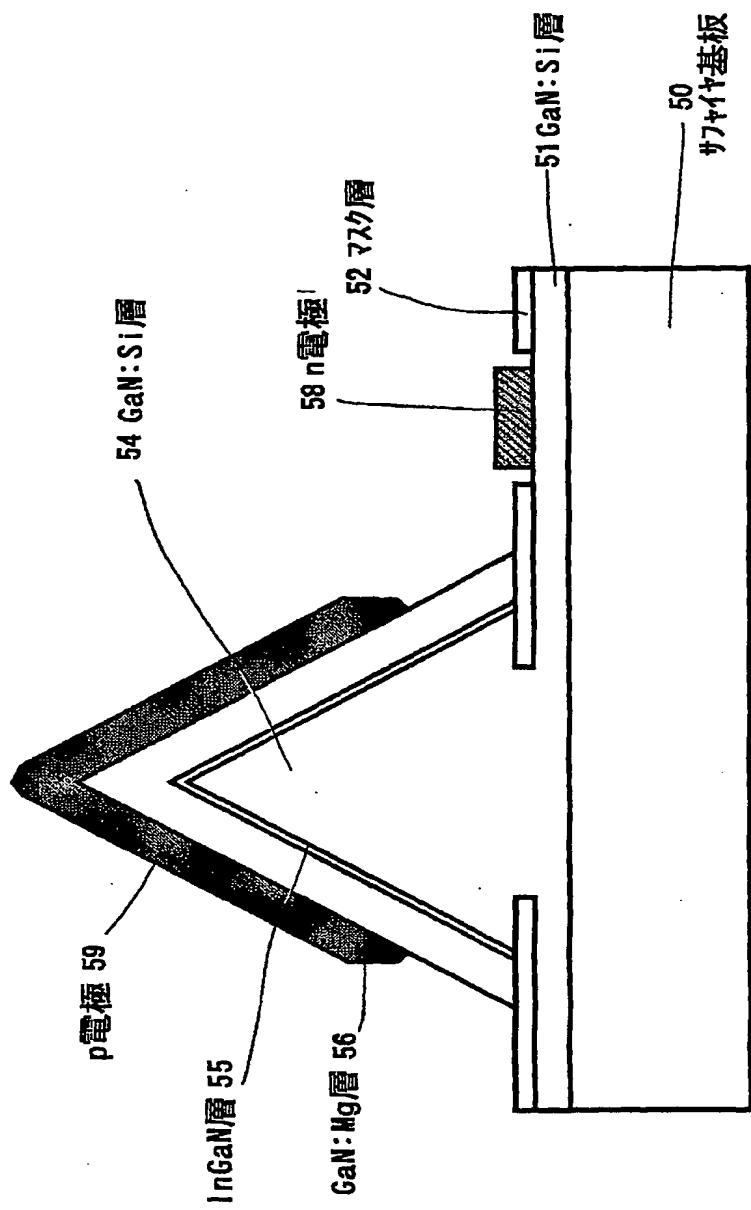
第28図A



第28図B

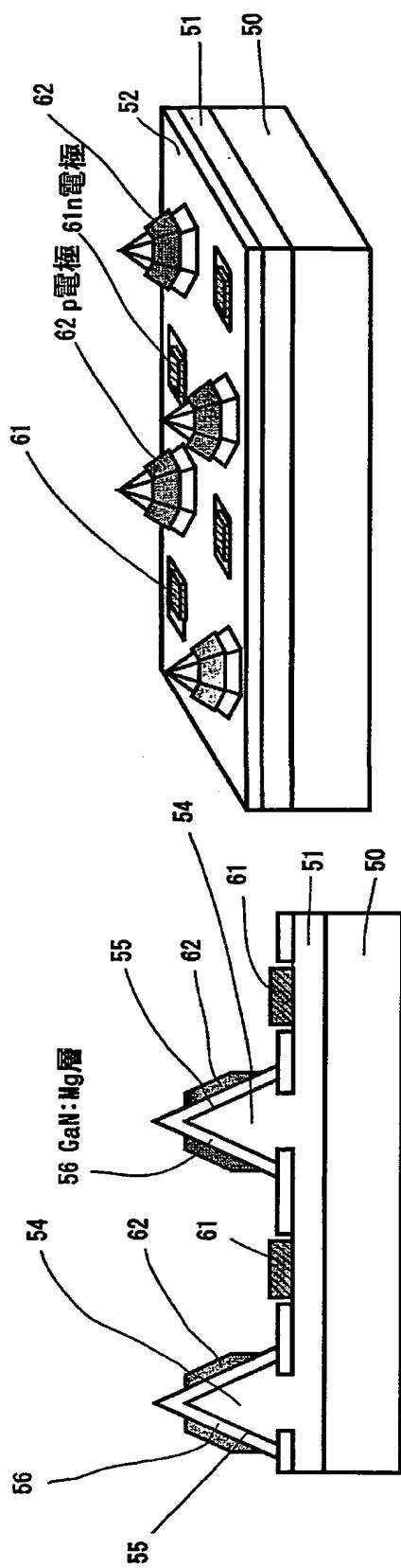


第29図

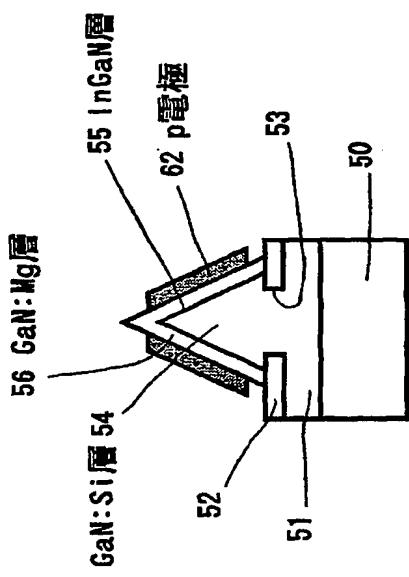


第30図A

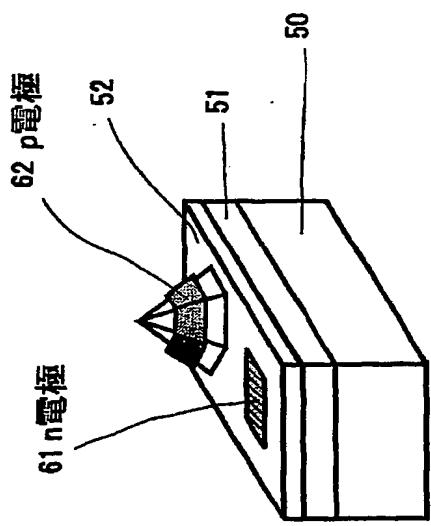
第30図B



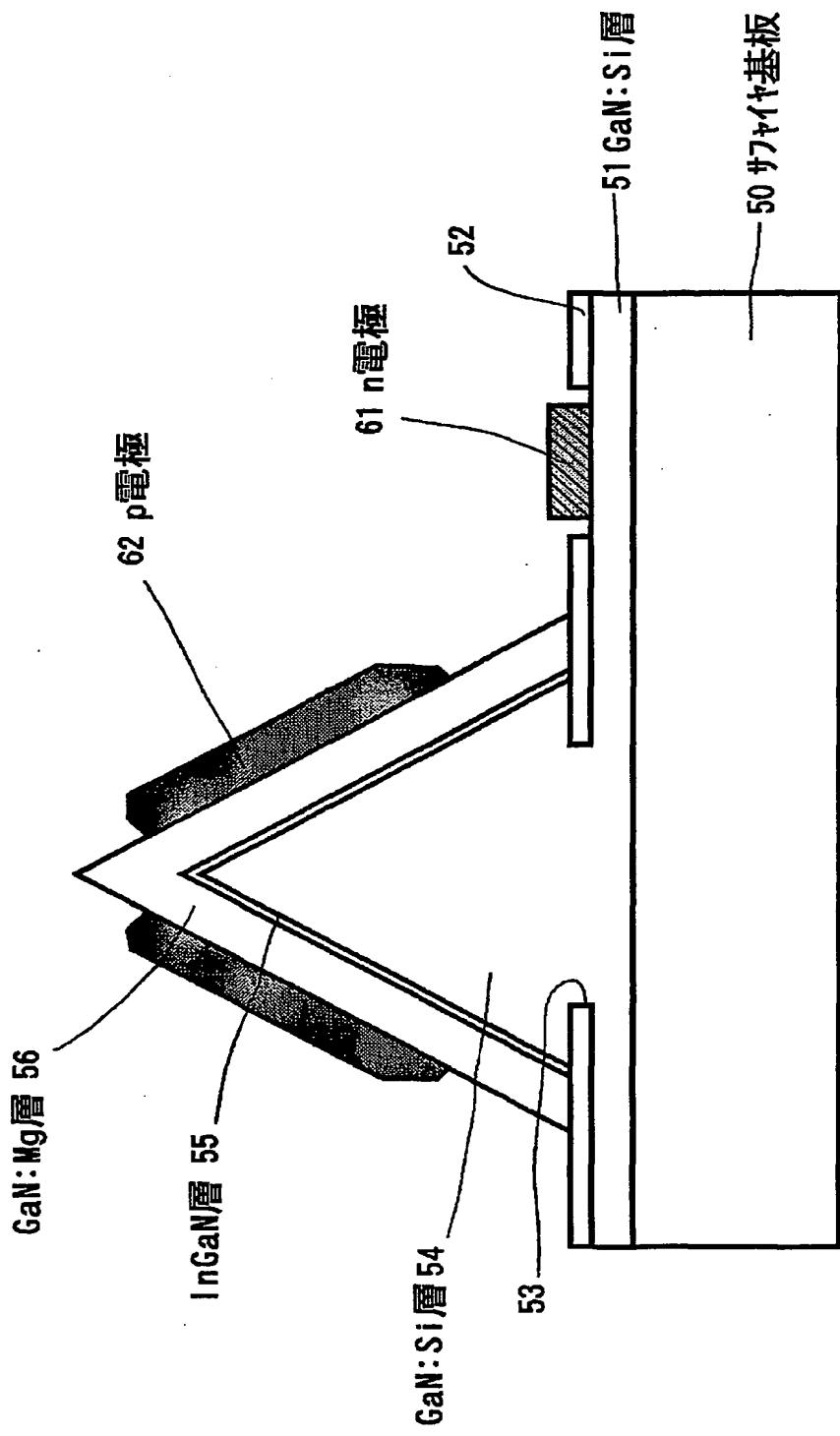
第31図A

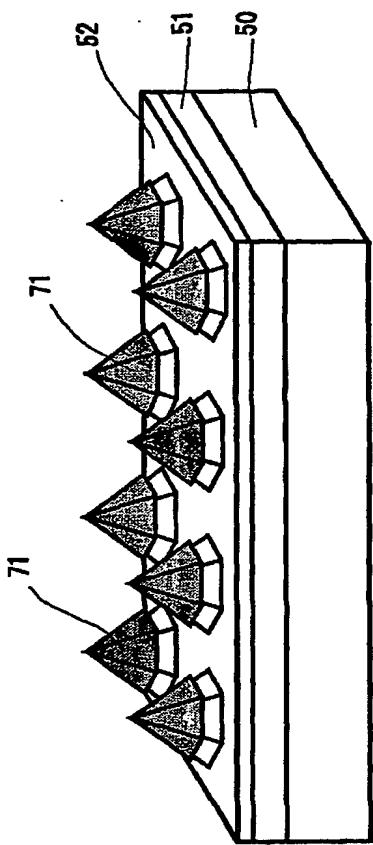
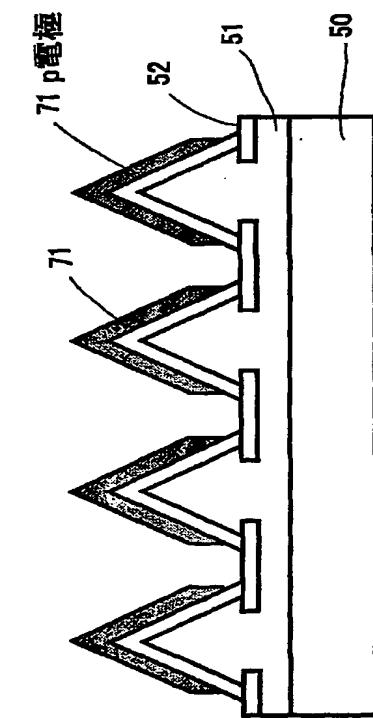


第31図B

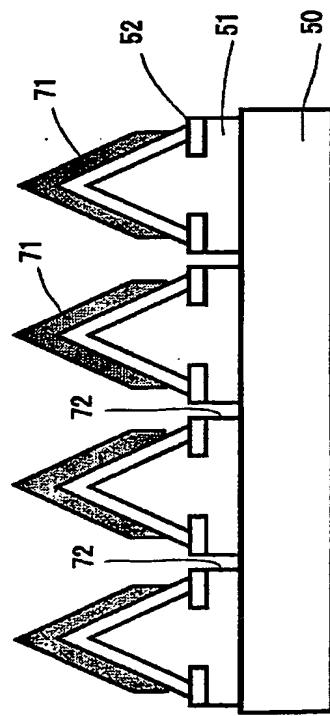


第32図

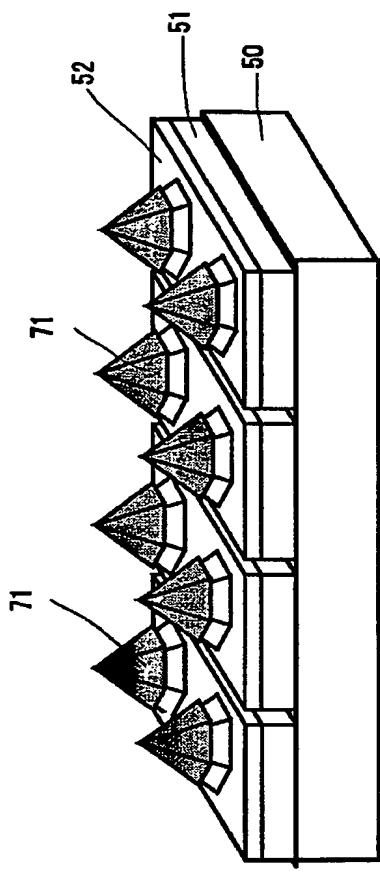


第33図A
第33図B

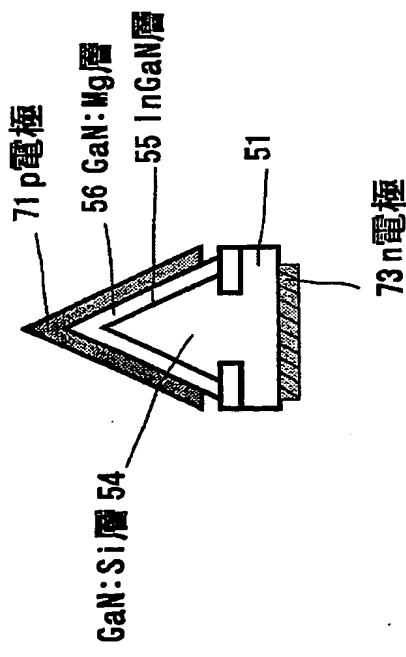
第34図A



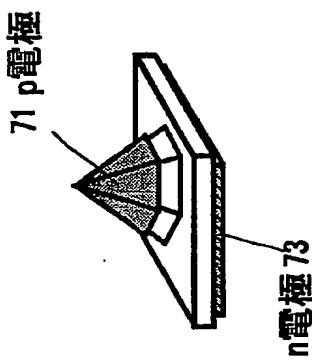
第34図B



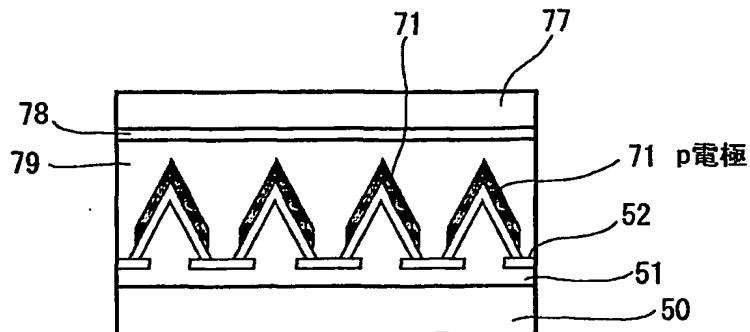
第35図A



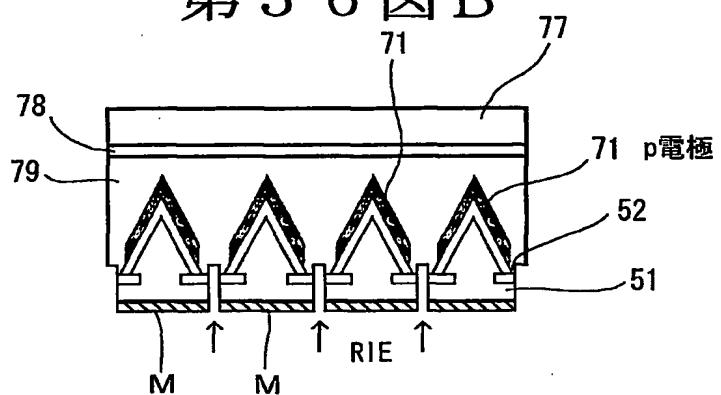
第35図B



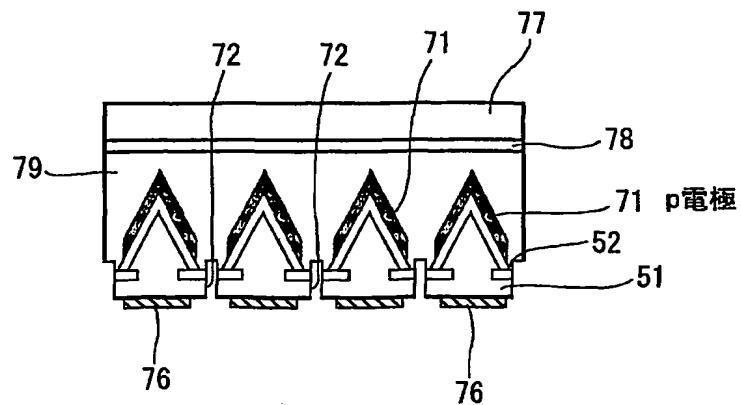
第36図A



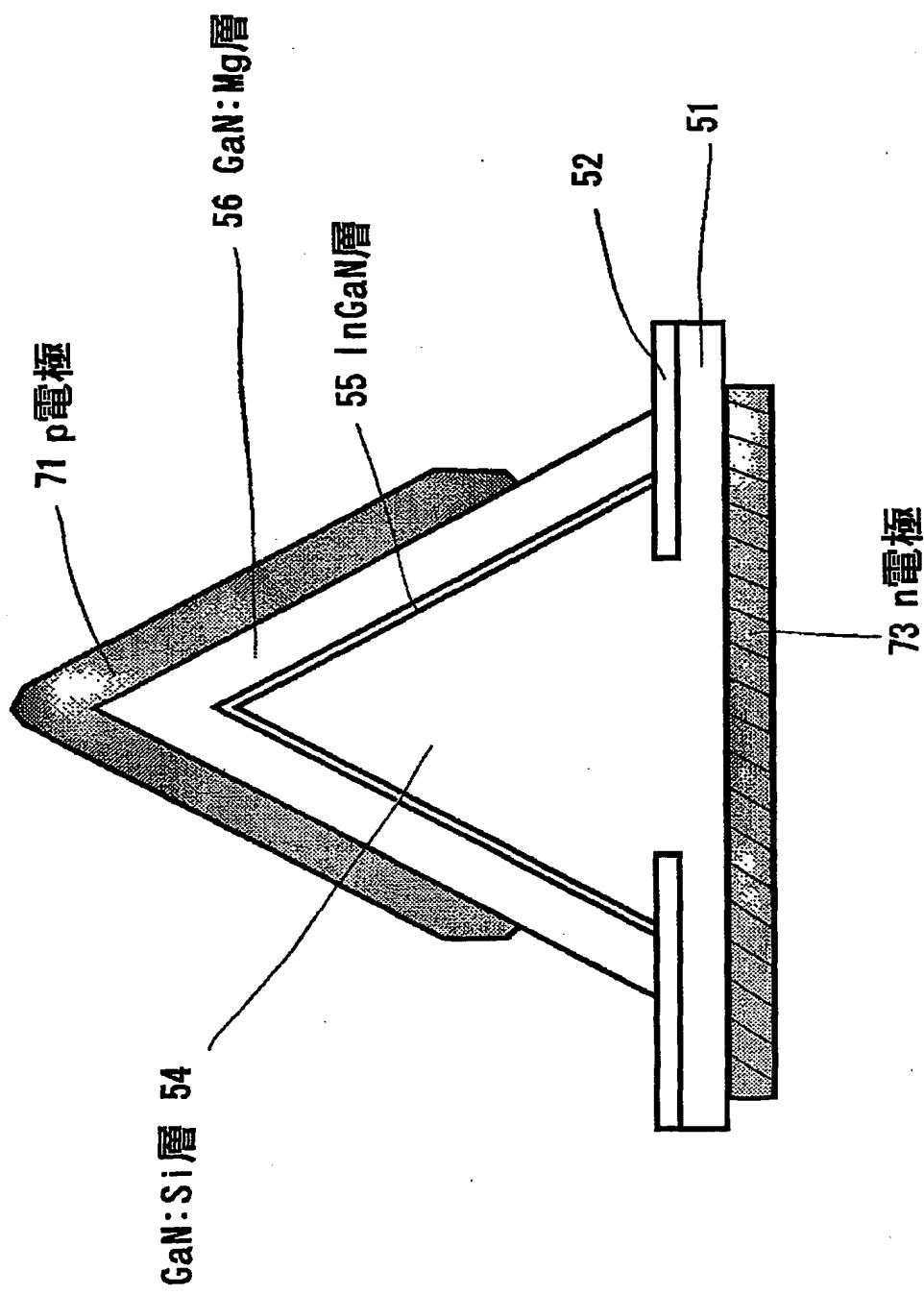
第36図B



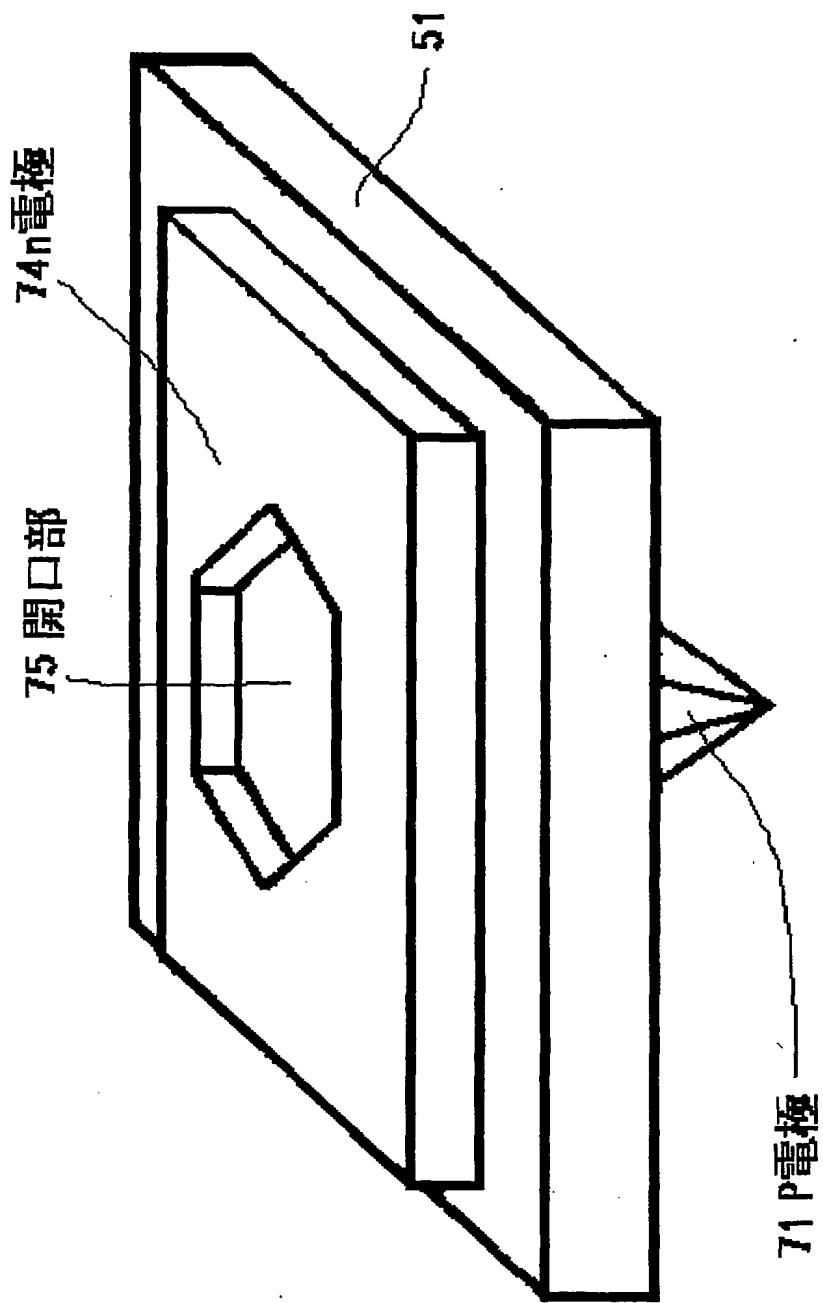
第36図C



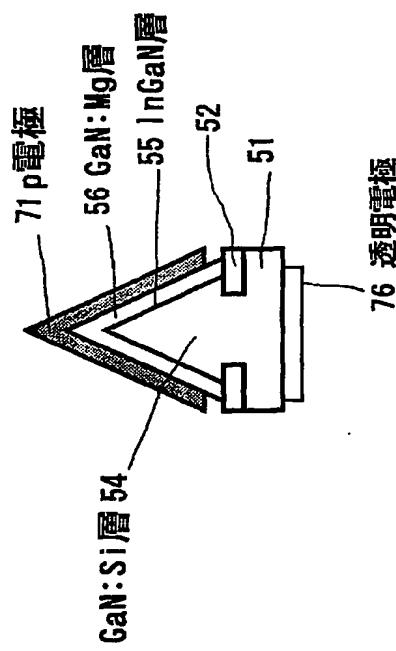
第37図



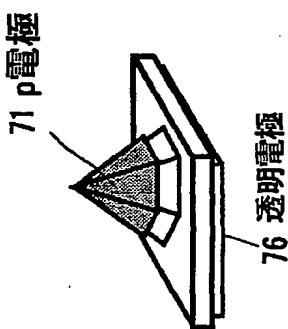
第38図



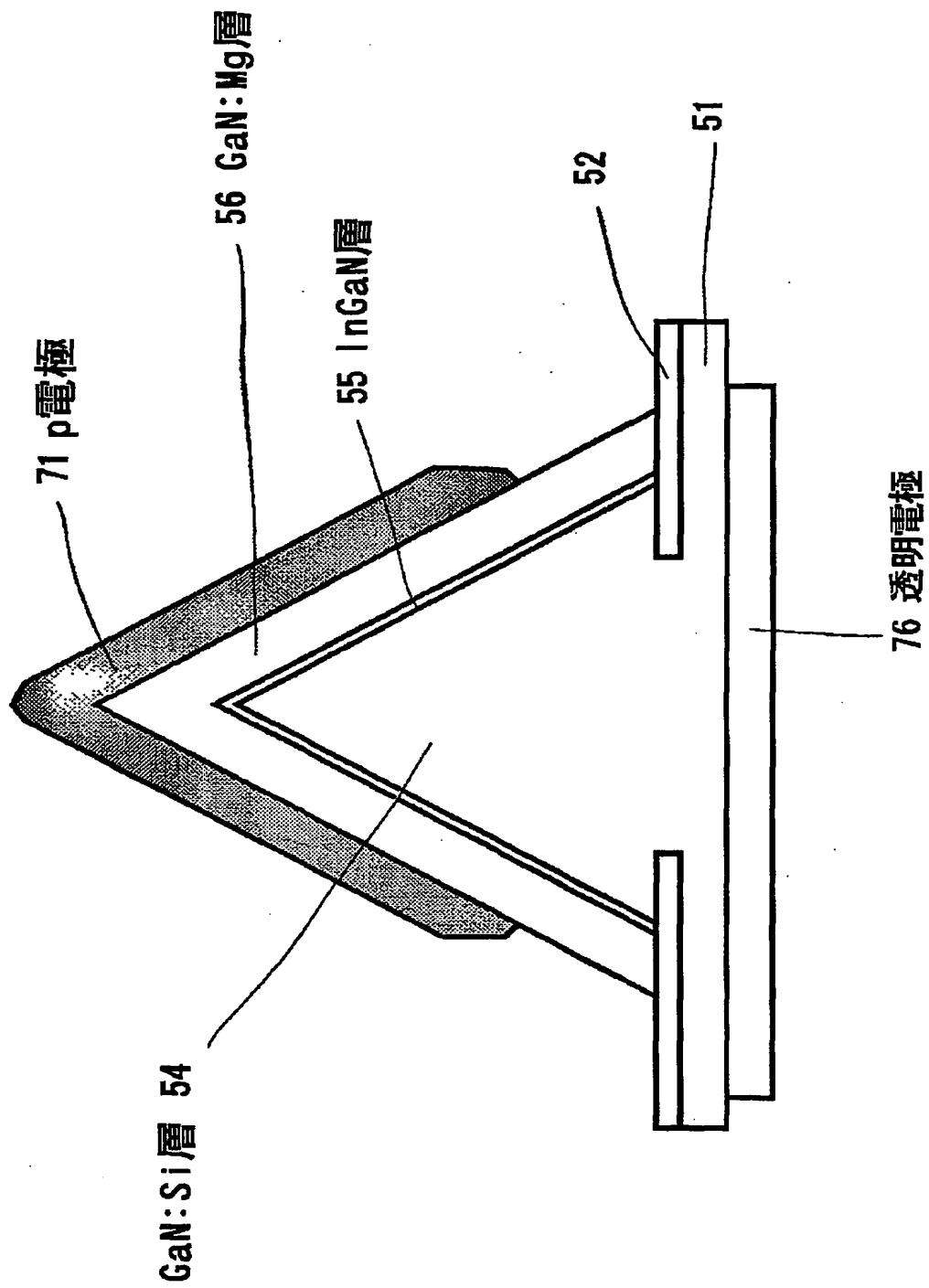
第39図A



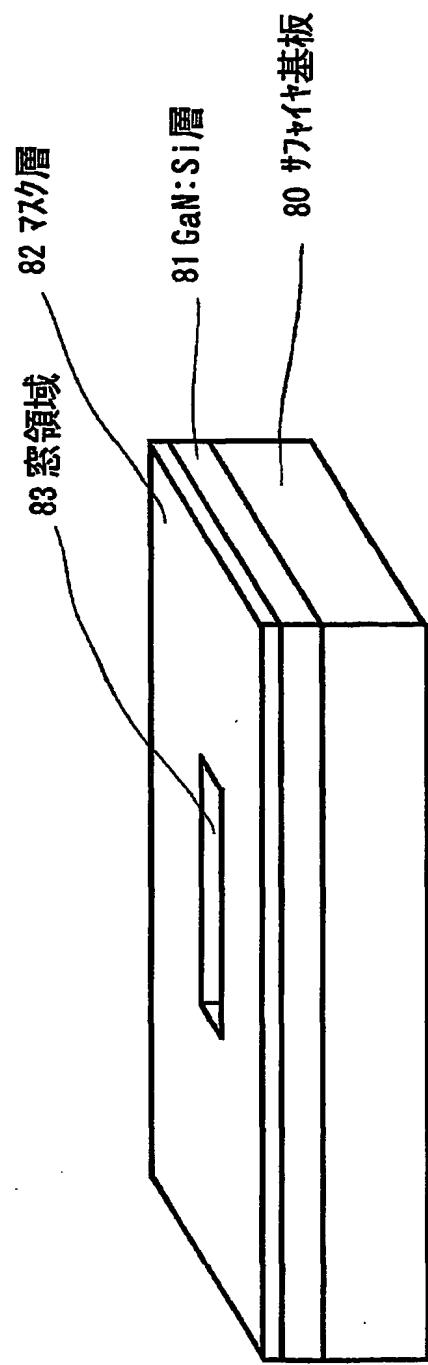
第39図B



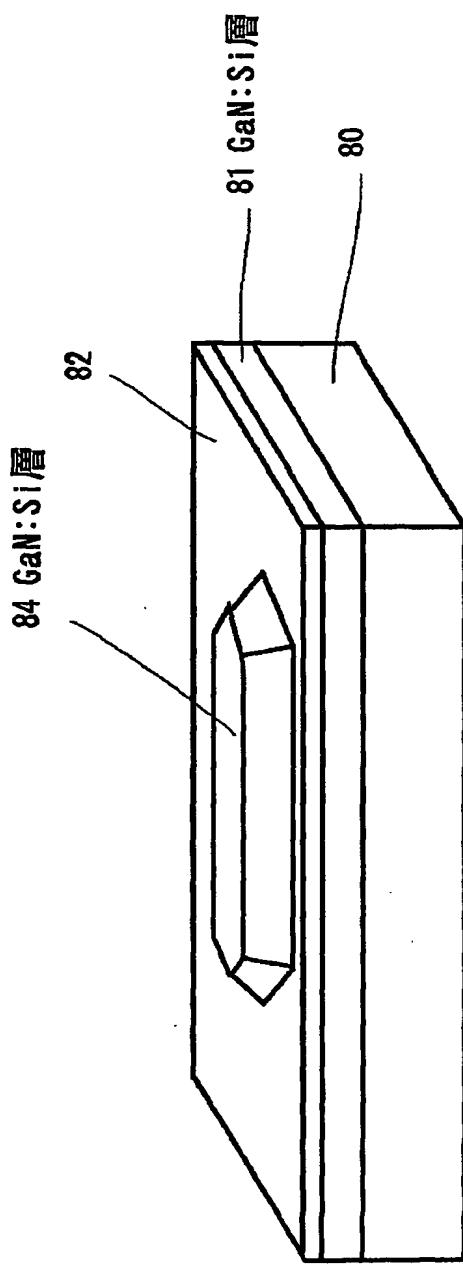
第40図



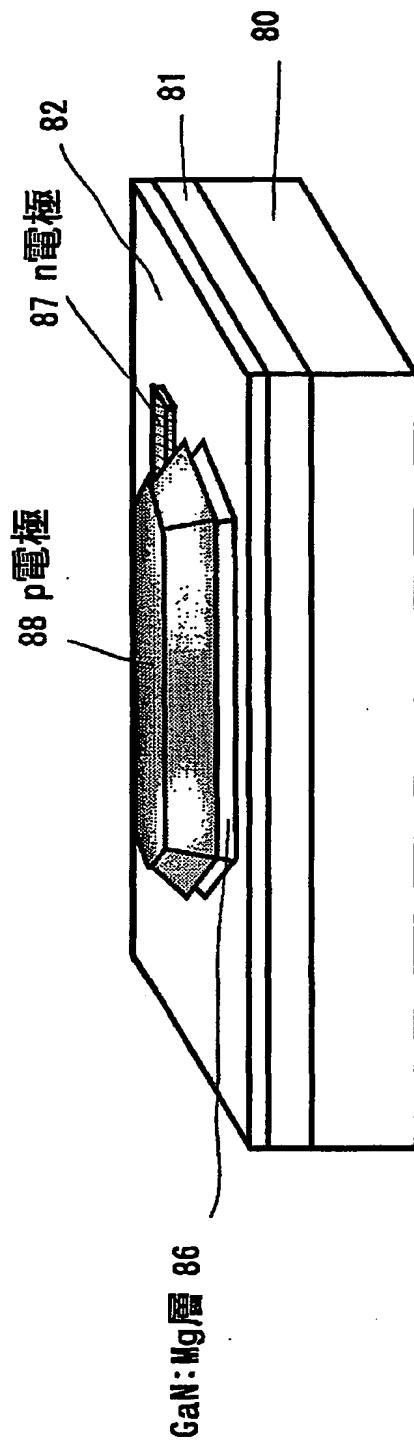
第41図



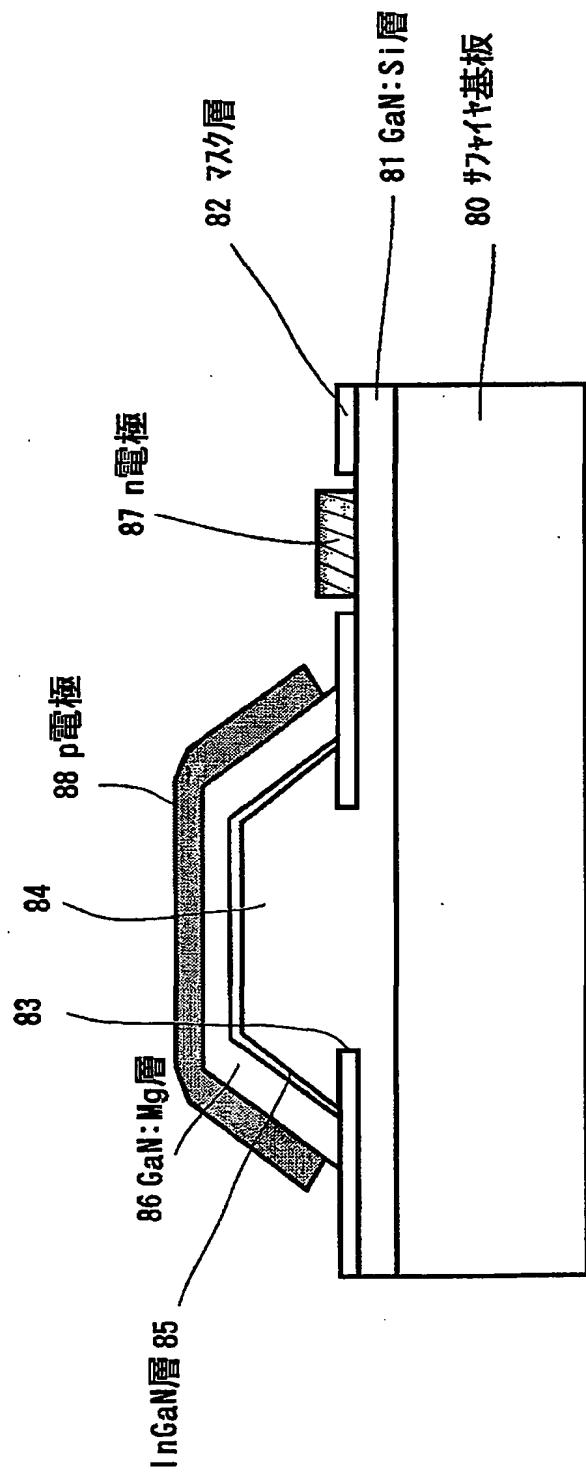
第42図



第43図

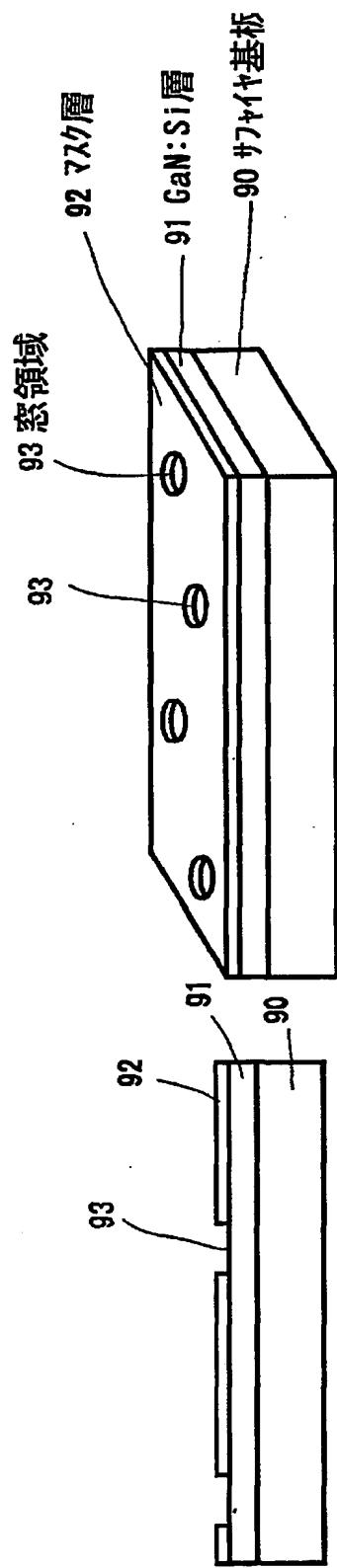


第44図

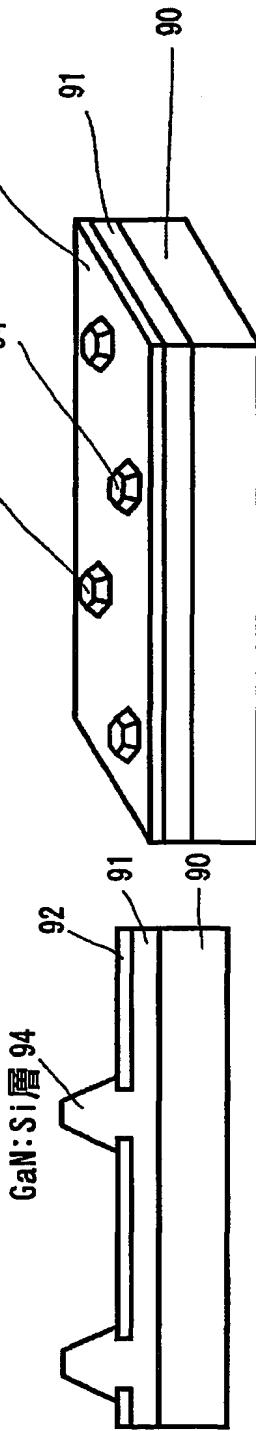


第45図A

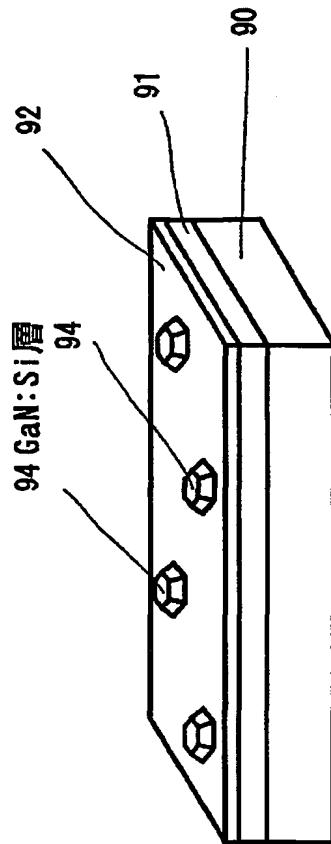
第45図B

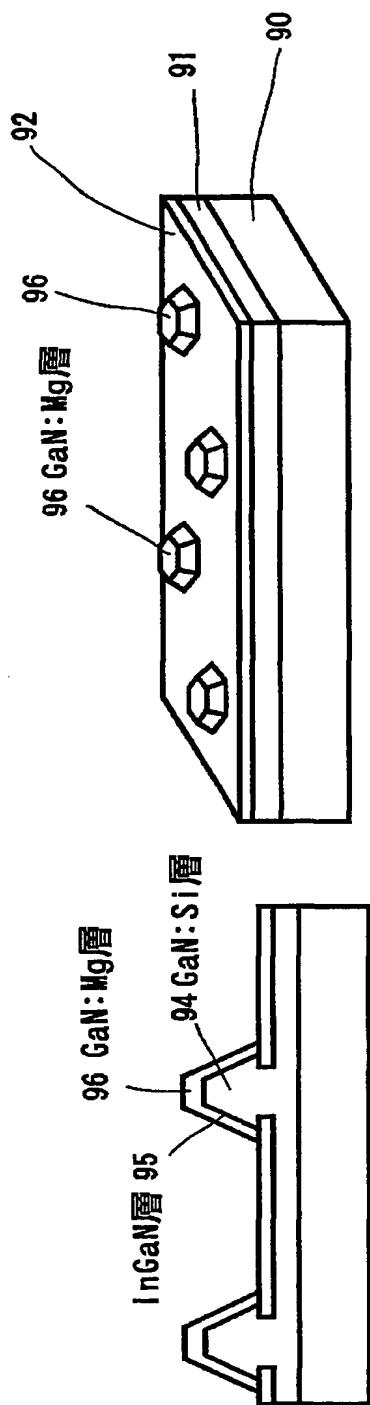


第46図A

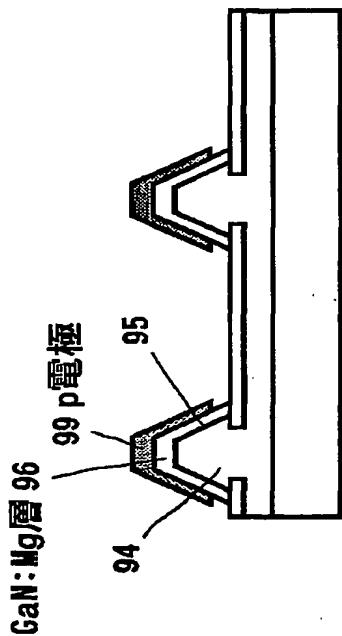


第46図B

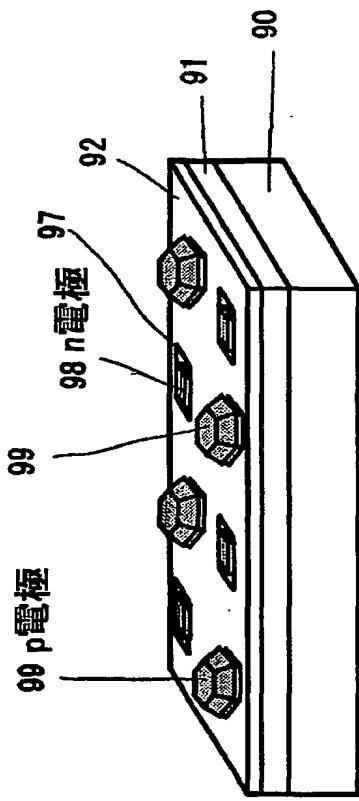


第47図A
第47図B

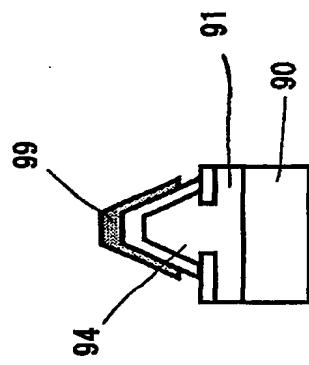
第48図A



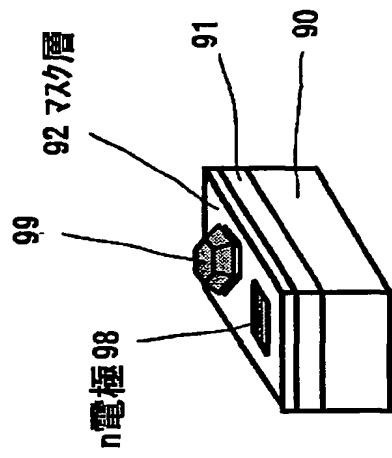
第48図B



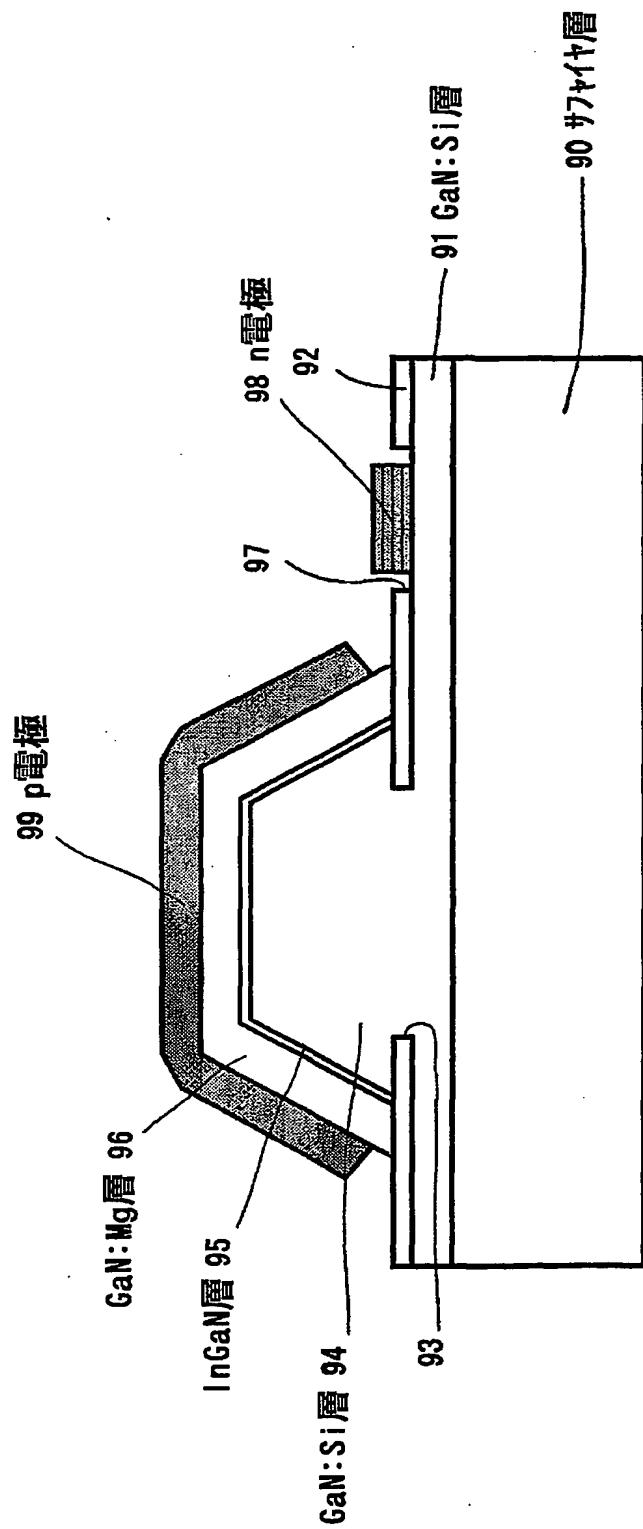
第49図A



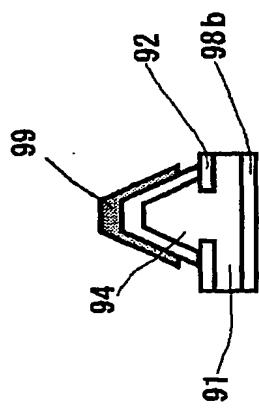
第49図B



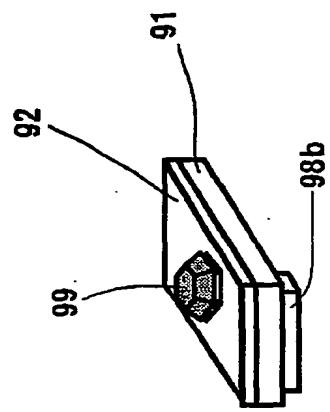
第50図



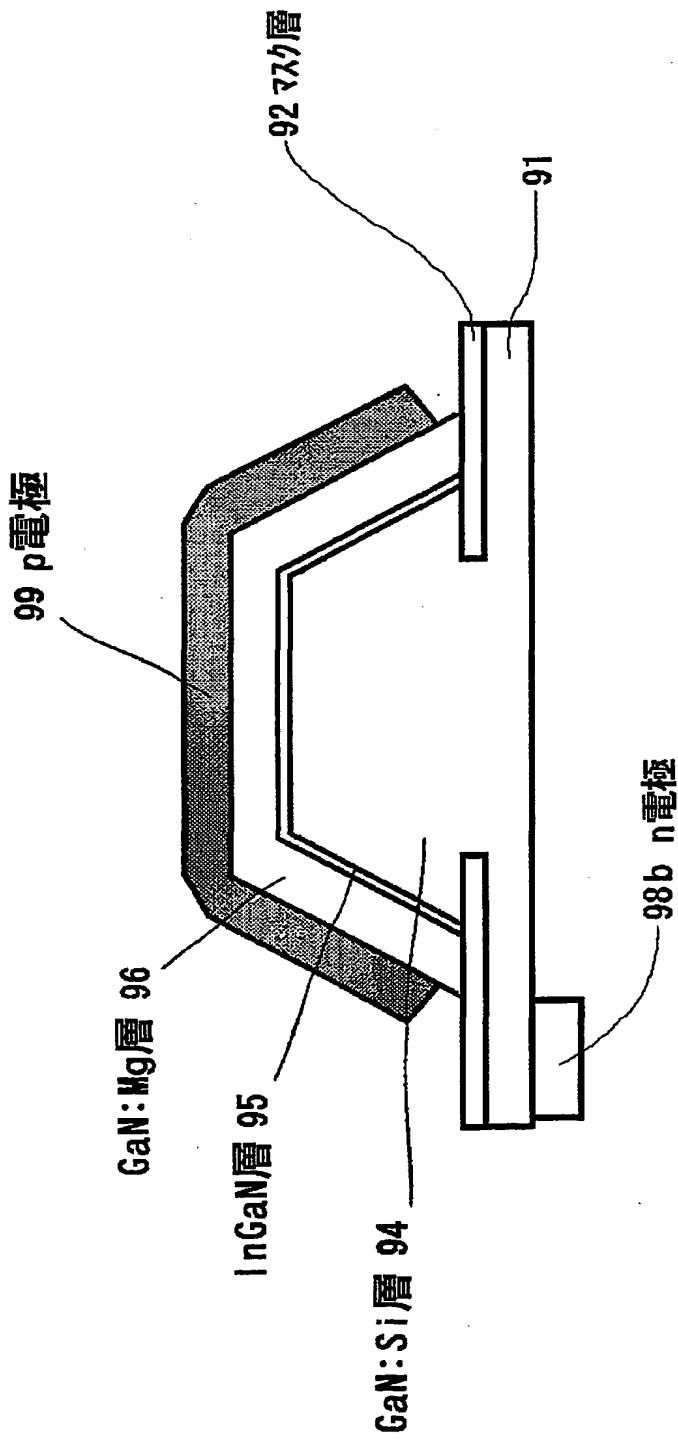
第51図A



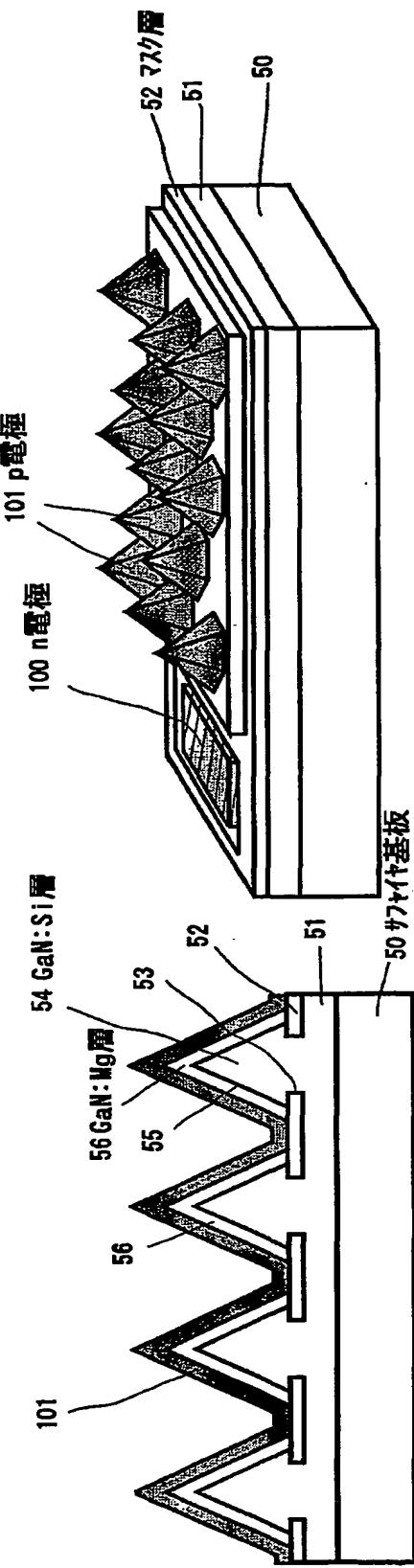
第51図B



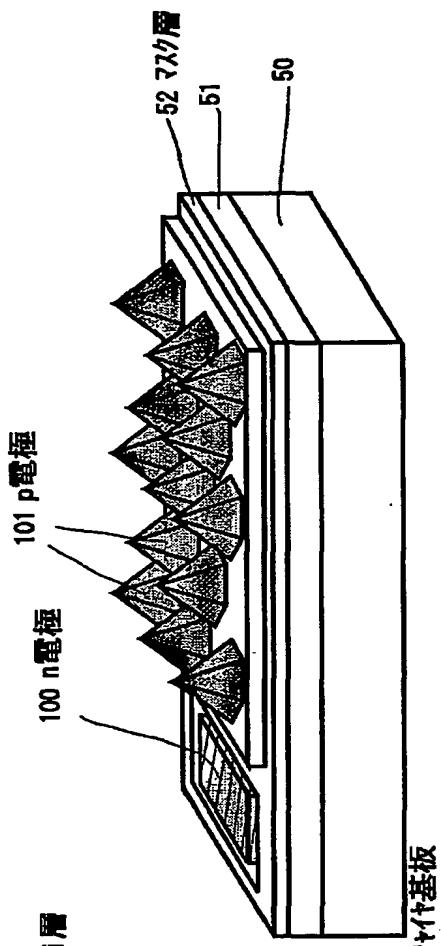
第52図



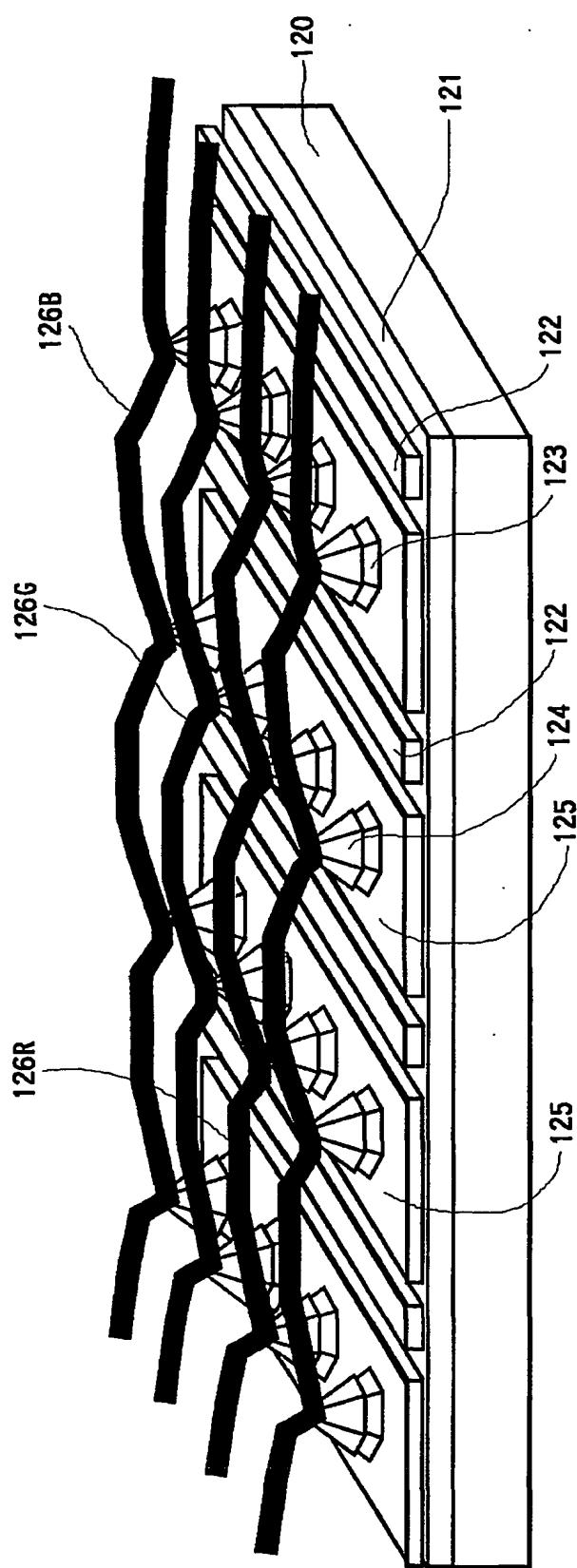
第53図A



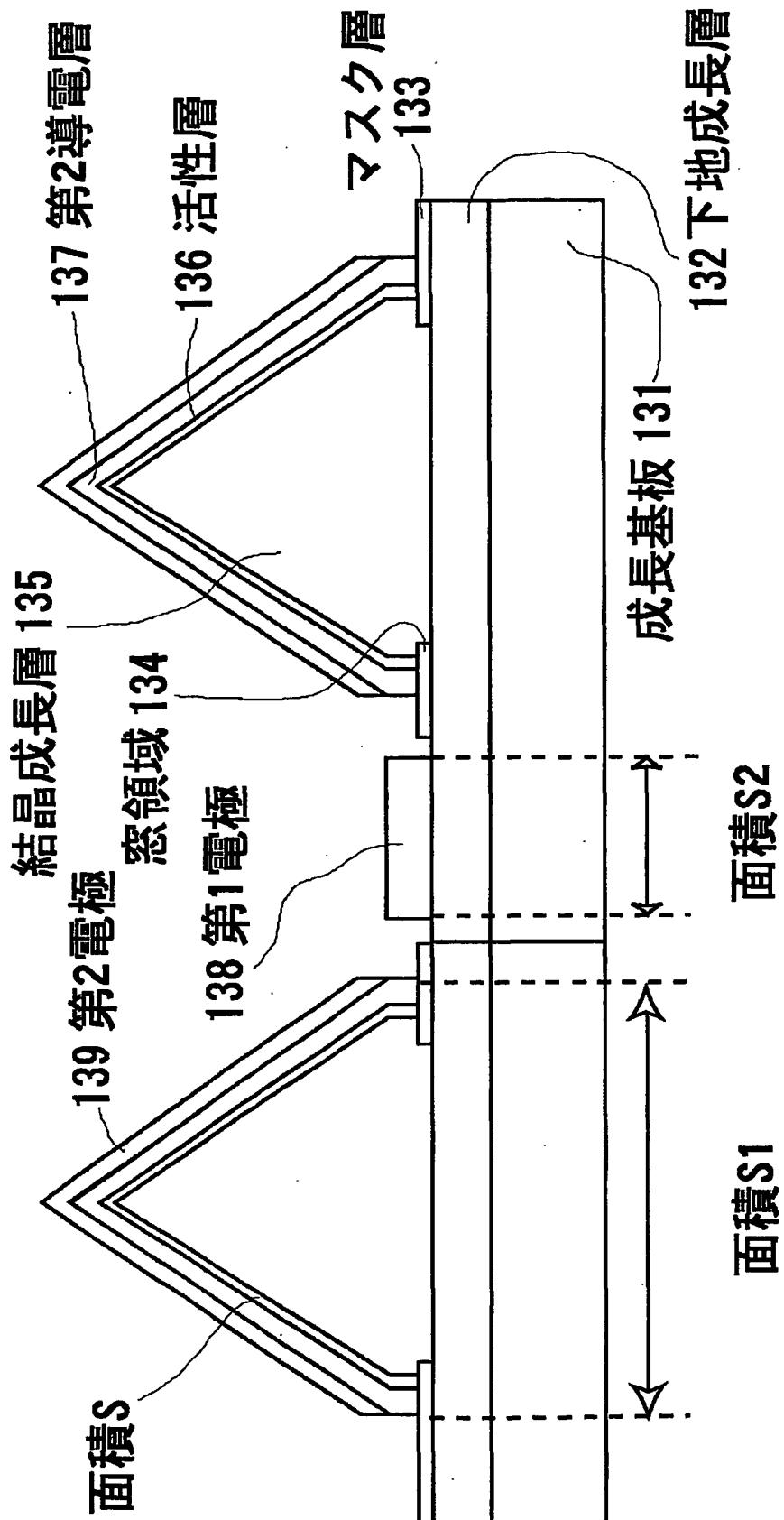
第53図B



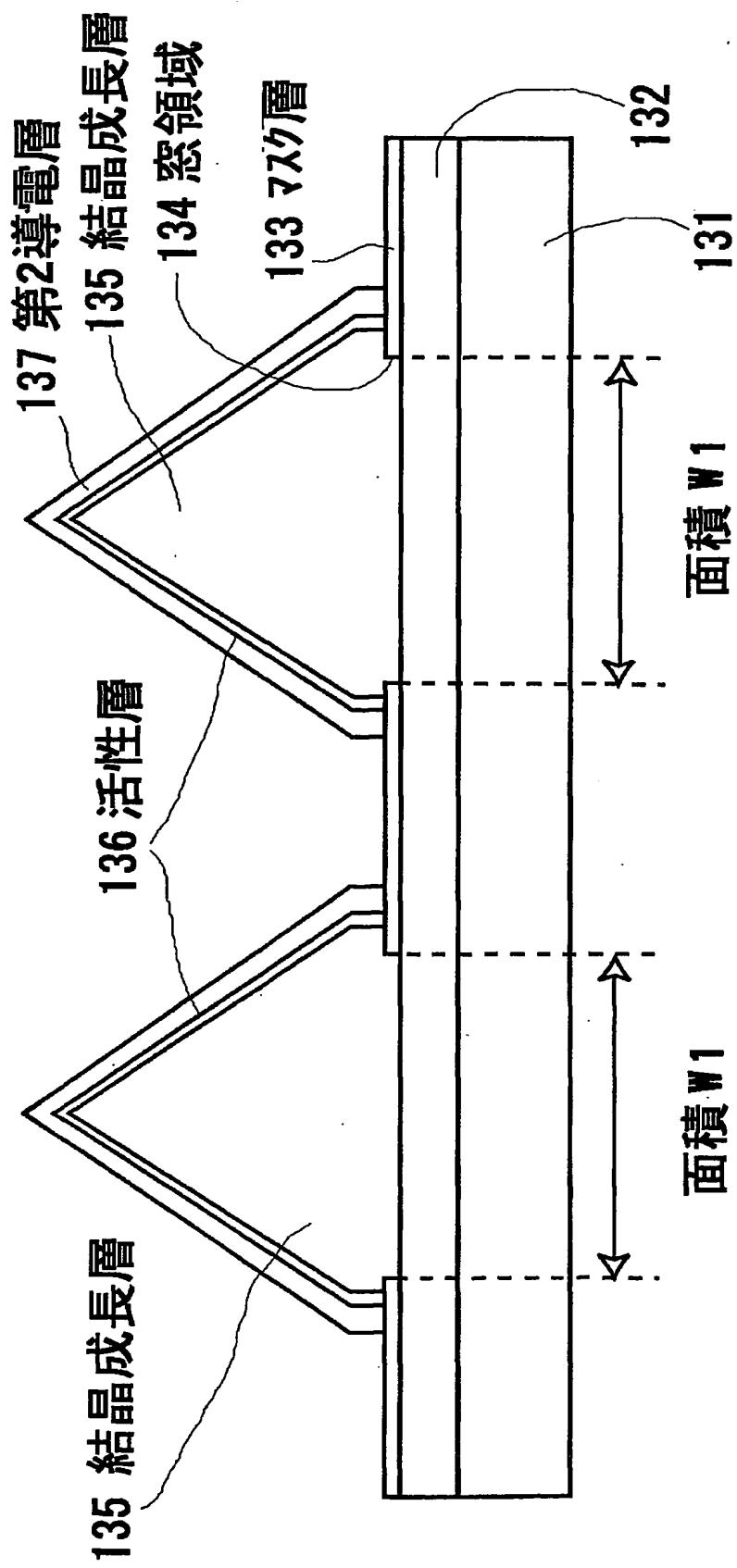
第54図



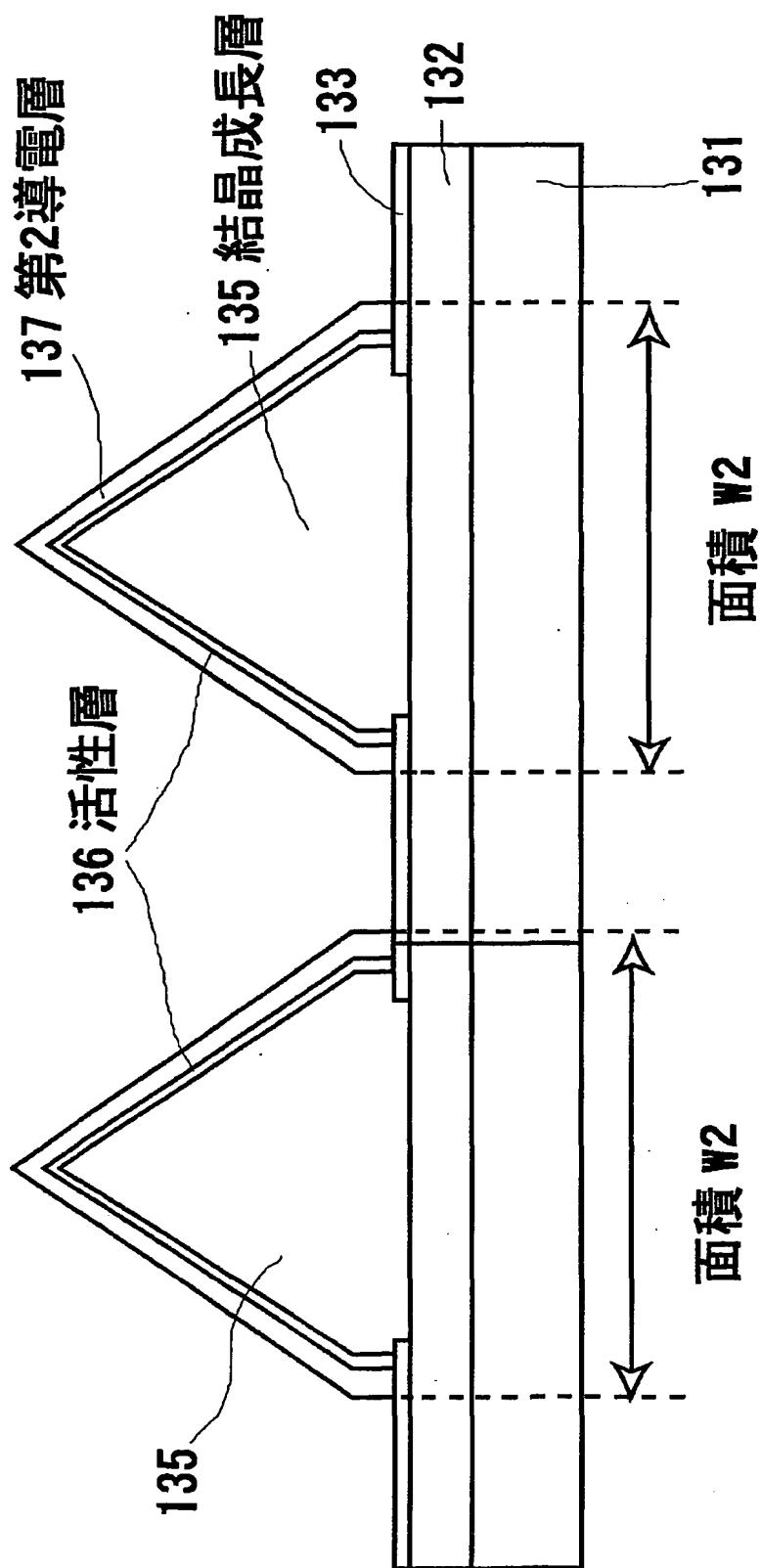
第55図



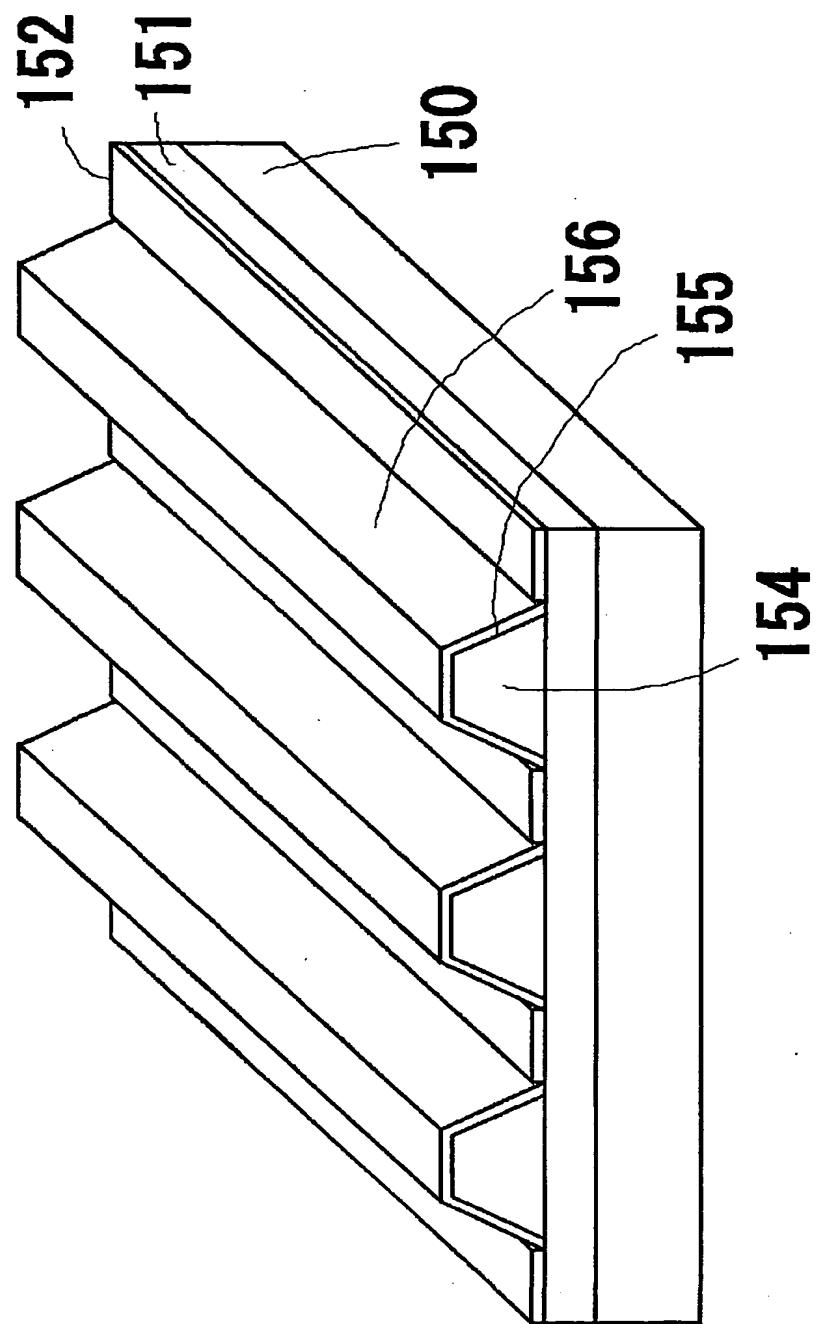
第56図



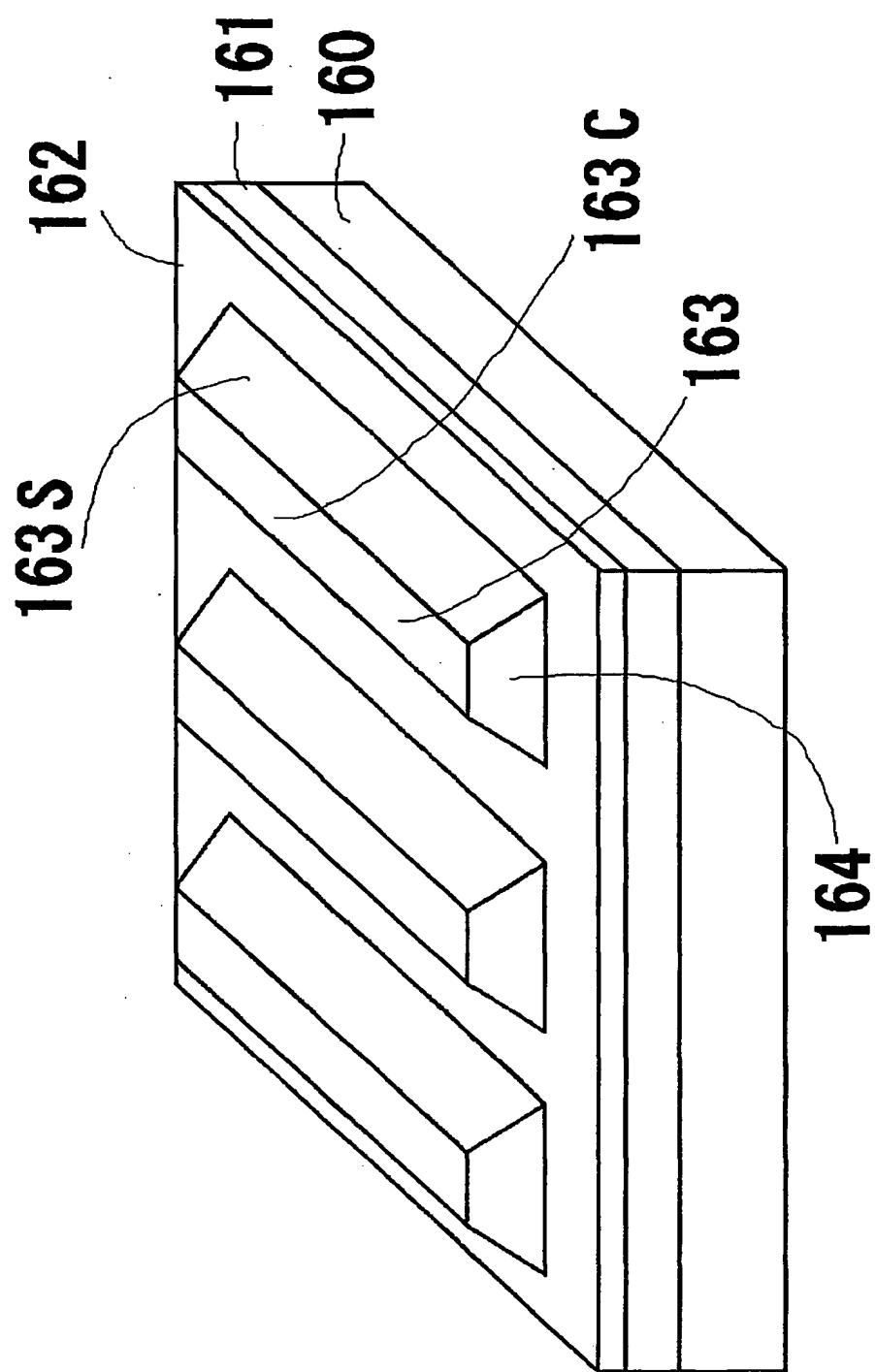
第 5 7 図



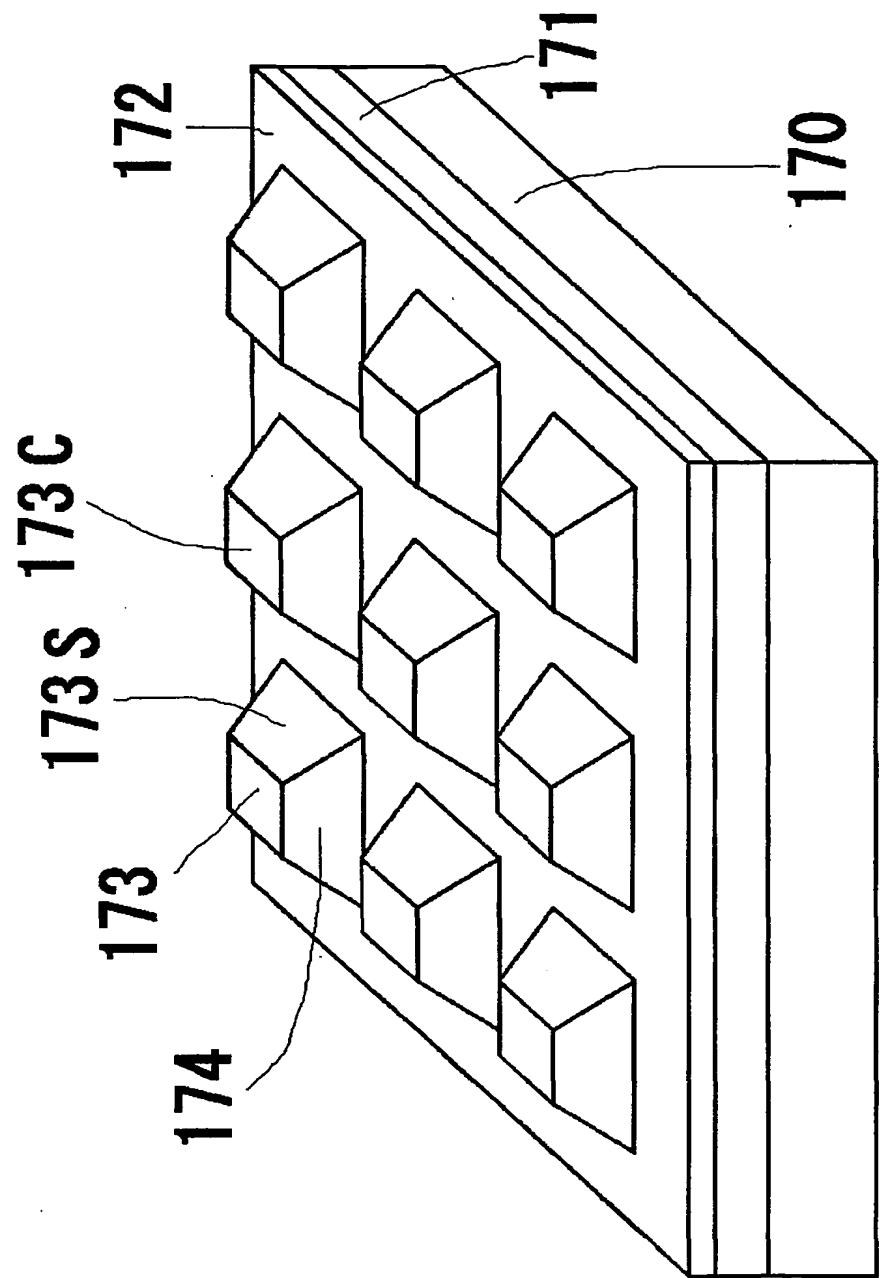
第58図



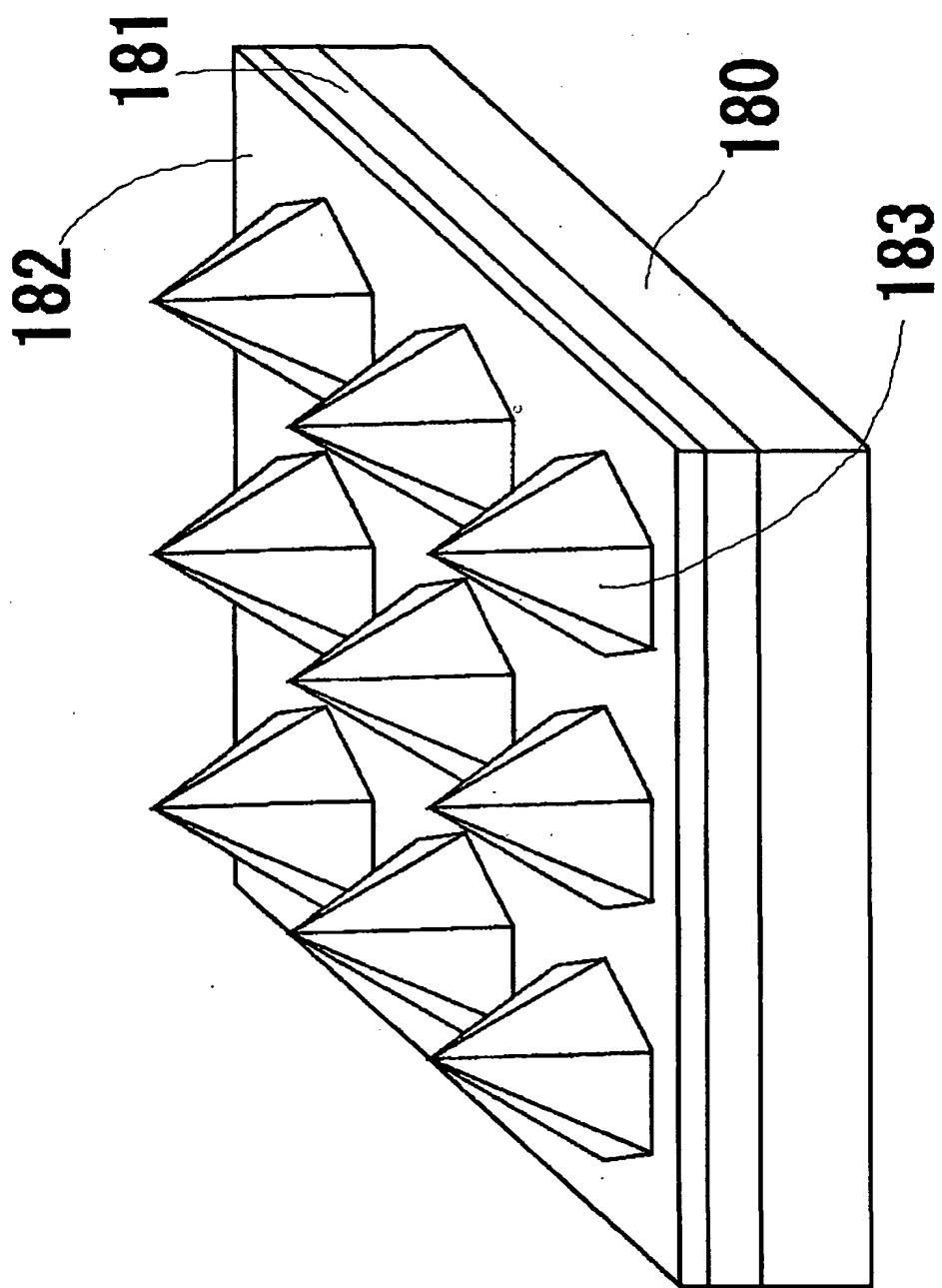
第59回



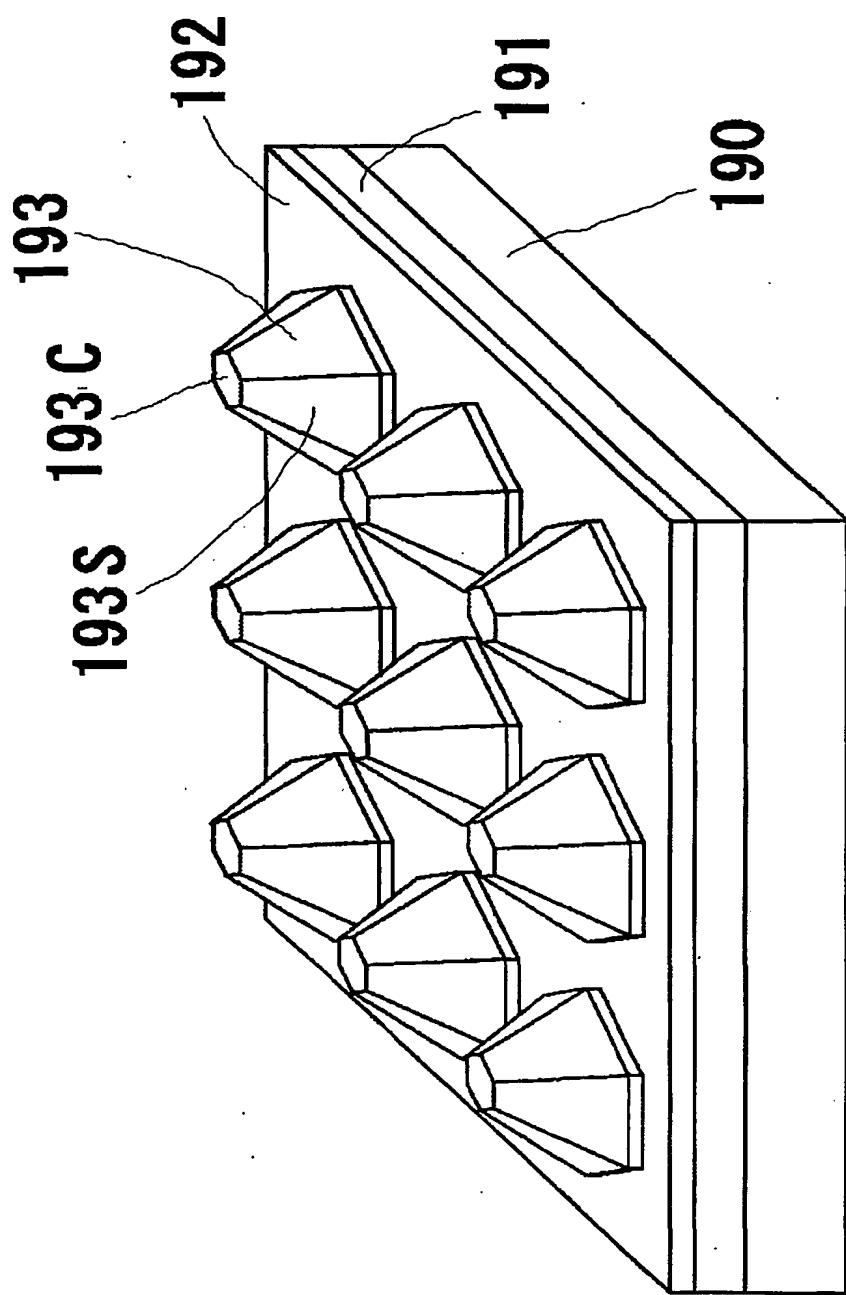
第60図



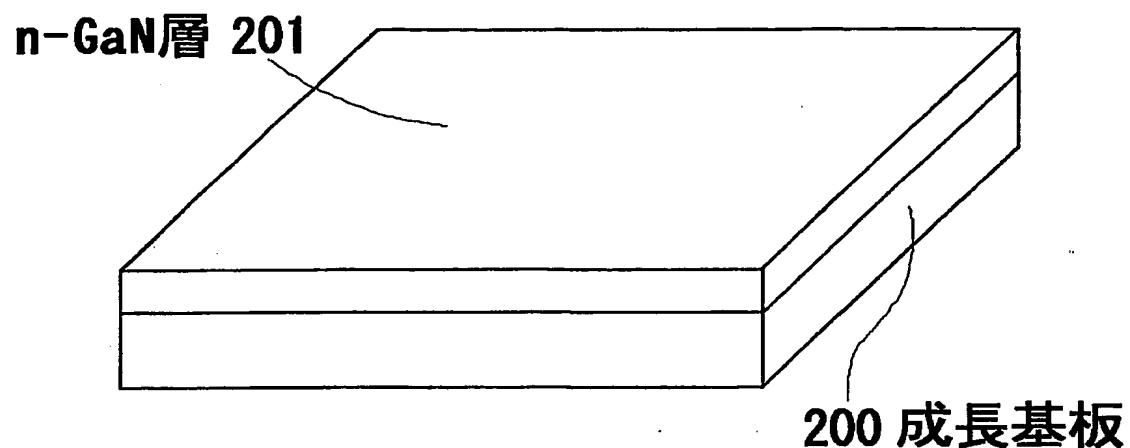
第61図



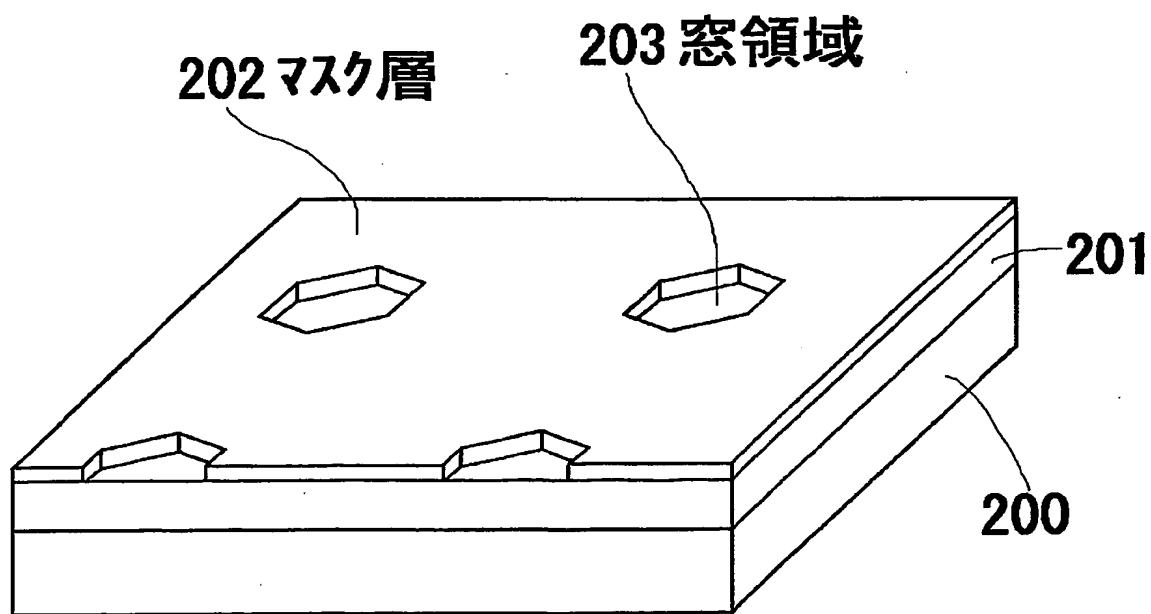
第62図



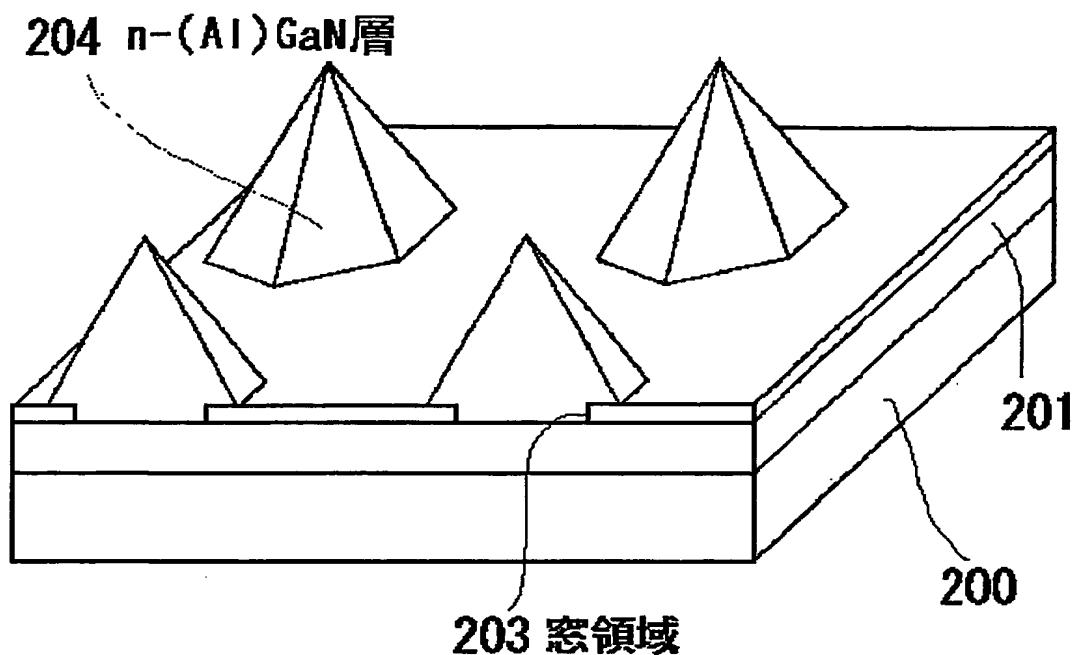
第 6 3 図



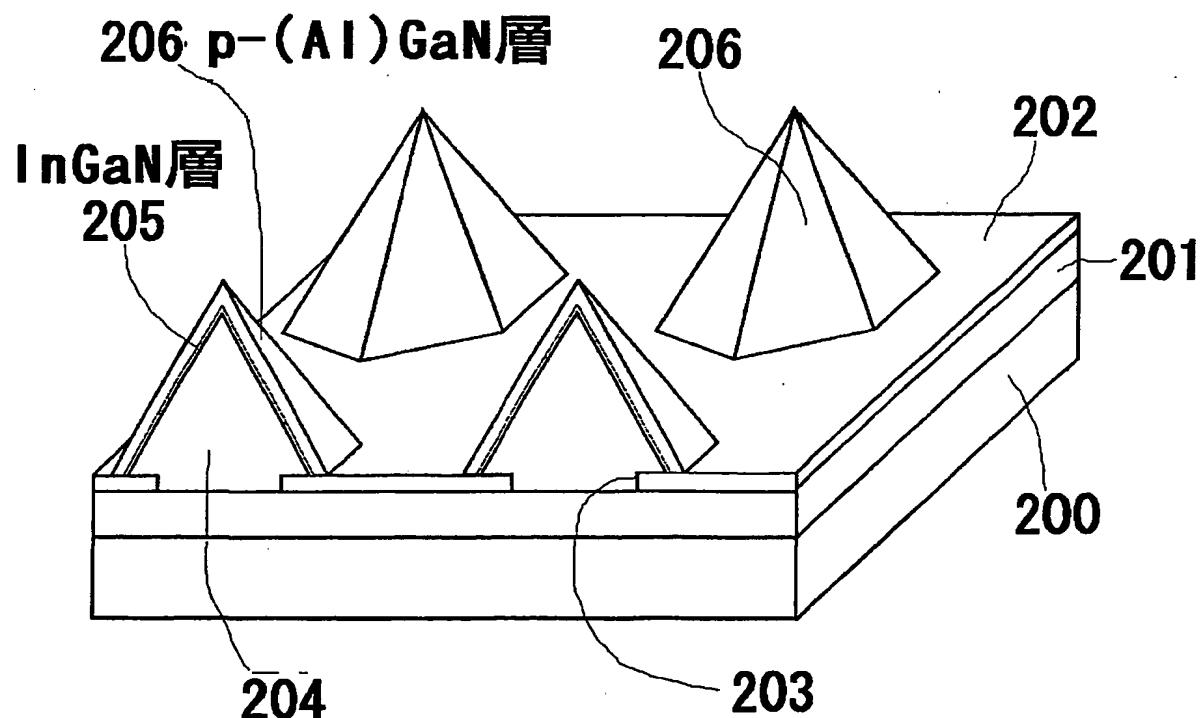
第 6 4 図



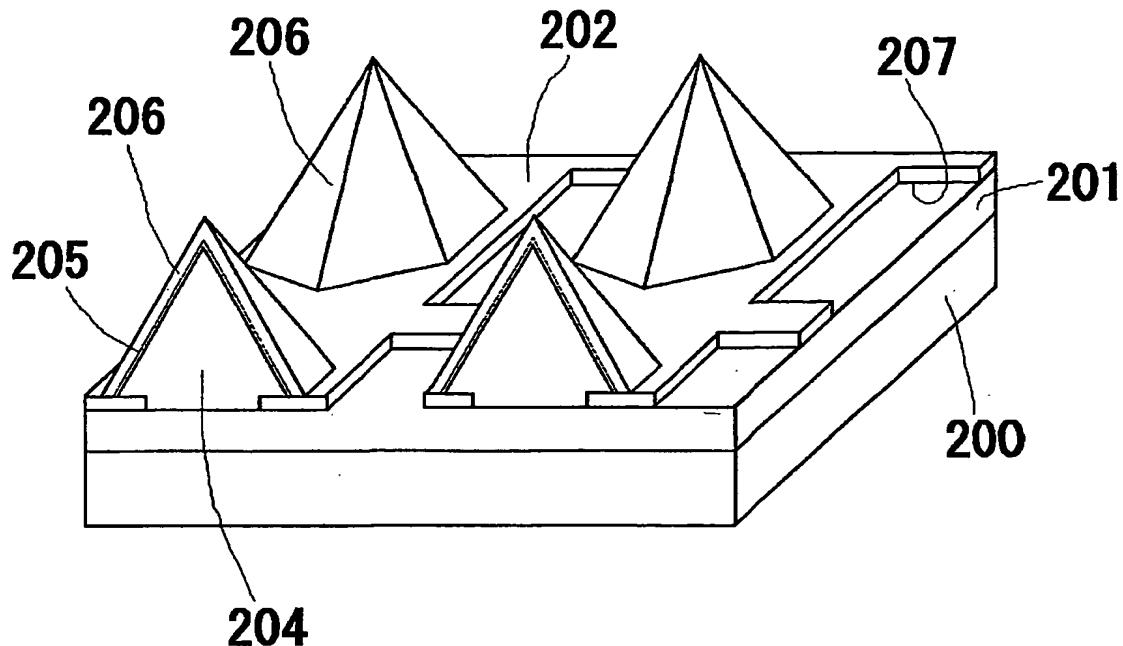
第 6 5 図



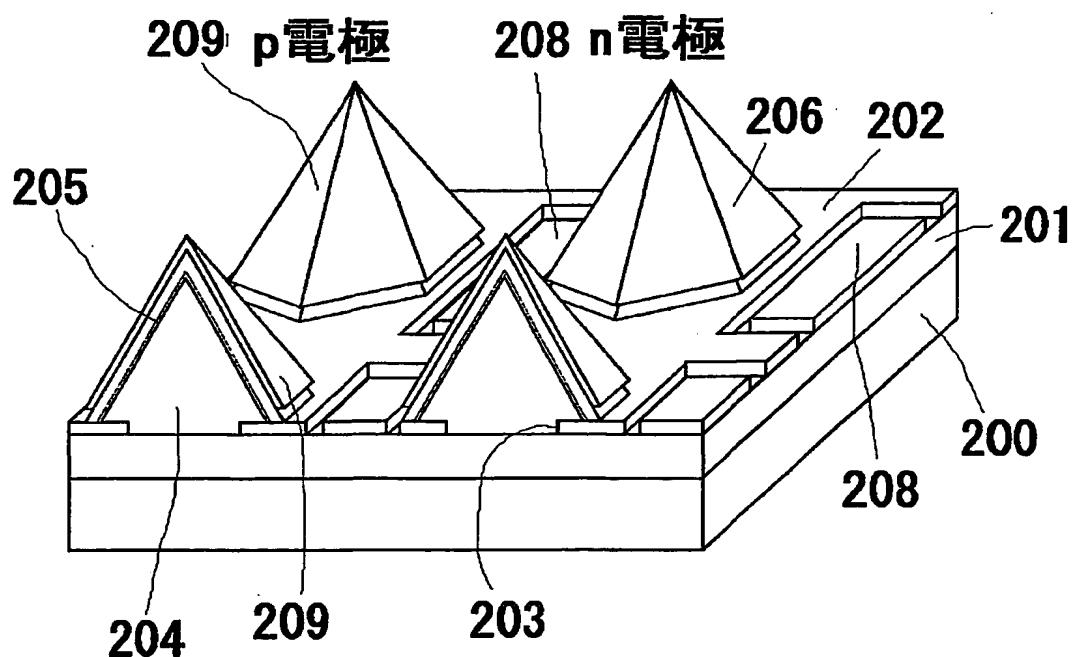
第 6 6 図



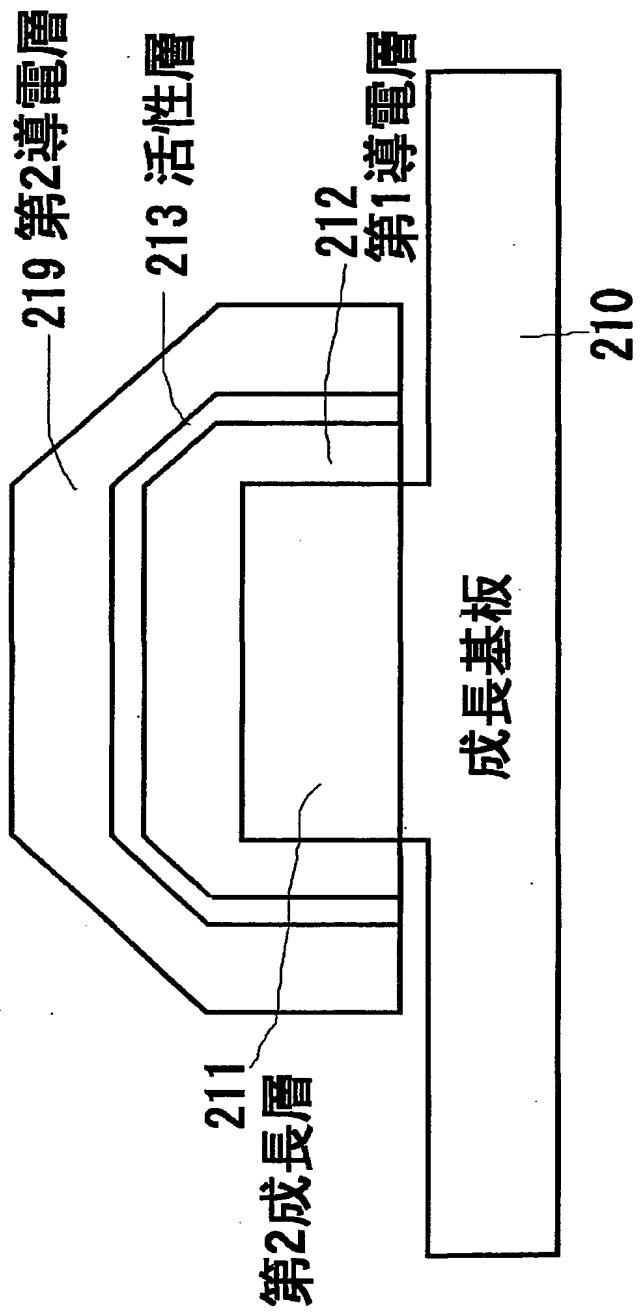
第 6.7 図



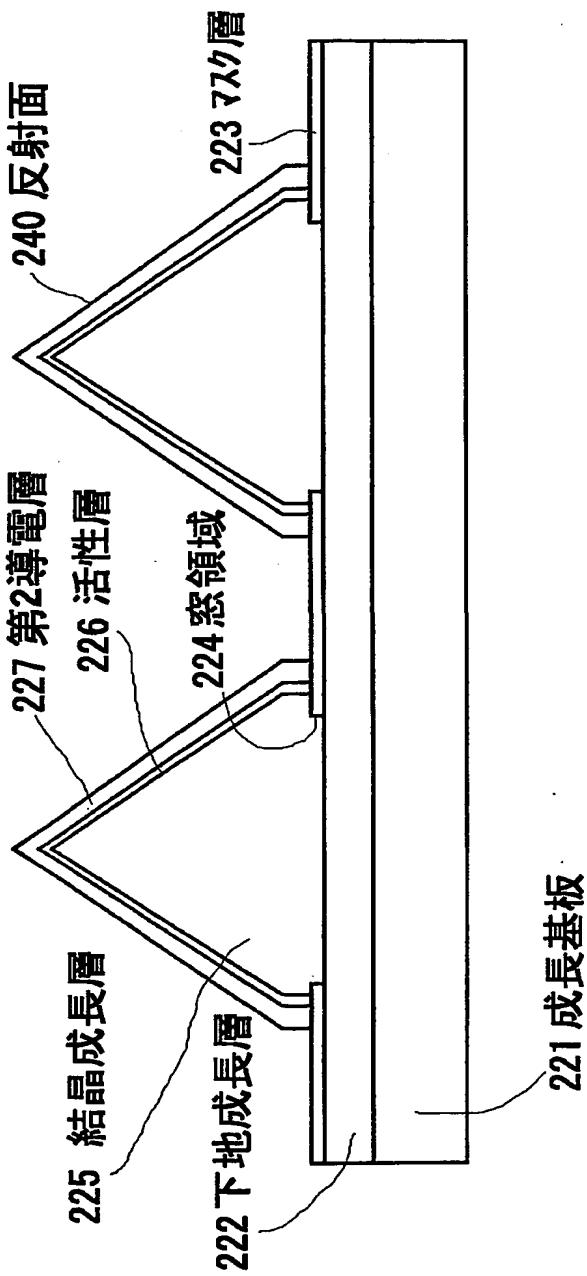
第 6.8 図



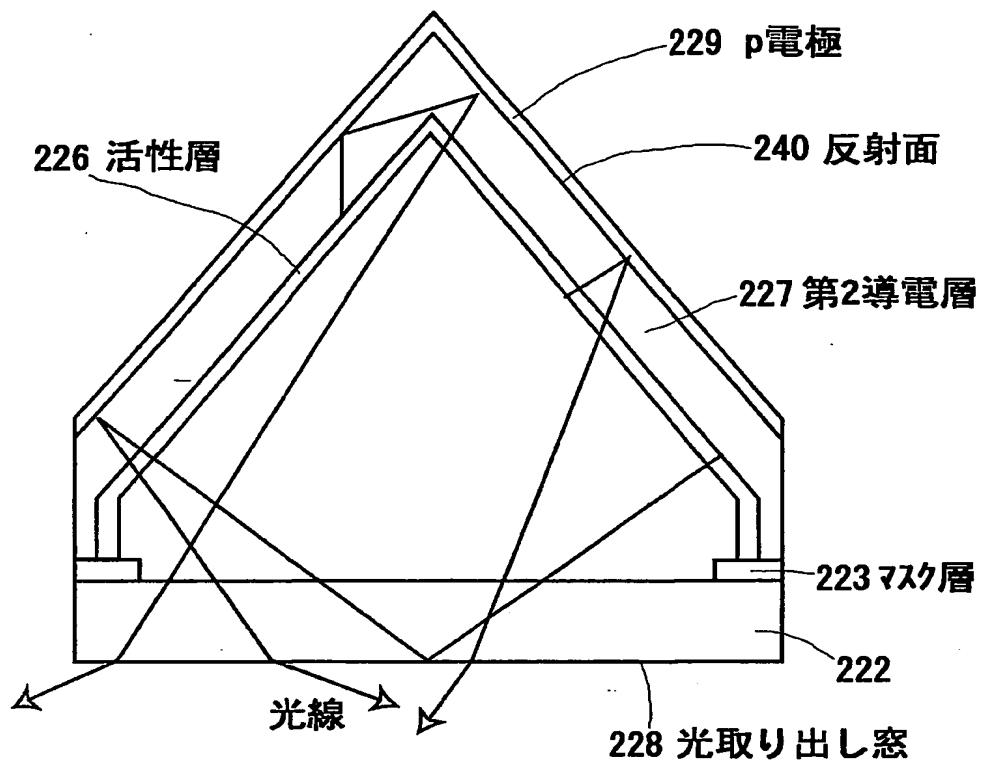
第69図



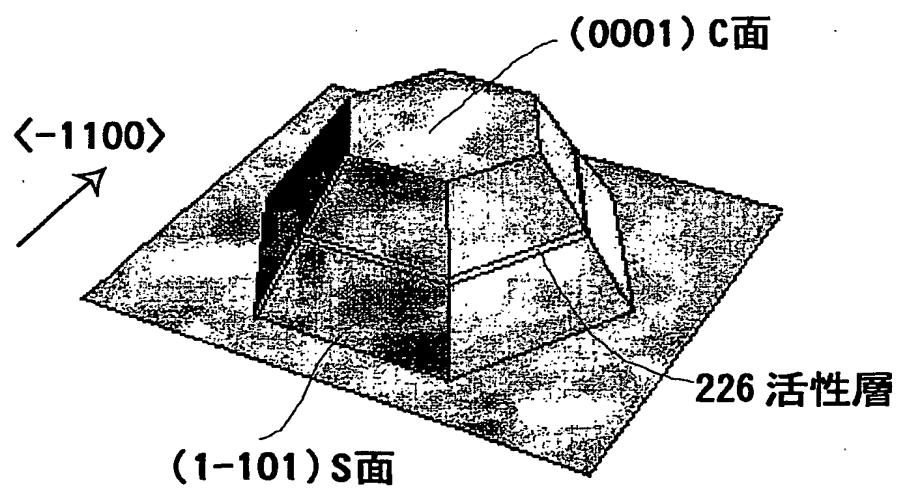
第70図



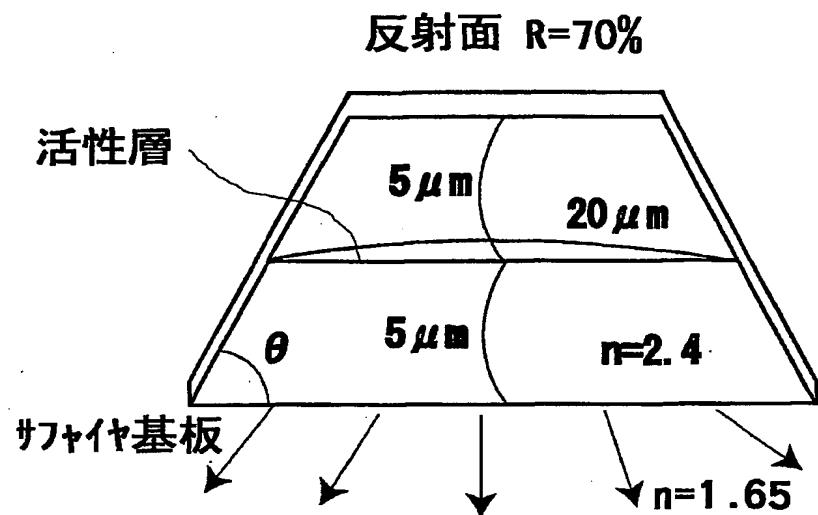
第 7 1 図



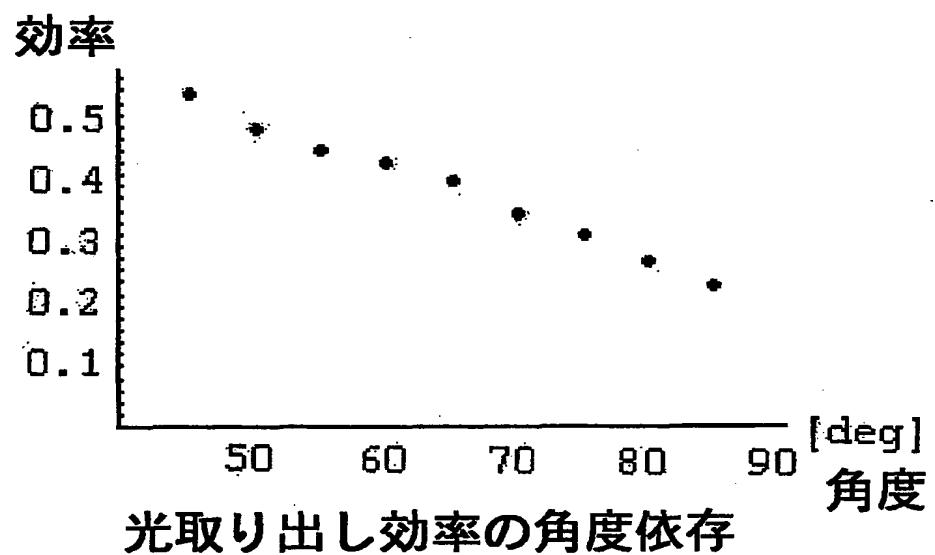
第 7 2 図



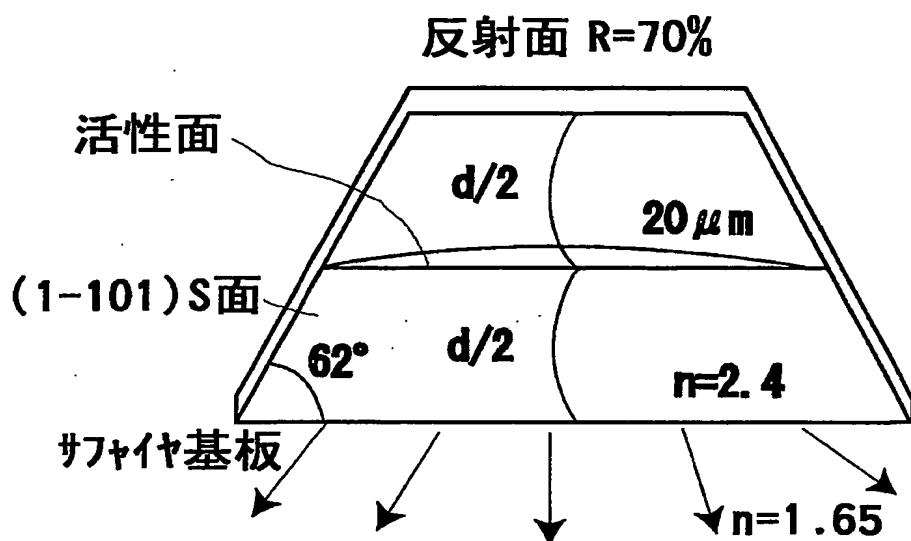
第73図



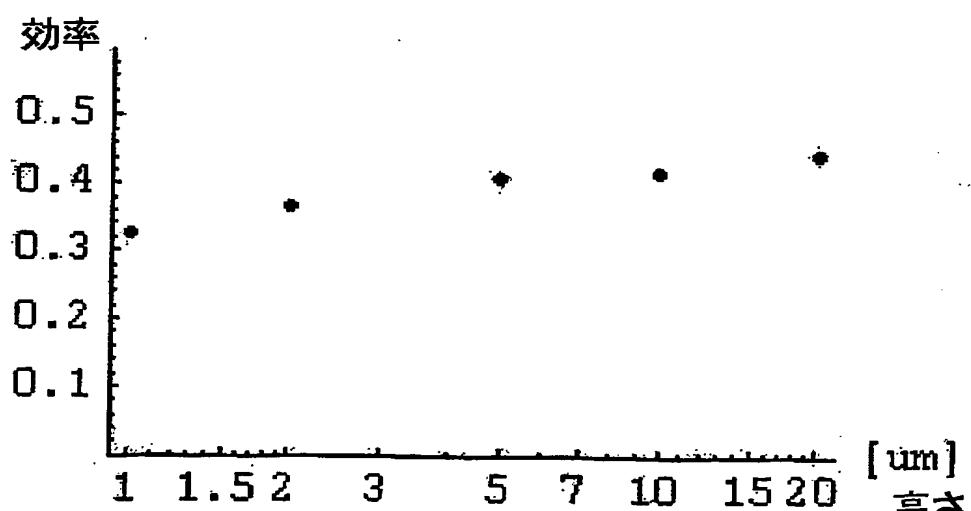
第74図



第 7 5 図

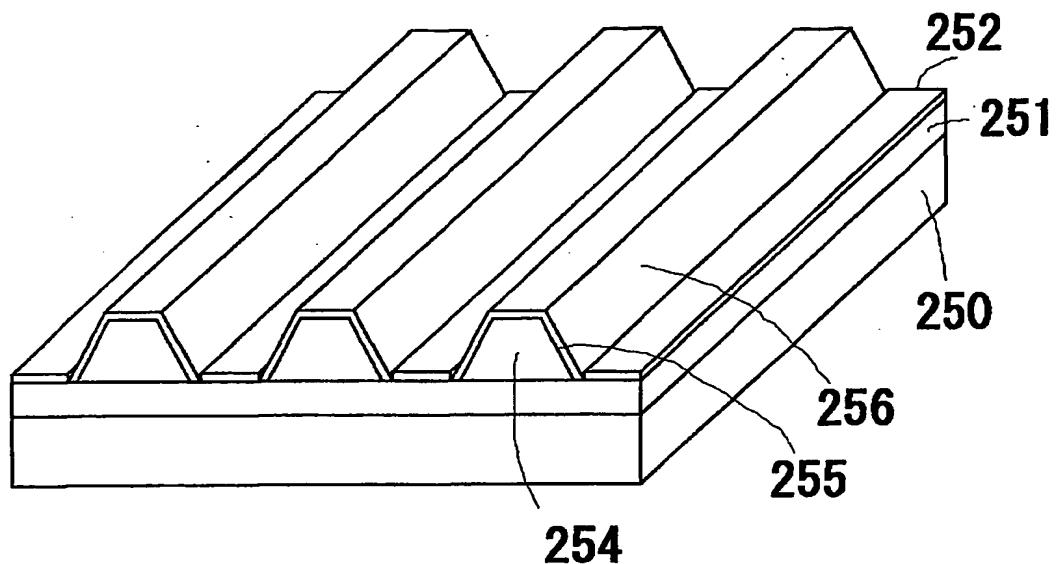


第 7 6 図

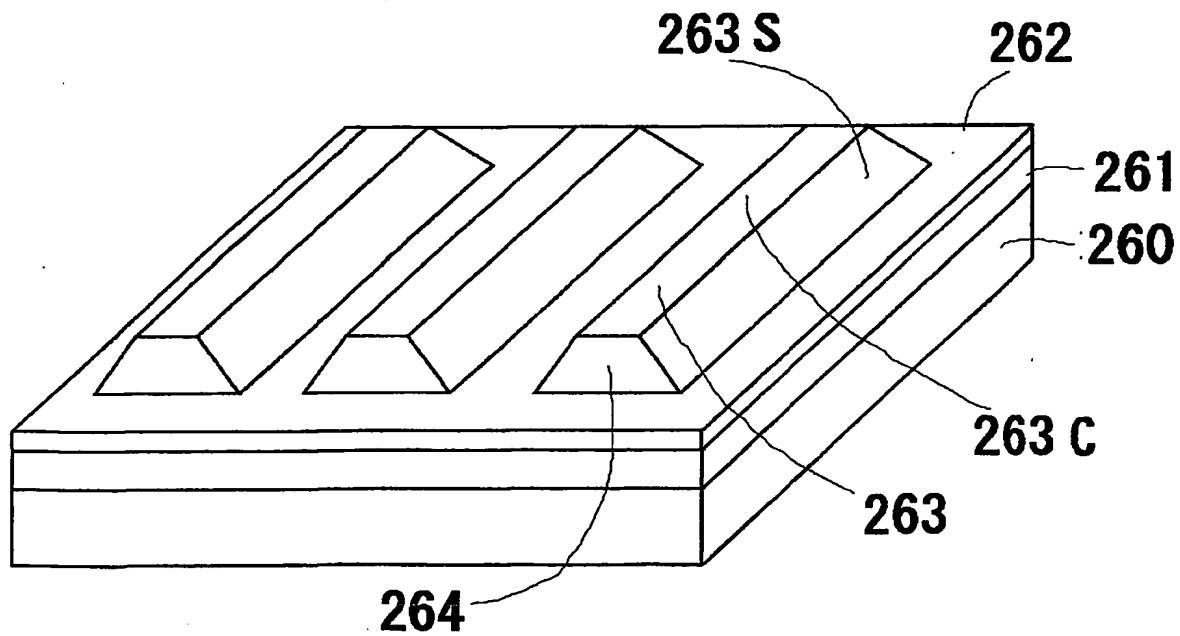


光取り出し効率の高さ依存

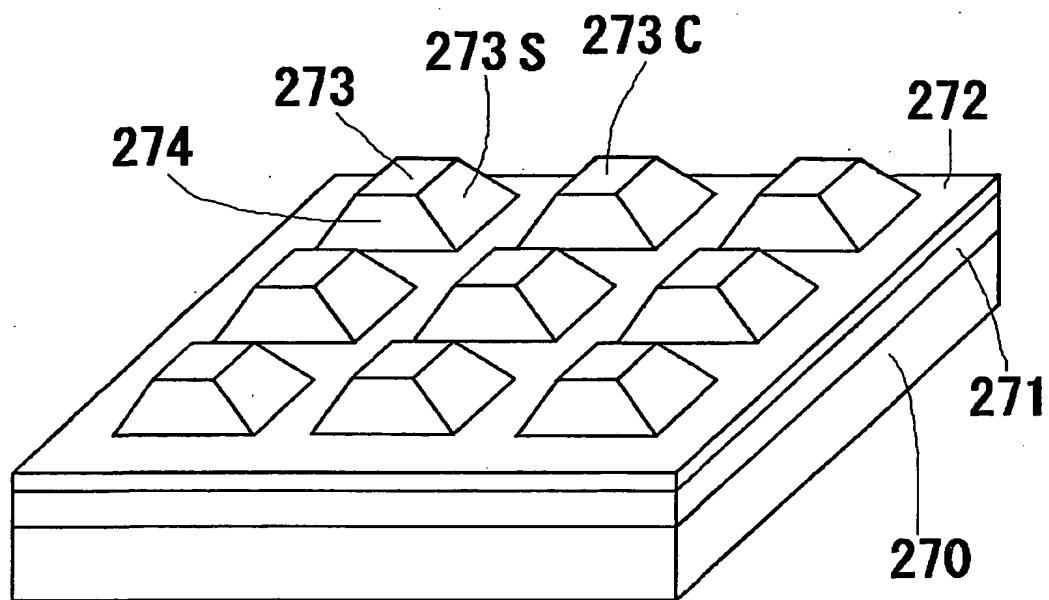
第 7 7 図



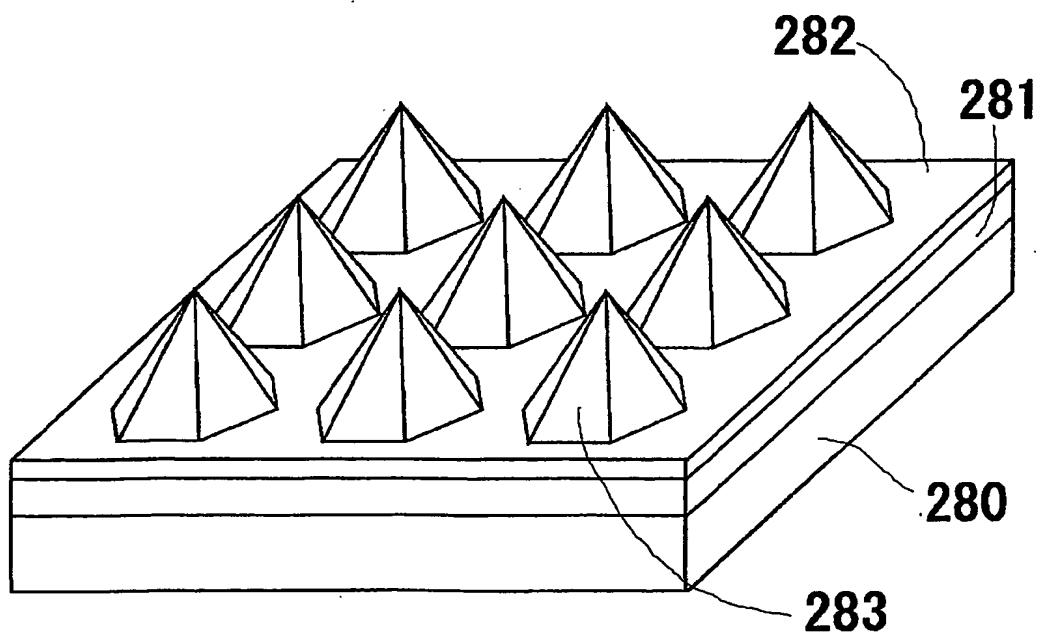
第 7 8 図



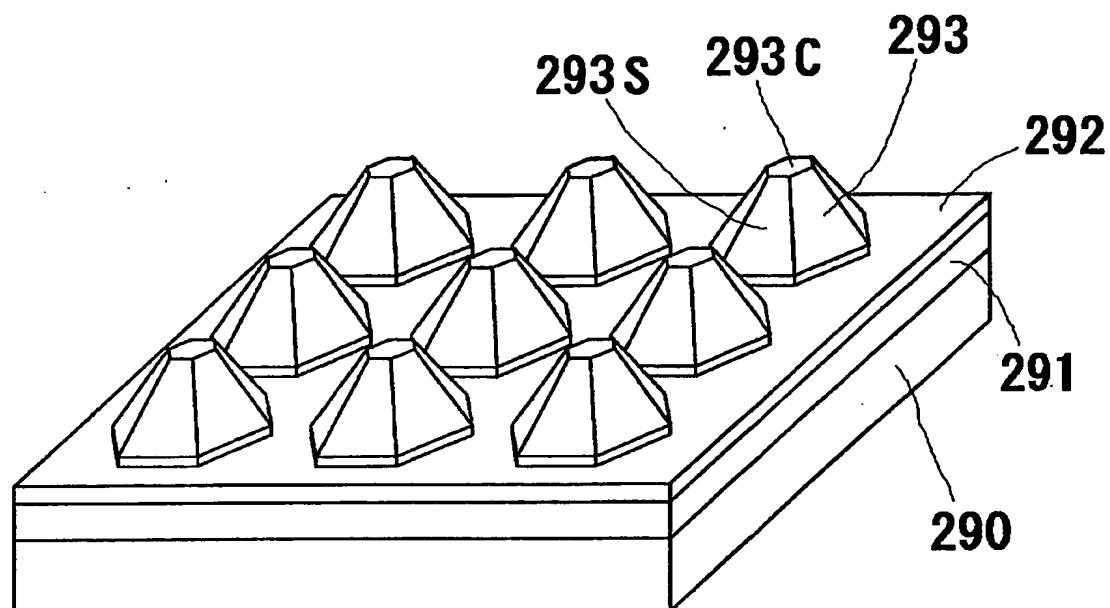
第 7 9 図



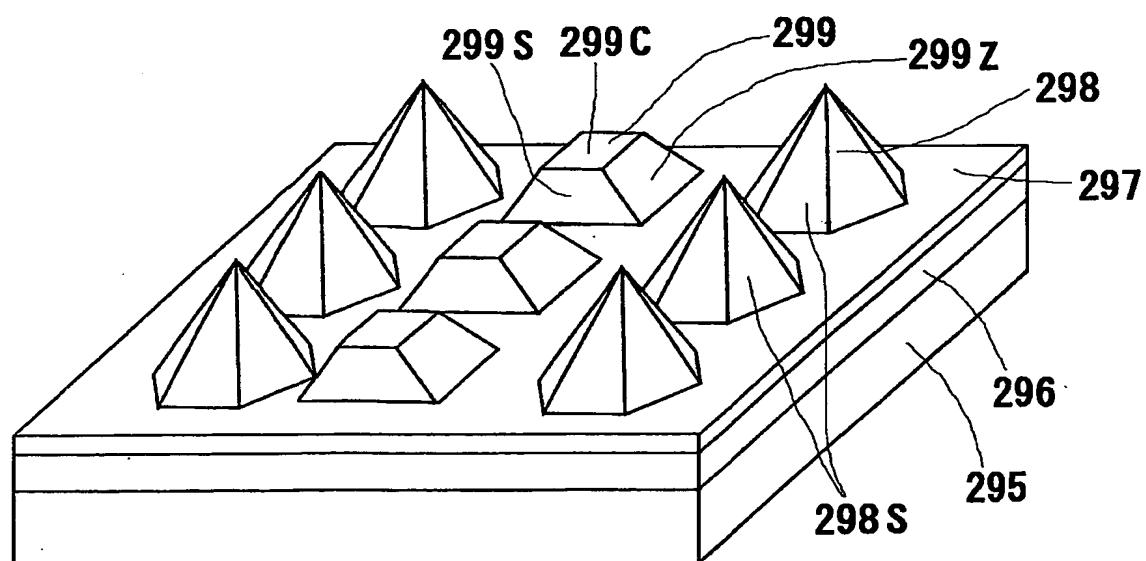
第 8 0 図



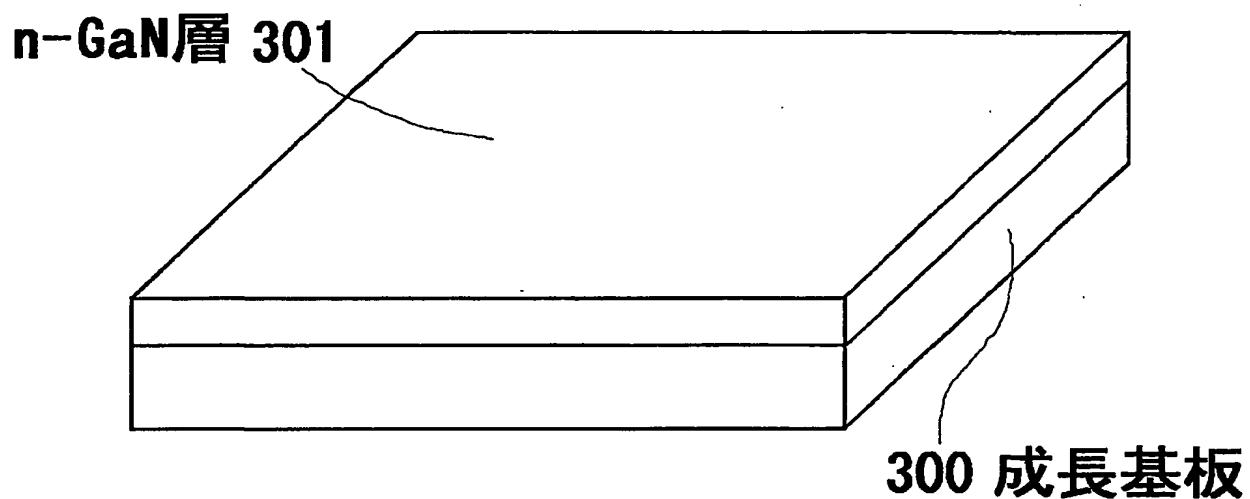
第 8 1 図



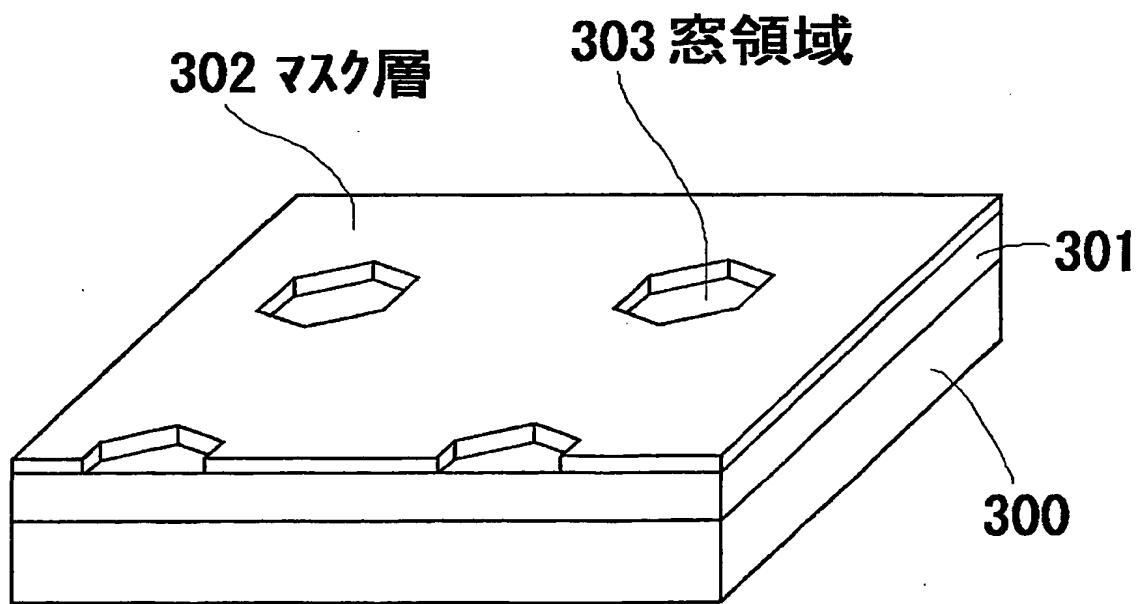
第 8 2 図



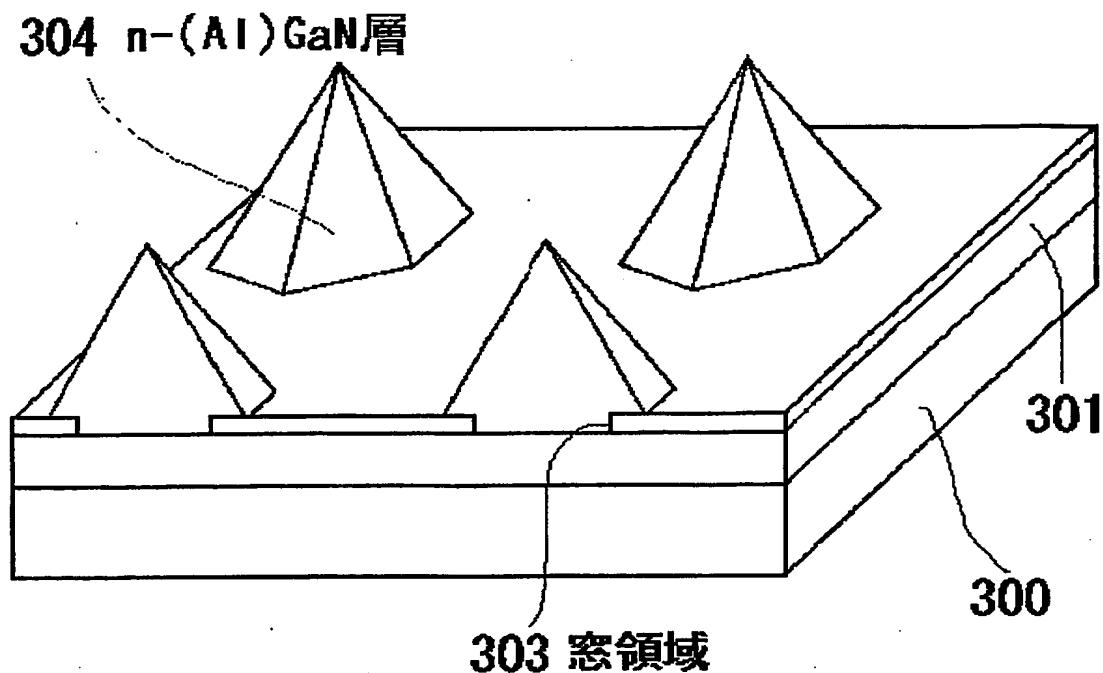
第 8 3 図



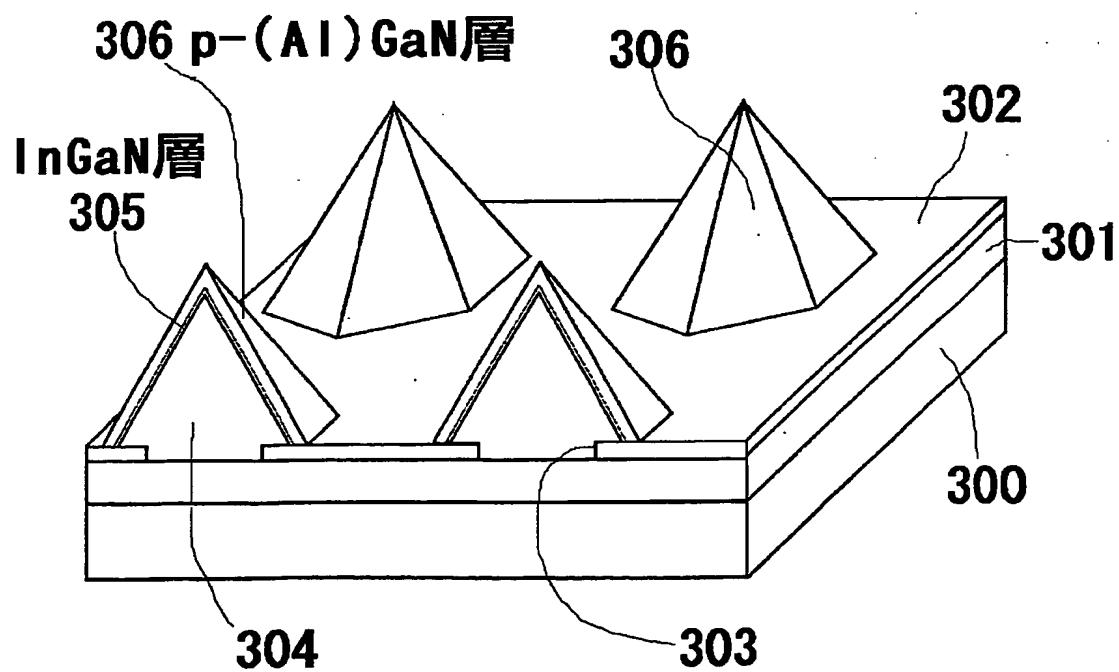
第 8 4 図



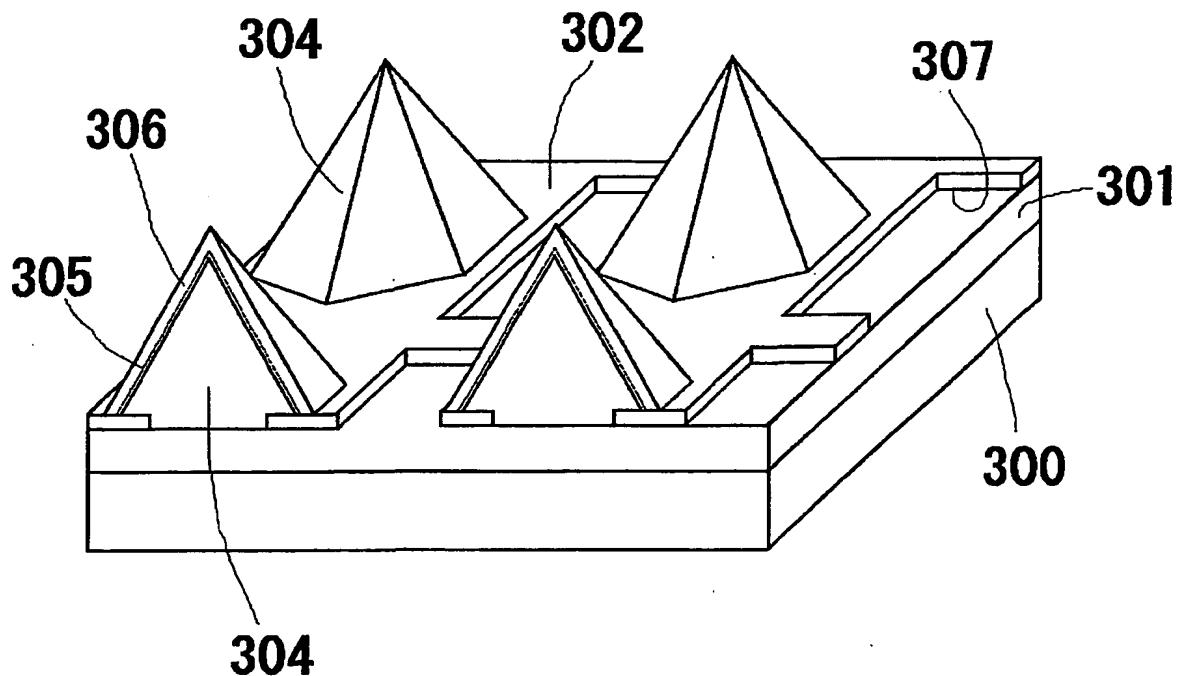
第 8 5 図



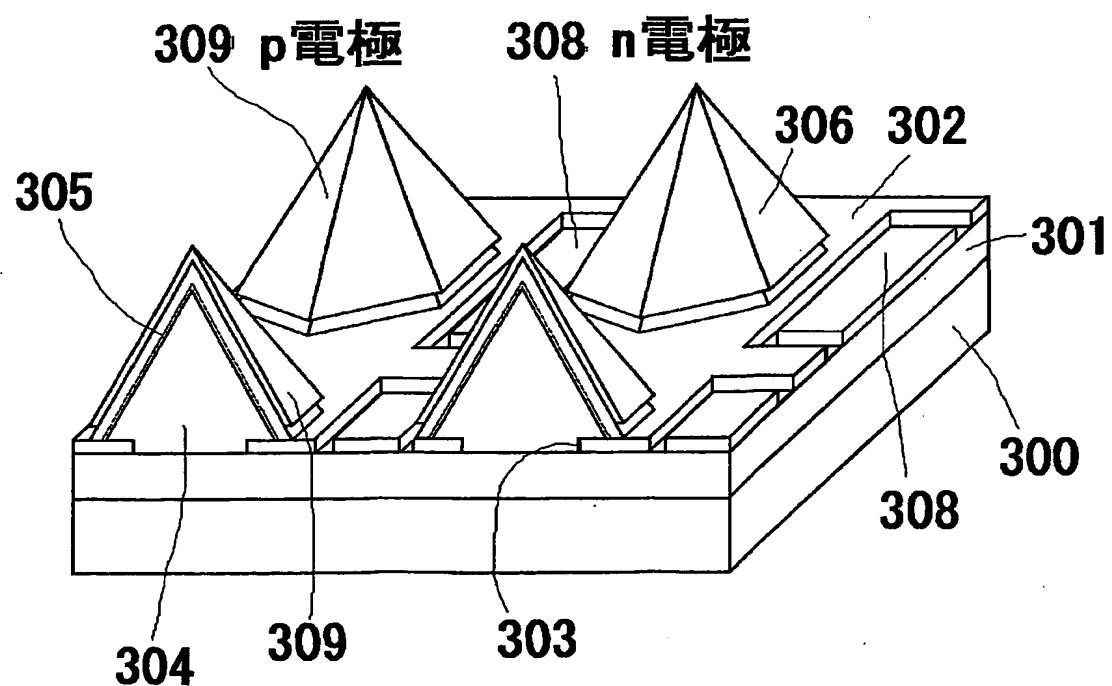
第 8 6 図



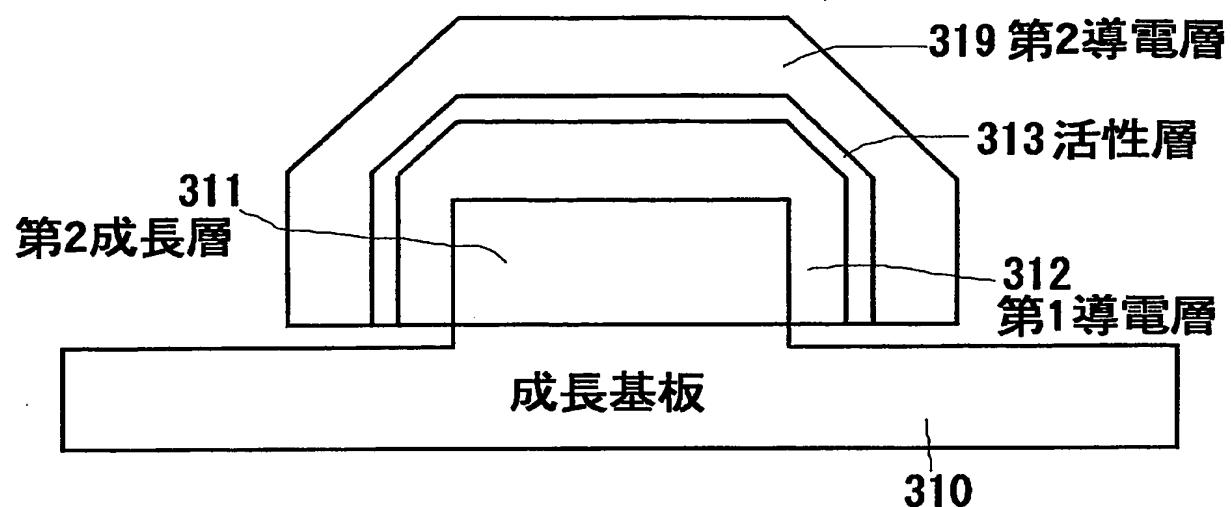
第 8 7 図



第 8 8 図



第89図



符号の説明

- 1 0 サファイア基板
- 1 4 Si ドープの GaN 層
- 1 8 InGaN 層 (活性層)
- 1 9 Mg ドープの GaN 層
- 2 0 n 電極
- 2 2 p 電極
- 1 3 1 成長基板
- 1 3 2 下地成長層
- 1 3 3 マスク層
- 1 3 4 窓領域
- 1 3 5 結晶成長層
- 1 3 6 活性層
- 1 3 7 第2導電層
- 1 3 8 第1電極
- 1 3 9 第2電極
- 2 0 5 InGaN 層 (活性層)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06212

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JICST FILE (JOIS)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-26883 A (Toshiba Electric Engineering Corporation, Toshiba Corporation), 29 January, 1999 (29.01.99), Par. Nos. [0041] to [0055]; Figs. 4 to 6 & US 5981977 A	1-4, 6-9, 11-13, 16-18, 20-23, 25-27, 29, 31, 34-36, 49-55, 58-63, 65-72 5, 14, 15, 19, 24, 32, 33, 37-48, 56, 57
Y		
X	JP 9-129974 A (Hitachi, Ltd.), 16 May, 1997 (16.05.97), Full text; Figs. 1 to 8 (Family: none)	49, 51-55, 58
Y		50, 56, 57, 59-72
A		1-13, 16-27, 31-48
Y	JP 6-45648 A (Omron Corporation), 18 February, 1994 (18.02.94), Full text; Figs. 1 to 8 (Family: none)	38, 48

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
21 September, 2001 (21.09.01)

Date of mailing of the international search report
02 October, 2001 (02.10.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06212

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	K. TACHIBANA et al., "Selective growth of InGaN quantum dot structures and their microphotoluminescence at room temperature", Applied Physics Letters, 29 May, 2000, Vol. 76, No. 22, pages 3212 to 3214	1-9, 11, 12, 16, 20-27, 29 10, 13-15, 17-19, 28-30
A	D. KAPOLNEK et al., "Spatial control of InGaN luminescence by MOCVD selective epitaxy", Journal of Crystal Growth, (1998), Vol. 189/190, pages 83 to 86	1-74
A	W. YANG et al., "Single-crystal GaN pyramids grown on (111)Si substrates by selective lateral overgrowth", Journal of Crystal Growth, (1999), Vol. 204, pages 270 to 274	1-74

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06212

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Claims 1-33, 38-48, 50, 59-74 are directed to a semiconductor light-emitting device in which a crystal layer having a slant crystal face slant to a major surface of a substrate is formed and an active layer extending in a plane parallel to the slant crystal face is formed on the crystal layer.

Claims 34-37 are directed to a method for manufacturing a semiconductor light-emitting device in which a mask layer having an opening is formed on a substrate, a crystal layer having the S-face in the opening of the mask layer is selectively formed, and an active layer extending in a plane parallel to the S-face is formed on the crystal layer.

Claims 49, 51-58 are directed to a semiconductor light-emitting device in which a second growth layer is selectively grown from an opening provided in a mask layer, and a part or all of a clad layer of first conductivity type, an active layer, and a clad layer of second conductivity type three extending in a plane parallel to a crystal face of the second growth layer extend to the top surface of the mask layer around the opening.

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest The additional search fees were accompanied by the applicant's protest.
 No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int. C1' H01L33/00

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. C1' H01L33/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2001年
 日本国登録実用新案公報 1994-2001年
 日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

JICSTファイル (JOIS)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-26883 A (東芝電子エンジニアリング株式会社, 株式会社東芝) 29. 1月. 1999 (29. 01. 99) 段落【0041】-【0055】，第4-6図 & US 5981977 A	1-4, 6-9, 11-13, 16-18, 20-23, 25 -27, 29, 31, 34- 36, 49-55, 58-6 3, 65-72 5, 14, 15, 19, 24, 32, 33, 37- 48, 56, 57
Y		

 C欄の続きを参照する。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 21. 09. 01	国際調査報告の発送日 02.10.01
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 杉山 淳和 2K 9608 電話番号 03-3581-1101 内線 3253

C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 9-129974 A (株式会社日立製作所)	49, 51-55, 58
Y	16. 5月. 1997 (16. 05. 97) 全文, 第1-8図 (ファミリーなし)	50, 56, 57, 59- 72
A		1-13, 16-27, 3 1-48
Y	J P 6-45648A (オムロン株式会社) 18. 2月. 1994 (18. 02. 94) 全文, 第1-8図 (ファミリーなし)	38, 48
Y	TACHIBANA, K. et al. Selective growth of InGaN quantum dot structures and their microphotoluminescence at room temperature. Applied Physics Letters 29 May 2000, Vol. 76, No. 22, pages 3212 to 3214	1-9, 11, 12, 16, 20-27, 29
A	KAPOLNEK, D. et al. Spatial control of InGaN luminescence by MOCVD selective epitaxy. Journal of Crystal Growth 1998, Vol. 189/190, pages 83 to 86	10, 13-15, 17- 19, 28-30
A	YANG, W. et al. Single-crystal GaN pyramids grown on (111)Si substrates by selective lateral overgrowth. Journal of Crystal Growth 1999, Vol. 204, pages 270 to 274	1-74

第I欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第II欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-33, 38-48, 50, 59-74は、基板の正面に対して傾斜した傾斜結晶面を有する結晶層を形成し、上記傾斜結晶面に平行な面内に延在する活性層を上記結晶層に形成してなるものである。

請求の範囲34-37は、基板上に開口部を有するマスク層を形成し、マスク層の開口部にS面を有する結晶層を選択的に形成し、S面に平行な面内に延在する活性層を結晶層に形成するものである。

請求の範囲49, 51-58は、マスク層に設けられた開口部から第2成長層を選択成長させて形成し、第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、及び第2導電型クラッド層の一部または全部を開口部の周囲のマスク層上まで延在されるように形成するものである。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

追加調査手数料の納付と共に出願人から異議申立てがあった。
 追加調査手数料の納付と共に出願人から異議申立てがなかった。